

# μPC1094C, 1094G

## 500kHz対応スイッチング・レギュレータ・コントロールIC

### 1. はじめに

スイッチング・レギュレータの動作周波数は現在100~300 kHzが主流ですが、今後、機器の小形化・ロウコスト化の要求に対処するため、高周波化が進展し、また制御方式も従来一般的であったセカンダリ方式から、プライマリ方式へと移行しています。

このような状況の中で当社では次のステップとして到達すべき500 kHzの動作周波数に対応でき、かつプライマリ方式に非常に適したスイッチング・レギュレータ・コントロールICである、μPC1094C, 1094Gを製品化しています。

本稿は本ICの使用方法を示したものであり、最後に500 kHz, 5 V, 10 A出力フォワード形スイッチング・レギュレータへの実施例を示します。

### 2. μPC1094C, 1094Gの特徴・規格概要・動作波形

μPC1094C, 1094Gはパルス幅制御方式スイッチング・レギュレータ・コントロールICです。500 kHzのプライマリ方式スイッチング・レギュレータへ対応すべく、次の特徴を有しています。

- ・出力段にピーク出力電流容量1.2 Aのトータムポール回路を内蔵



スイッチングデバイスとなるパワーMOS FETをダイレクトに高速駆動可能

- ・低消費電流： $I_{CC(SB)}=1.6$  mA (MAX.)



補助電源レス化・起動回路の簡略化が計れます。

また

- ・低電圧誤動作防止回路内蔵
- ・リモート・コントロール回路内蔵
- ・オーバ・カレント検出端子付
- ・マスタ・スレーブ動作可能

など、コントロールICとしての保護機能も充実しております。

本ICのブロック図および端子接続を図1に、規格概要を表1、表2に示します。

また図2には、電源電圧、リモート・コントロール端子電圧、発振波形、出力波形のタイミング・チャートを示します。

図1 端子接続図 (Top View)

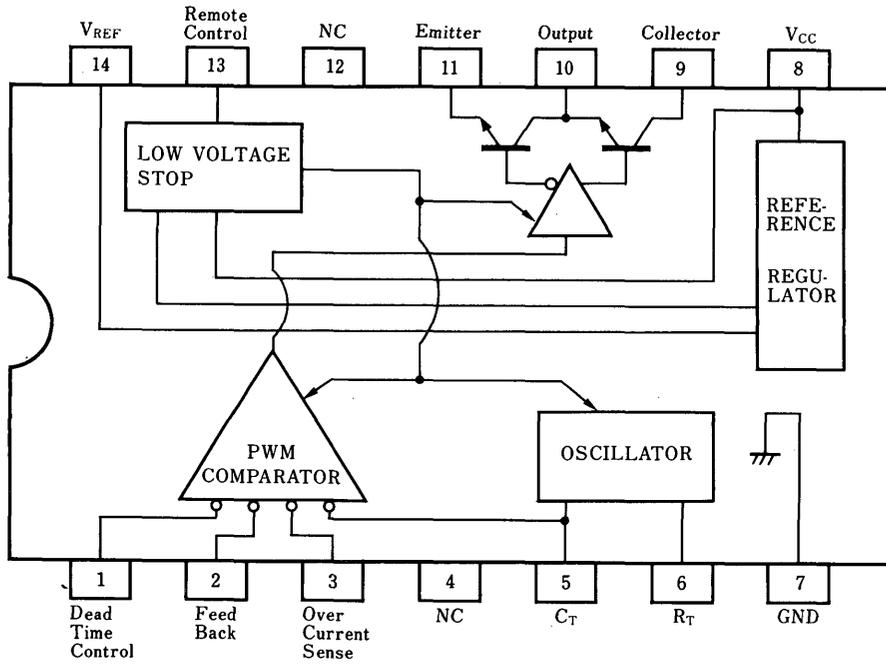


図2 各部動作波形

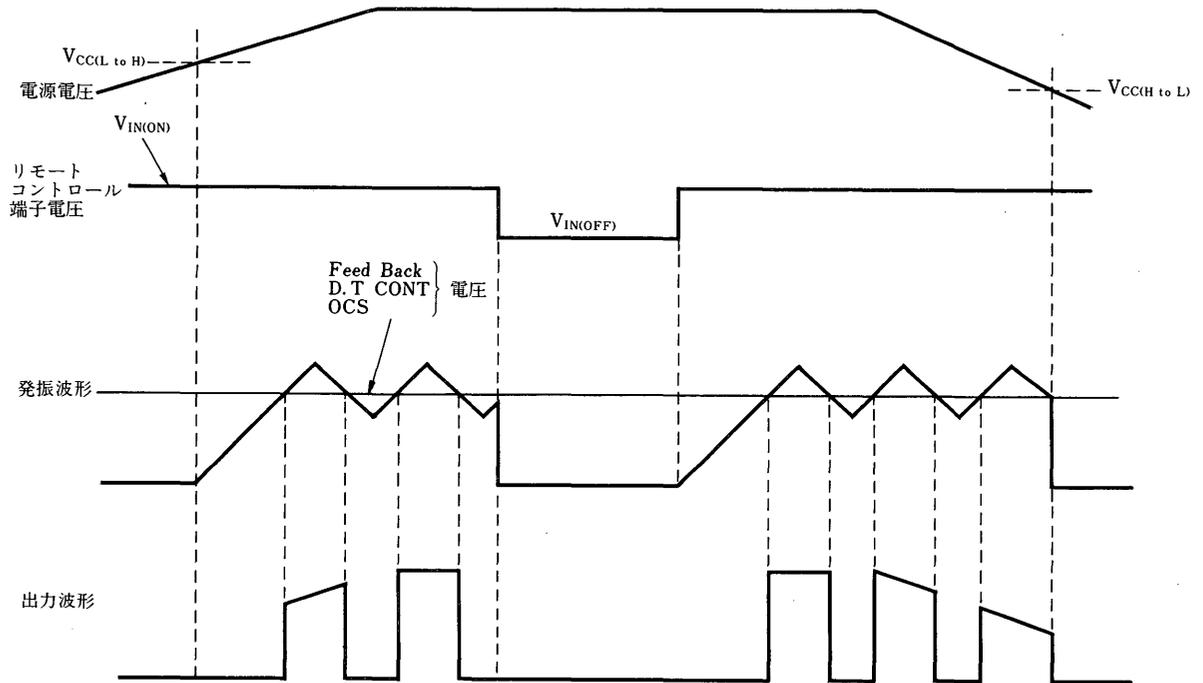


表1 絶対最大定格 (T<sub>a</sub>=25 °C)

項目	略号	定 格	単 位	
電 源 電 圧	V <sub>CC</sub>	26	V	
出 力 電 圧	V <sub>C</sub>	26	V	
出 力 電 流	I <sub>C(DC)</sub>	100	mA	
ピーク出力電流	I <sub>C(PEAK)</sub>	1.2	A	
全損失	μPC1094C	P <sub>T</sub>	570	mW
	μPC1094G	P <sub>T</sub>	550	mW
動 作 温 度	T <sub>opt</sub>	-20~+85	°C	
保 存 温 度	T <sub>stg</sub>	-55~+150	°C	

表2 電気的特性 (T<sub>a</sub>=25 °C, V<sub>CC</sub>=15 V, R<sub>T</sub>≐36 kΩ, C<sub>T</sub>=1 000 pF, f<sub>OSC</sub>=200 kHz)

ブロック	項目	略号	条 件	MIN.	TYP.	MAX.	単 位
ブロック	スタンバイ電流	I <sub>CC(SB)</sub>	V <sub>CC</sub> =8 V, -10 °C ≤ T <sub>a</sub> ≤ +85 °C		0.9	1.6	mA
	回路電流	I <sub>CC</sub>	V <sub>CC</sub> =V <sub>C</sub> =20 V, V <sub>D</sub> =2.15 V 注1 無負荷		6	10	mA
低電圧戻動回路	立ち上がり時動作開始電圧	V <sub>CC(LtoH)</sub>		9.6	10.3	11	V
	動作電圧ヒステリシス幅	V <sub>H</sub>		1.8	2.0	2.2	V
基準電圧部	出力電圧	V <sub>REF</sub>	I <sub>REF</sub> =0	4.75	5.0	5.25	V
	入力安定度	REG <sub>IN</sub>	11 V ≤ V <sub>CC</sub> ≤ 20 V, I <sub>REF</sub> =0		1	10	mV
	負荷安定度	REG <sub>L</sub>	0 ≤ I <sub>REF</sub> ≤ 3 mA		6.5	12	mV
	出力電圧温度変化	V <sub>REF</sub> /ΔT	I <sub>REF</sub> =0, -10 °C ≤ T <sub>a</sub> ≤ +85 °C		400	700	μV/°C
	出力短絡電流	I <sub>short</sub>	V <sub>REF</sub> =0		13		mA
PWM部	入力バイアス電流	I <sub>B</sub>				10	μA
	ロウ・レベル・スレッシュホールド電圧	V <sub>TH(L)</sub>			1.6		V
	ハイ・レベル・スレッシュホールド電圧	V <sub>TH(H)</sub>			2.5		V
	デッド・タイム温度変化		V <sub>D</sub> =0.43·V <sub>REF</sub> -10 °C ≤ T <sub>a</sub> ≤ +85 °C		3		%
発振部	発振周波数	f <sub>OSC</sub>		180	200	220	kHz
	周波数入力安定度	Δf/ΔV	11 V ≤ V <sub>CC</sub> ≤ 20 V		1		%
	周波数温度変化	Δf/ΔT	-10 °C ≤ T <sub>a</sub> ≤ +85 °C		2	5	%
出力部	ロウ・レベル出力電圧	V <sub>OL</sub>	I <sub>SINK</sub> =3 mA 注1			0.5	V
	ハイ・レベル出力電圧	V <sub>OH</sub>	I <sub>SOURCE</sub> =30 mA 注1		V <sub>CC</sub> -1.6		V
	出力電圧立ち上がり時間	t <sub>r</sub>	R <sub>L</sub> =15 Ω, C <sub>L</sub> =2 200 pF 注1 注2		60		ns
	出力電圧立ち下がり時間	t <sub>f</sub>			40		ns
リモットコン	出力オン時入力電圧	V <sub>IN(ON)</sub>		2.4			V
	出力オフ時入力電圧	V <sub>IN(OFF)</sub>				0.5	V

注1 V<sub>CC</sub>-コレクタ(9ピン)間接続, GND-エミッタ(11ピン)間接続

注2 R<sub>L</sub>: 負荷抵抗, C<sub>L</sub>: 負荷容量

### 3. 各ブロックの構成・動作概要

ここでは図1に示した各ブロックの回路構成およびその動作概要を示します。

#### 1) 基準電圧部

基準電圧部は、5 Vの基準電圧をつかっており、14番端子を通して外部に取り出すと共に内部回路の電源および基準電圧として使用されます。

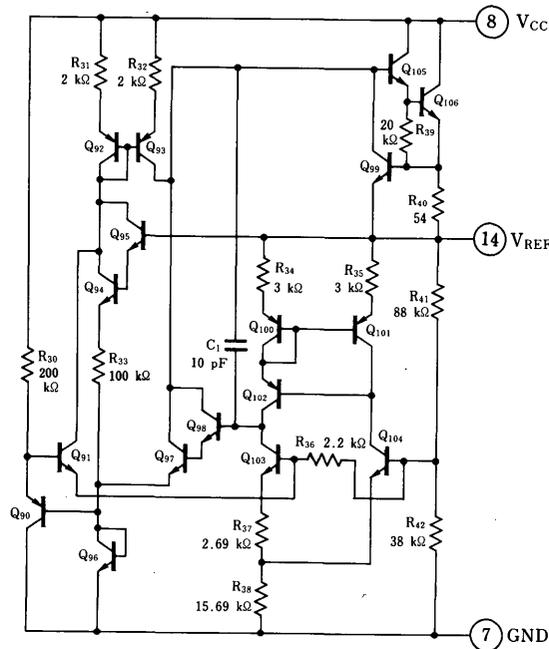
図3に回路構成を示します。

$R_{30}$ ,  $Q_{90}$ ,  $Q_{96}$ よりなるスタートアップ回路により $Q_{91}$ が導通することで基準電圧部が動作開始します。

基準電圧は、電流密度の異なるトランジスタ $Q_{103}$ ・ $Q_{104}$ 、抵抗 $R_{36}$ ,  $R_{37}$ ,  $R_{38}$ および定電流回路 $Q_{100}$ ・ $Q_{101}$ よりなるバンド・ギャップ・リファレンスより構成され $Q_{104}$ ベースに発生し、この $(1+R_{41}/R_{42})$ 倍された電圧が14番端子にあらわれます。

$R_{40}$ ,  $Q_{99}$ は短絡保護用であり過負荷時に $Q_{105}$ のベース電流をカットします。

図3 基準電圧部



#### 2) 発振部

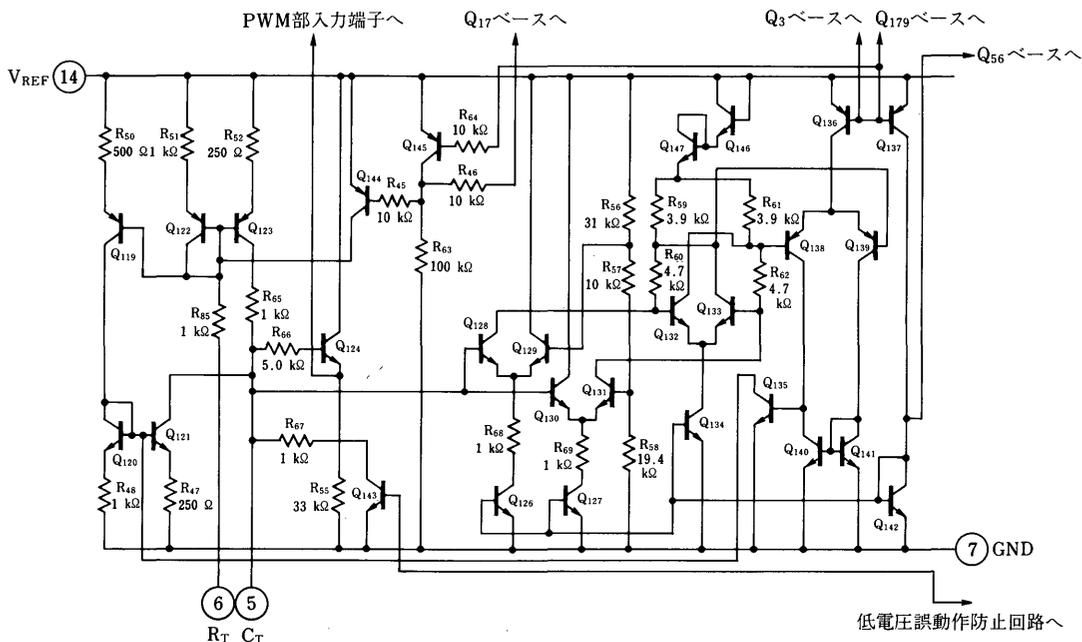
タイミング抵抗およびコンデンサを外付けすることで自励発振し、対称三角波を出力し、この波形はPWMコンパレータ部の非反転入力へと接続され、スイッチング周波数を決定します。

図4に回路構成を示します。

三角波の上限は $Q_{128}$ ・ $Q_{129}$ および $Q_{126}$ により、また下限は $Q_{130}$ ・ $Q_{131}$ および $Q_{127}$ から構成されるコンパレータで検知され、次段のフリップフロップをトリガすることで $C_T$ への充電・放電を切り換えます。

$R_T$ は、 $C_T$ への充電・放電電流を決定します。

図4 発振部



発振周波数  $f_{osc}$  は、下式により簡易的に求められます。

$$f_{osc} \doteq \frac{1}{\frac{0.9 \times C}{I_{charge}} + \frac{0.9 \times C}{I_{discharge}}} \text{ (Hz)}$$

$$\text{ここで } I_{charge} = \frac{16.456}{2 \text{ k}\Omega + R_T} - 1.5 \times 10^{-6} \text{ [A]}$$

$$I_{discharge} = \frac{14.872}{2 \text{ k}\Omega + R_T} - 1.5 \times 10^{-6} \text{ [A]}$$

$$C = C_T + 70 \text{ [pF]}$$

$C_T$ ,  $R_T$ の組み合わせについて

$R_T$ は発振部の定電流値を決定しますので、定電流回路中トランジスタの電流容量により制限を受けます。したがって  $R_T$ は 10 k $\Omega$ 以上 (マスタ・スレーブ動作を行う場合は 20 k $\Omega$ 以上) を推奨します。

また  $R_T$ が大きすぎるとノイズの影響を受け易いため注意が必要です。

### 3) PWM部

PWMは、入力電圧に応じてパルス幅変調させるための電圧-パルス幅変換器です。

図5に回路構成を示します。

$Q_3 \cdot Q_6 \cdot Q_7 \cdot Q_{15} \cdot Q_{16}$ より構成されるコンパレータで、発振波形(三角波)と1, 2, 3番端子電圧を比較します。 $Q_{13}$ コレクタがPWM部の出力となり、この信号を後述の出力回路中の $Q_{60} \cdot Q_{61}$ ベースへ伝えることで出力波形のデューティを決定します。

図6は1番端子電圧とオン・デューティの関係を表わしたものです。

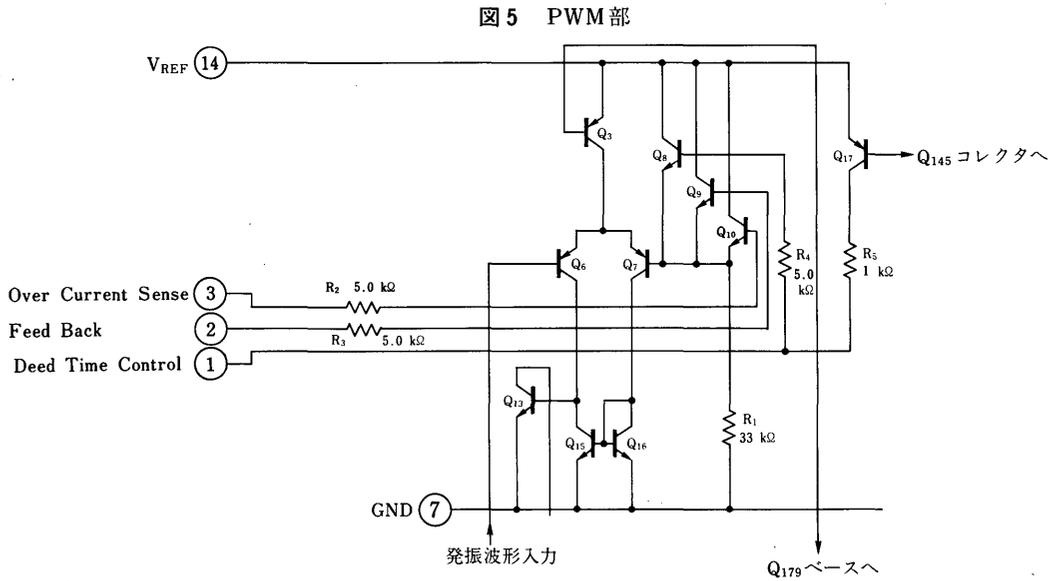
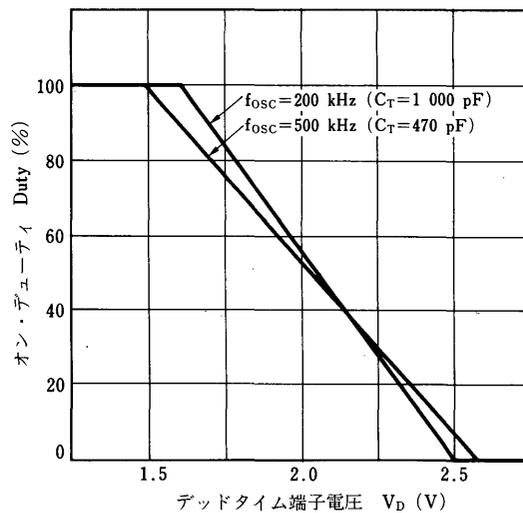


図6 Duty(ON) -  $V_D$  特性



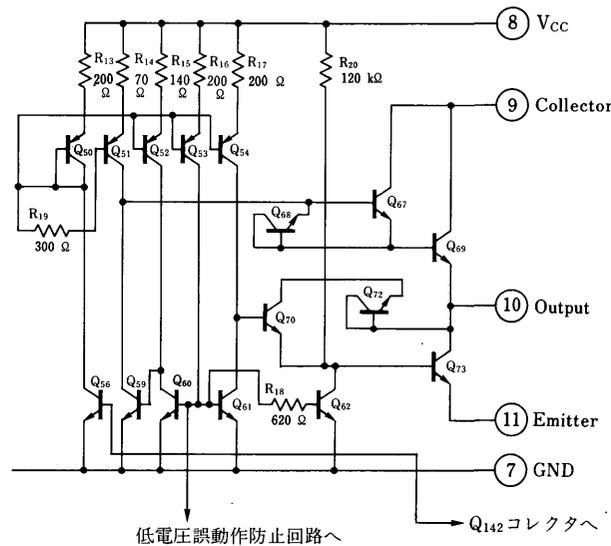
#### 4) 出力部

出力段はトータム・ポール回路を採用しており、スイッチング用パワーMOS FETを直接駆動できるよう1.2 Aのピーク出力電流容量を有しています。

図7に回路構成を示します。

抵抗  $R_{20}$  は、電源立ち上がり時  $Q_{73}$  が ON しておくための抵抗であり、また  $Q_{72}$  により  $Q_{73}$  の低電流時飽和電圧を低く抑えています。

図7 出力部



#### 5) 低電圧誤動作防止回路

図8に回路構成を示します。

この回路の特徴としては、下記4点が挙げられます。

##### (i) 出力のシャ断

電源電圧は  $Q_{171} \cdot Q_{172}$  で構成される差動増幅器により検知されており、電源投入時式(1)で表わされる  $V_{CC(LtoH)}$  に達するまで出力はシャ断されています(出力段トランジスタ  $Q_{69}$  OFF,  $Q_{73}$  ON)。

$$V_{CC(LtoH)} = \left(1 + \frac{R_{70}}{R_{71}}\right) \cdot \frac{R_{77}}{R_{76} + R_{77}} \cdot V_{REF} \quad (1)$$

また  $Q_{172}$  は  $Q_{177}$  ON・OFFによりバイアスポイントが変わり2 V TYP.のヒステリシス幅を得ているため、応用時  $V_{CC}$  のリップル分によるチャタリング現象を避けることができます。

##### (ii) 定電流源のシャ断

出力シャ断状態(スタンバイ状態)では  $Q_{179}$  はOFFしています。このため発振部, PWM部, 出力部の定電流源がすべてOFFとなり, 消費電流の低減を計っています。

##### (iii) タイミング用コンデンサの放電

低電圧誤動作防止回路が動作すると,  $Q_{143}$  がONしタイミング用コンデンサに蓄えられていた電荷を放出することで確実に発振を停止させます。

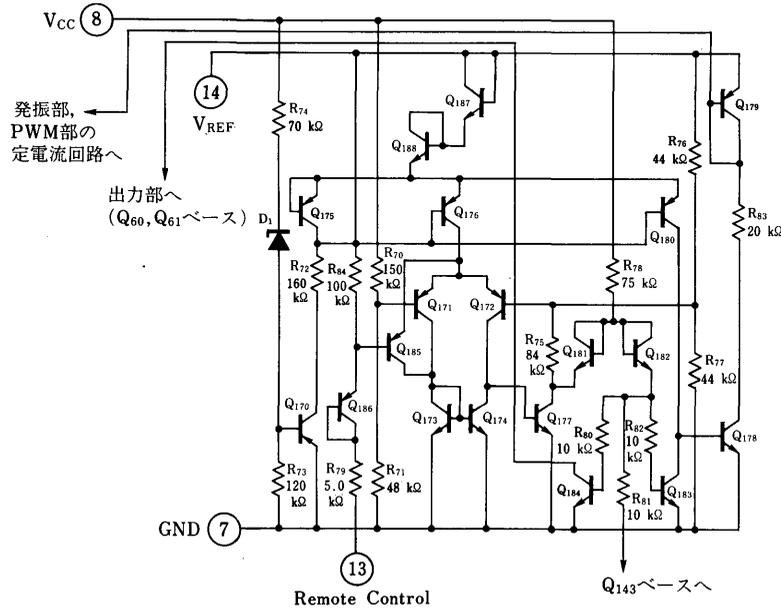
このためマスタ・スレーブ動作をさせている場合, マスタ側が停止するとスレーブ側もほぼ同時に出力をシャ断します。

(iv) ソフトスタート用コンデンサの放電

低電圧誤動作防止回路が動作し定電流源がシャ断されるとPWM部のQ<sub>17</sub>がONしソフトスタート用コンデンサに蓄えられていた電荷を放出します。

このため、再起動の際は再ソフトスタートが働き、突入電流を防止します。

図8 低電圧誤動作防止回路



6) リモート・コントロール部

リモート・コントロール端子をLowレベル (0.5 V以下) にすることで出力の遮断を行い同時に低電圧誤動作防止回路と同様定電流源のシャ断・タイミング用コンデンサ、ソフトスタート用コンデンサの放電を行います。

図9は、リモート・コントロール部が動作し、タイミングコンデンサの放電を行う応答波形です (条件:  $V_{CC}=15\text{ V}$ ,  $C_T=470\text{ pF}$ ,  $R_T=24\text{ k}\Omega$ )。

図9  $C_T$  応答波形

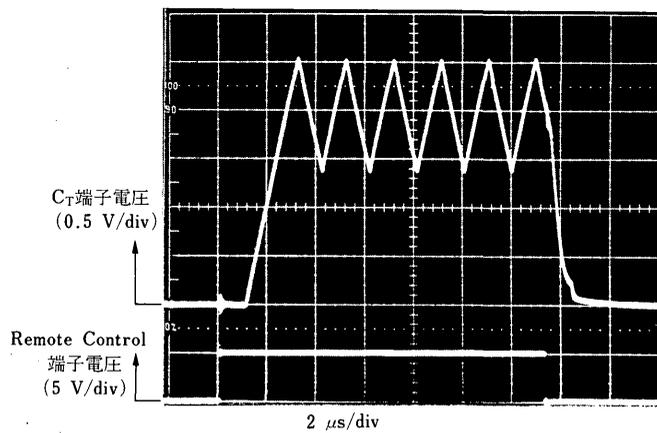


図10には全回路図を示します。

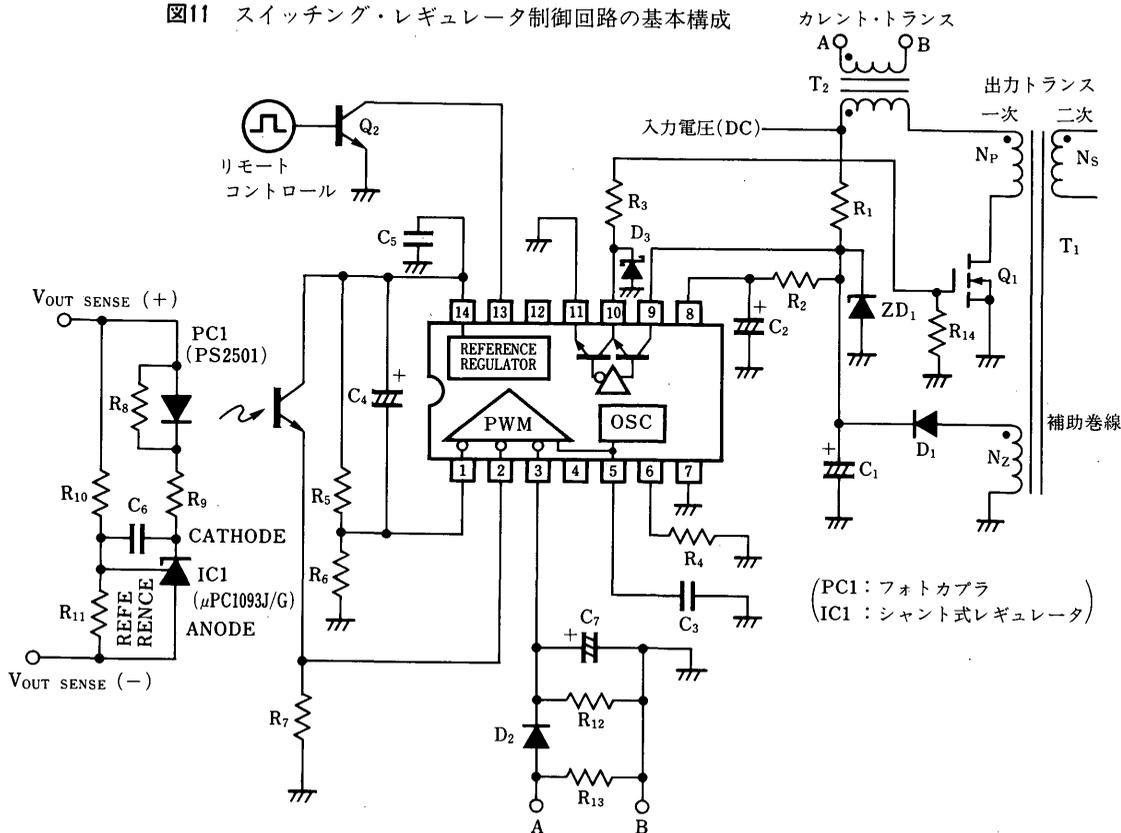


#### 4. 制御回路設定方法

$\mu$ PC1094C, 1094Gを用いて、スイッチング・レギュレータの制御回路を構成する手法を述べます。

図11に制御回路の基本構成を、また表3には、図11中の調整素子を構成回路・機能およびその目的ごとに一覧表として示します。

図11 スイッチング・レギュレータ制御回路の基本構成



(PC1: フォトカプラ  
IC1: シェント式レギュレータ)

表3 目的別調整素子一覧表

調整素子 (素子番号)	構成回路・機能	目的
R <sub>1</sub> , C <sub>1</sub> , ZD <sub>1</sub>	起動回路	パワーMOS FETがONし、スイッチング・レギュレータが動作を開始するまで $\mu$ PC1094C, 1094Gへ電力を供給
T <sub>1</sub> (補助巻線), D <sub>1</sub>	補助巻線	スイッチング・レギュレータが動作開始後 $\mu$ PC1094C, 1094Gへ電力を供給
R <sub>2</sub> , C <sub>2</sub>	電源ラインフィルタ	V <sub>CC</sub> 端子への高周波ノイズの飛び込みを低減
R <sub>3</sub>	ゲート電流制限	パワーMOS FETのゲートへの充放電電流の設定
R <sub>4</sub> , C <sub>3</sub>	タイミング定数	スイッチング・レギュレータの動作周波数決定
R <sub>5</sub> , R <sub>6</sub>	デッド・タイム調整	トランス磁束飽和の防止
C <sub>4</sub>	ソフトスタート	スタートアップ時の突入電流軽減 出力立ち上がり時のオーバ・シュート防止
R <sub>7</sub> , R <sub>8</sub> , R <sub>10</sub> , R <sub>11</sub> , PC <sub>1</sub> , IC <sub>1</sub>	出力電圧制御回路	出力電圧制御ループの設定
R <sub>9</sub> , C <sub>6</sub>		不安定動作とならないための位相余裕確保
R <sub>12</sub> , R <sub>13</sub> , C <sub>7</sub> , D <sub>2</sub> , T <sub>2</sub>	電流制限回路	過負荷時の電流制限特性決定
R <sub>14</sub>	ゲートシャント抵抗	起動時のゲート・ハイ・インピーダンス防止
D <sub>3</sub>	ゲートドライブ回路	Output端子のアンダシュートによる誤動作防止

(1) 起動回路

① R<sub>1</sub>の選定方法

R<sub>1</sub>は、一次側入力電圧 (DC) が最小で、かつμPC1094C、1094Gのスタンバイ電流I<sub>CC(SB)</sub>立ち上がり時動作開始電圧V<sub>CC(L to H)</sub>が最大の場合でも正常に起動するよう設定します。

$$R_1 \leq \frac{V_{IN(DC)MIN.} - V_{CC(L to H)MAX.}}{I_{CC(SB)MAX.} + I_{REF}} \quad (2)$$

(AC-DCコンバータの場合は、入力電圧(DC)のリプル電圧分も考慮してください。)

しかし逆に小さ過ぎると起動後パワーロス(P<sub>L</sub>)となりますので

$$P_{L(MAX.)} = \frac{\left[ \left(1 - \frac{N_Z}{N_P}\right) \cdot V_{IN(DC)MAX.} + V_{F(D1)} \right]^2}{R_1} \quad (3)$$

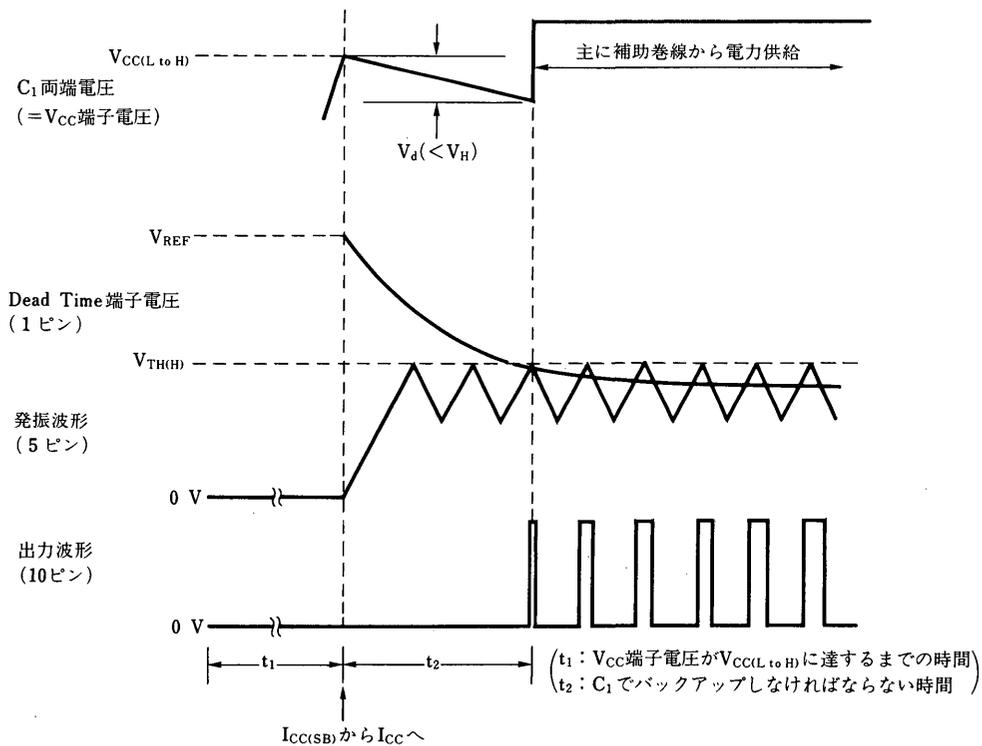
式(2)、(3)より最適値を選定してください。

② C<sub>1</sub>の選定方法

R<sub>1</sub>を通して得られるV<sub>CC</sub>端子電圧が立ち上がり時動作開始電圧V<sub>CC(L to H)</sub>を越えるとμPC1094C、1094Gに必要な電流は、スタンバイ電流I<sub>CC(SB)</sub>から回路電流I<sub>CC</sub>へと変わります。ソフトスタートをかけている場合、この瞬間から、パワーMOS FETがONし起動するまで時間(t<sub>2</sub>)がかかりますが、この間R<sub>1</sub>およびC<sub>1</sub>から回路電流I<sub>CC</sub>を供給します。

図12は、ソフトスタート時の各部の動作波形を示したものです。

図12 ソフトスタート時の各部動作波形



このようにパワーMOS FETがONするまでの間( $t_2$ )に $C_1$ の両端電圧 ( $V_{CC}$ 端子電圧) は低下していきますので、この低下電圧 (図12中の $V_d$ ) を $\mu$ PC1094C, 1094Gの動作電圧ヒステリシス幅 $V_H$ 以下になるよう $C_1$ を選定します。

$$C_1 \geq \frac{(I_{CC} + I_{REF} - I_{CC(R1)}) \cdot t_2}{V_d} \quad (4)$$

ここで

$$I_{CC(R1)} \doteq \frac{V_{IN(DC)} - V_{CC(L to H)}}{R_1} \quad (5)$$

$$t_2 \doteq \frac{C_4 \cdot (V_{REF} - V_{TH(H)})}{\frac{V_{REF}}{R_6}} \quad (6)$$

ただし、 $C_1$ が大き過ぎると $V_{CC}$ 端子電圧が $V_{CC(L to H)}$ に達するまでの時間( $t_1$ )が長くなり、電源の起動開始が遅くなりますので注意してください。

## (2) 補助巻線

出力トランスのターン数比 ( $N_P : N_Z$ ) により発生する電圧を、 $D_1$ 、 $C_1$ を用い平滑することで $\mu$ PC1094C, 1094Gへ電源電圧 ( $V_{CC}$ ) を得ています。

したがって、入力電圧 (DC) の最小値・最大値に渡って、

$$11 \text{ V} \leq V_{CC} \leq 24 \text{ V} \quad (\text{推奨動作条件}) \quad (7)$$

となるようターン数比を選定します。

式(7)の電圧範囲を越えてしまう場合は、 $D_1$ のカソード側にレギュレータを入れるなどの工夫が必要です。

## (3) 電源ラインフィルタ

$\mu$ PC1094C, 1094Gの9ピン・11ピンラインは、パワーMOS FETのゲート・ドライブ電流 ( $I_G$ ) がサージ状で流れているため、ラインを共用する場合ノイズの飛び込みに対し十分考慮する必要があり、 $R_2 \cdot C_2$ のロウパスフィルタにより高周波ノイズ低減を計っています。

また $V_{CC}$ 端子へ高周波ノイズが飛び込むと基準電圧も影響され、場合によっては発振周波数が変動してしまいますので、 $V_{REF}$ 端子近くにマイラコンデンサ等高周波特性のよいコンデンサを付けてください ( $C_5$ )。

## (4) パワーMOS FETのドライブ回路

パワーMOS FETのスイッチング速度は、ゲートの充放電電流で決まりますが $\mu$ PC1094C/Gのピーク出力電流は最大1.2 Aですからこの電流以下としてください。また、充放電電流による $\mu$ PC1094C/Gの発熱はパワーMOS FETのゲート電荷量で決定され、スイッチング速度とは無関係です。2SK1495のゲート電荷量のグラフより次の条件の時の $\mu$ PC1094C/Gの損失 $P_d$ は

ゲートドライブ電圧：15 V

発振周波数：200 kHz

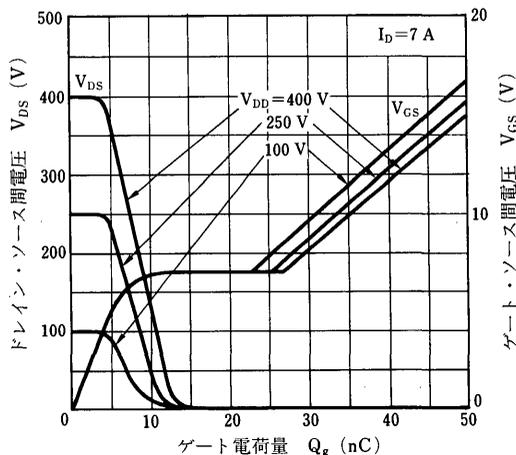
$$P_d = Q_G \cdot V_{GS} \cdot f_{OSC}$$

$$= 50 \text{ nC} \times 15 \text{ V} \times 200 \text{ kHz}$$

$$= 0.15 \text{ W}$$

となります。

図13 2SK1495ゲート電荷量特性



また、 $\mu\text{PC1094C/G}$  とパワー MOS FET の実装した場合の距離が離れている場合などは、配線のインダクタンスにより⑩ピン(出力)の電圧が⑦ピン(GND)より下がる場合があります。この状態は、 $\mu\text{PC1094C/G}$  の誤動作を引き起こすこととなりますので⑩ピン-⑦ピン間に図14のようにショットキバリアダイオードを接続して⑩ピン電圧が⑦ピン電圧より下がらないようにしてください。

図14 パワー MOS FET のドライブ回路

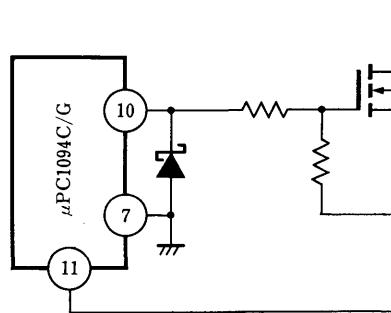
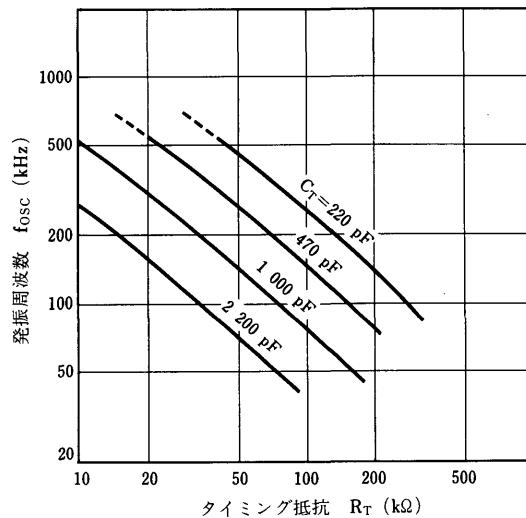


図15  $f_{osc} - C_T, R_T$  特性



#### (6) デッド・タイム調整・ソフトスタート

$R_5$ ,  $R_6$  の和で起動時の  $I_{REF}$  が決まります。この  $I_{REF}$  を抑えるために  $R_5$  と  $R_6$  の和は 50 kΩ 程度が適当です。また  $R_6$  は前述のように  $C_4$  とともにソフトスタートの時定数を決定します。

#### (7) 出力電圧制御回路

$\mu\text{PC1094C}$ ,  $1094G$  は、誤差増幅器を内蔵していません。二次側出力電圧の誤差検出にはシャント式レギュレータ ( $\mu\text{PC1093}$ ) を用い得られた検出信号をフォトカブラで絶縁後  $\mu\text{PC1094C}$ ,  $1094G$  の Feed Back 端子 (PWM 部入力) へフィードバックする回路構成をとります。

##### ① $\mu\text{PC1093}$ の製品概要

$\mu\text{PC1093}$  は、高精度可変シャント式レギュレータであり、誤差増幅器と基準電圧器の機能を合わせ持っており、特徴としては

- ・高精度・低温度ドリフト

$$V_{REF} = 2.495 \text{ V} \pm 2 \%, \quad \Delta V_{REF} / \Delta T \leq 100 \text{ ppm}/^\circ\text{C}$$

- ・外付け抵抗2本により出力電圧を可変できる

$$V_{REF} \leq V_O \leq 36 \text{ V}$$

- ・出力の動作抵抗が小さい

$$|Z_{KA}| = 0.1 \Omega \text{ TYP.}$$

が挙げられます。また外形は、TO-92パッケージ ( $\mu\text{PC1093J}$ ), 8ピンSOP ( $\mu\text{PC1093G}$ ), SOT-89 ( $\mu\text{PC1093T}$ ) の3種類があります。

端子接続・規格等につきましては、 $\mu\text{PC1093}$  個別データ・シートをご参照ください。

## ② 出力電圧制御回路の動作原理

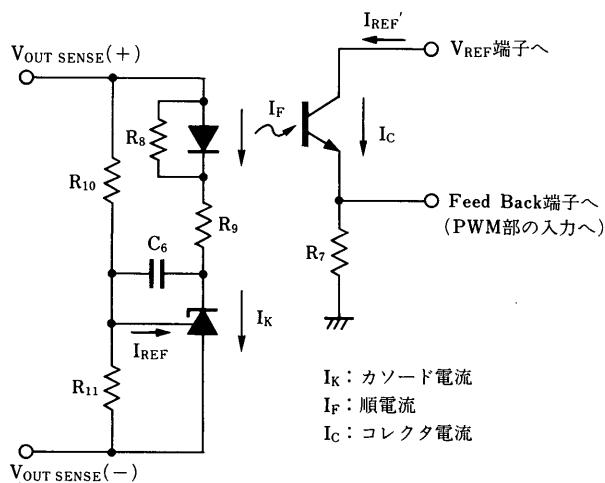
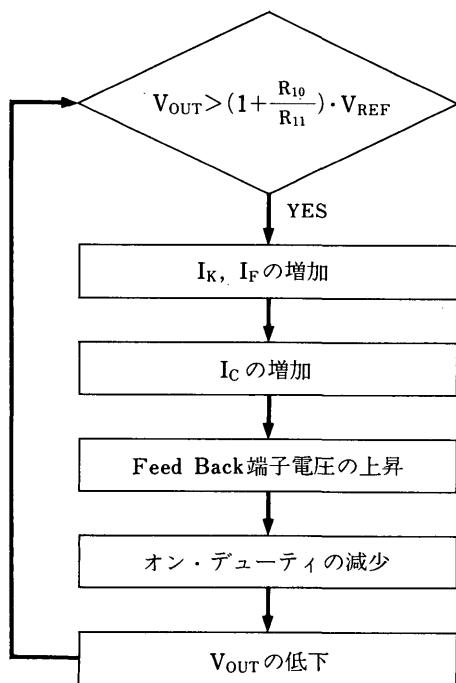
抵抗  $R_{10}$ ・ $R_{11}$  により出力電圧 ( $V_{OUT}$ ) を設定でき

$$V_{OUT} \doteq \left(1 + \frac{R_{10}}{R_{11}}\right) \cdot V_{REF} \quad (V_{REF} = 2.495 \text{ V} \pm 2 \%) \quad \text{————— (8)}$$

となります。

図16は、 $V_{OUT}$ が式(8)の設定電圧を越えた場合の負帰還動作を示したもので、また逆に $V_{OUT}$ が設定電圧より下がった場合も同様に負帰還がかかります。

図16  $V_{OUT}$ が設定電圧を越えた場合の負帰還動作



③ R<sub>10</sub>, R<sub>11</sub>の選定方法

まず、スイッチング電源の出力を決定します。

$$V_{OUT} = V_{OUT\ SENSE(+)} - V_{OUT\ SENSE(-)} \quad (9)$$

この時、μPC1093のI<sub>REF</sub>電流は、1 μA程度流れますので、このI<sub>REF</sub>電流が無視できる程度にR<sub>10</sub>, R<sub>11</sub>を選定します。

$$I_{REF} \cdot R_{10} \leq V_{REF} \times 0.1 \% \quad (10)$$

なお、V<sub>OUT</sub>とR<sub>10</sub>, R<sub>11</sub>の関係は(8)式によります。

④ R<sub>7</sub>, R<sub>8</sub>, およびR<sub>9</sub>の選定方法

まず、各種デバイスの規格より

① μPC1093の推奨動作条件(I<sub>K</sub>)より

$$1\ \text{mA} \leq I_K \leq 100\ \text{mA} \quad (11)$$

② PC1(フォトカプラ)の定数より(ex PS2501)

$$\left. \begin{array}{l} V_F = 1.4\ \text{V (MAX.)}, \text{CTR} = 80\ \% \text{ (MIN.)} \\ V_{CE(\text{sat})} = 0.3\ \text{V (MAX.)} \end{array} \right\} \quad (12)$$

③ μPC1094の負荷安定度の関係から

$$I_{REF}' \leq 3\ \text{mA} \quad (13)$$

さらにFeed Back端子電圧(V<sub>FB</sub>)は

$$V_{DT} \leq V_{FB} \leq V_{TH(H)} \quad (14)$$

でなくてはなりません。

R<sub>7</sub>の求め方

R<sub>7</sub>は(13)式, (14)式より

$$\left. \begin{array}{l} I_{REF}' \leq 3\ \text{mA} \cdots \cdots I_{REF}' = 1 \sim 2\ \text{mA} \\ V_{DT} \leq V_{FB} = I_{REF}' \times R_7 \leq V_{TH(H)} \end{array} \right\} \quad (15)$$

となるようR<sub>7</sub>を設定してください。

R<sub>8</sub>の求め方

(11)式より1 mA ≤ I<sub>K</sub>でなくてはなりません。

したがって、PC1のダイオードに電流が流れない時でも(11)式が成立するようにR<sub>8</sub>を設定します。

$$1\ \text{mA} \leq V_F / R_8 \quad (16)$$

(ただしV<sub>F</sub>は(12)式によります。)

R<sub>9</sub>の求め方

(11)式より  $I_K \leq 100 \text{ mA}$  でなくてはなりません。

$$\text{したがって } I_K = (V_{\text{OUT}} - V_F) / R_9 \leq 100 \text{ mA} \quad (17)$$

(V<sub>OUT</sub>は、(8)式、(9)式、V<sub>F</sub>は(12)式によります。)

(15)式より、I<sub>REF'</sub>=1~2 mA としましたので、I<sub>REF'</sub>=1 mA 時のR<sub>9</sub>の最大値を求めます。

$$I_{\text{REF}'} = 1 \text{ mA} \leq \{(V_{\text{OUT}} - V_F) / R_9 - V_F / R_8\} \cdot \text{CTR} \quad (18)$$

(V<sub>F</sub>、CTRは(12)によります。)

(17)、(18)式が成立するようにR<sub>9</sub>を設定してください。

また、C<sub>6</sub>は、R<sub>9</sub>とともにμPC1093の周波数特性を下げ、系の安定度を保つ働きをします。

### (8) 電流制限回路

Over Current Sense 電圧がFeed Back 端子電圧を越えると電流制限が働き過負荷に対し各素子の保護を行います。

R<sub>12</sub>で電流制限の開始点を設定しD<sub>2</sub>、C<sub>7</sub>でピーク・ホールドします。

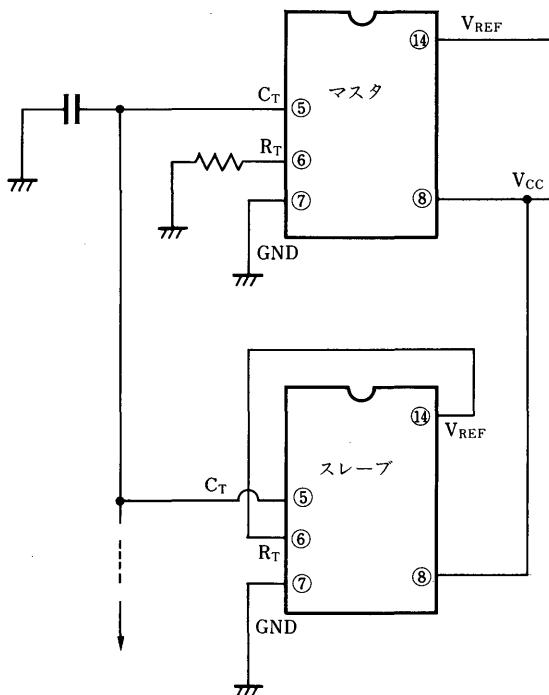
## 5. 使用上の注意点

### (1) マスタ・スレーブ使用法

$\mu$ PC1094C, 1094G を 2 個以上並列動作させる場合の接続例

図17のようにスレーブとなるICの  $R_T$  端子を  $V_{REF}$  端子へ接続し、発振回路を停止させた状態でマスタ・スレーブの各  $C_T$  端子間を接続すれば同期が掛けられます。

図17 マスタ・スレーブ接続例



#### 接続上の注意点

- (1) タイミング抵抗  $R_T \geq 20 \text{ k}\Omega$  としてください。
- (2) マスタおよびスレーブの電源  $V_{CC}$  は、同一のもの（コモン）としてください。  
(マスタが動作状態の時、電源電圧を約 7 V 以下にすると誤動作を起こすことがあります。)

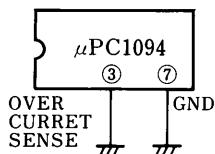
### (2) オーバ・カレントセンスを使用しない場合

オーバ・カレントセンスは、パワー MOS FET 等の保護を行うために設けられた入力端子です。

オーバ・カレントセンスを用いると過負荷時の電流制限がかかりますが、応用上オーバ・カレントセンスを使用しない場合は、図18のように GND に接続してください。

この場合、出力パルス幅変調 (PWM) は、フィードバックおよびデッド・タイム・コントロール電圧によって行われます。

図18 オーバ・カレントセンスを使用しない場合



**(3) デッド・タイム・コントロールを使用しない場合**

デッド・タイム・コントロールは、パワーMOS FETがオンしっぱなしになり、トランスの磁束飽和をおこさないようにするため等に設けられた入力端子です。

たとえば、デッド・タイム・コントロール端子をGNDに接続した場合は、IC起動時に、出力パルスが出っぱなしとなります。またリファレンス ( $V_{REF}$ ) に接続した場合、出力パルスが出ません。したがってデッド・タイム・コントロールを使用しない場合でも図19のように、一定電圧（三角波の最小～最大の間に入るような一定電圧）が入力されるようにしてください。接続例を図20に示します。

なお抵抗  $R_1$ ,  $R_2$  の定数は、トランスの磁束飽和をおこさないオン・デューティ幅となるように決定してください。

図19 各部の動作波形

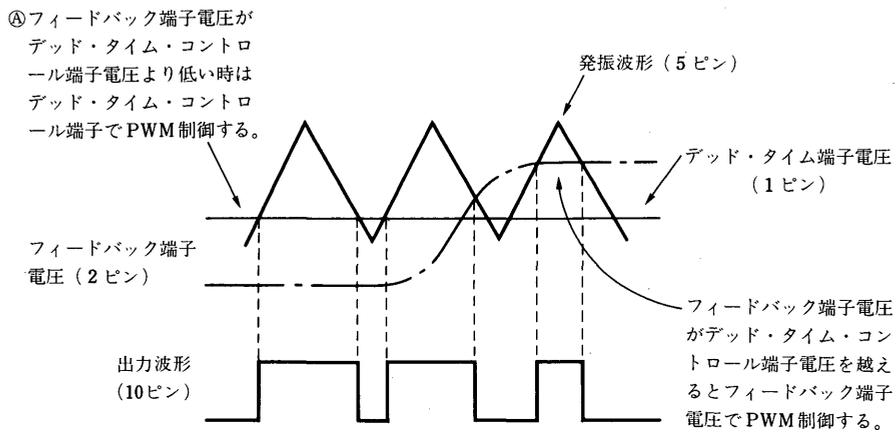
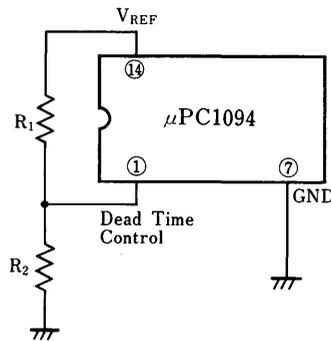


図20 デッド・タイム・コントロールを使用しない場合



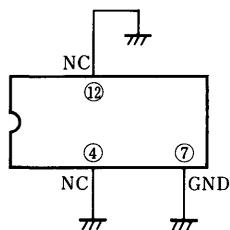
(4) NC (無接続) 端子, 4番, 12番の処置方法について

4番, 12番端子は, 電氣的に内部ICと接続されていません。したがって, 特にどこかへ接続しても何ら問題はありませんが

- ① ICの放熱効果
- ② 高周波ノイズに対する配慮

等から, 図21のようにGNDへ接続する事を推奨します。

図21 NC端子の処置方法



## 6. 5 V, 10 A 出力フォワード形スイッチング・レギュレータへの実施例

$\mu$ PC1094C, 1094Gの応用例としてAC100 Vラインオペレート形5 V, 10 A出力フォワード形スイッチング・レギュレータを試作しました。図22に全回路を示します。

### (1) 仕様

入力電圧	AC100 V $\pm$ 15 % (50 Hz)
出力電圧・電流	DC5 V $\pm$ 5 %, 10 A MAX.
スイッチング周波数	500 kHz

### (2) 使用部品

表4に使用した部品表を示します。

### (3) 諸特性

表5に入力変動率, 負荷変動率, 出力リップル電圧, 効率の実測値を図23に入力変動, 負荷変動に対する効率の変動を示します。

また図24には電流制限回路の動作ポイントを定格の110 %にて動作するようにした場合の電流制限特性を示します。

### (4) 動作波形

図25に定格時における各部動作波形を示します。

図25中の写真⑦は電源投入後, パワーMOS FETがスイッチングを始めるまでの立ち上がり時間(図12中の $t_1$ )をとらえたものです。

図20 5 V, 10 A 出力フォワード形スイッチング・レギュレータ全回路図

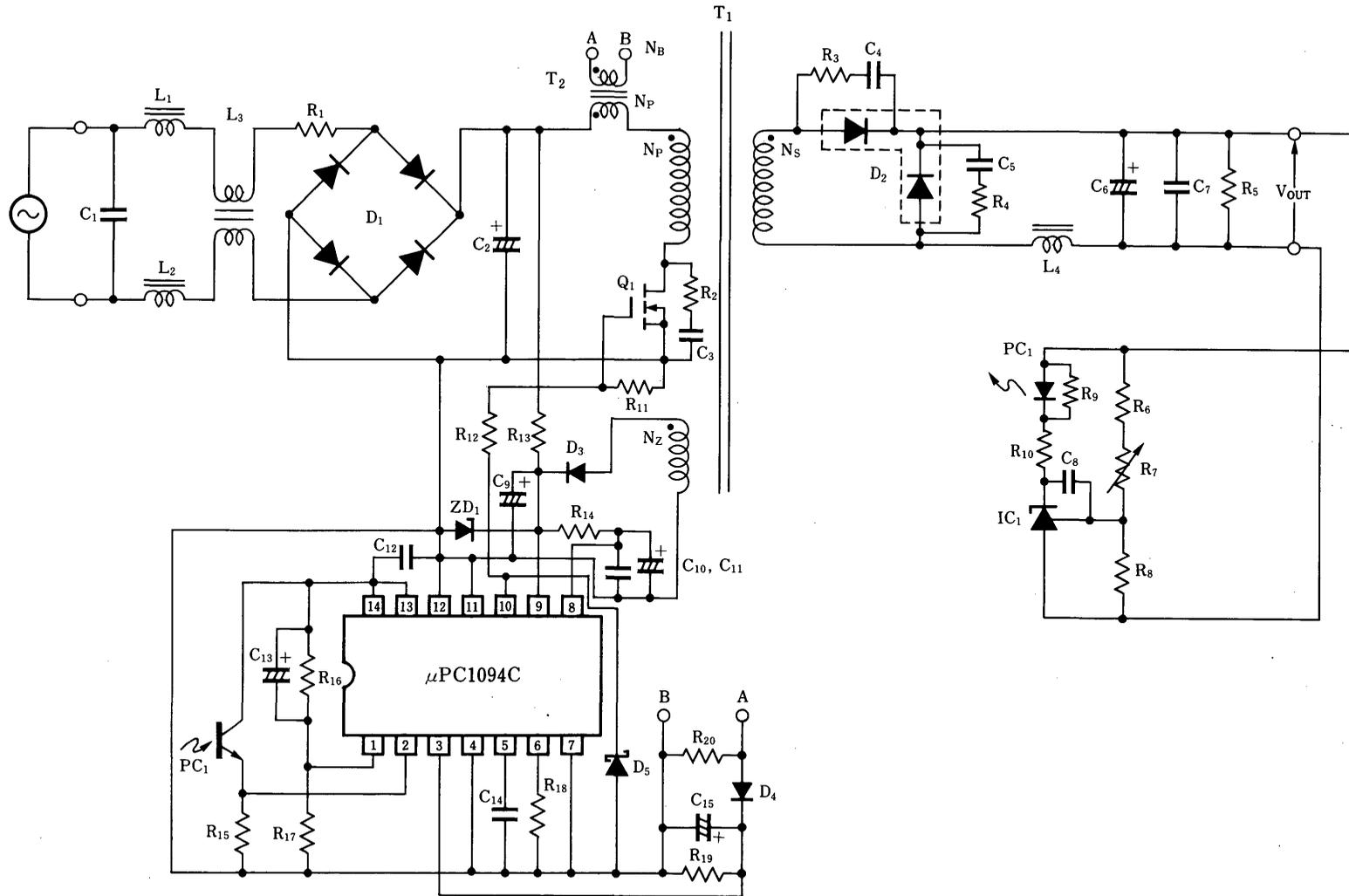


表4 部品表

記号	品名	定 格
C <sub>1</sub>	セラミックコンデンサ	2 200 pF 6 kV
C <sub>2</sub>	アルミ電解コンデンサ	470 $\mu$ F 160 V
C <sub>3</sub>	セラミックコンデンサ	100 pF 6 kV
C <sub>4</sub> , C <sub>5</sub>	セラミックコンデンサ	2 200 pF
C <sub>6</sub>	アルミ電解コンデンサ	470 $\mu$ F $\times$ 6 10 V
C <sub>7</sub>	マイラコンデンサ	0.047 $\mu$ F
C <sub>8</sub>	マイラコンデンサ	0.1 $\mu$ F
C <sub>9</sub>	アルミ電解コンデンサ	22 $\mu$ F
C <sub>10</sub>	マイラコンデンサ	1 500 pF
C <sub>11</sub>	アルミ電解コンデンサ	1 $\mu$ F
C <sub>12</sub>	マイラコンデンサ	1 500 pF
C <sub>13</sub>	アルミ電解コンデンサ	0.22 $\mu$ F
C <sub>14</sub>	セラミックコンデンサ	470 pF
C <sub>15</sub>	アルミ電解コンデンサ	1 $\mu$ F
D <sub>1</sub>	ダイオードブリッジ	D2SB40 新電元製
D <sub>2</sub>	ショットキバリアダイオード	S30SC4M 新電元製
D <sub>3</sub> , D <sub>4</sub>	ダイオード	1S954 NEC製
D <sub>5</sub>	ショットキバリアダイオード	11DQ03 日本インター
ZD <sub>1</sub>	ツェナーダイオード	RD22E NEC製
L <sub>1</sub> , L <sub>2</sub> , L <sub>3</sub>	ラインフィルタ	
L <sub>4</sub>	チョークコイル	使用コア:アモルファスチョーク 東北金属製 N=20T, 30 $\mu$ H
Q <sub>1</sub>	パワーMOS FET	2SK854 (450 V, 5 A) NEC製
PC <sub>1</sub>	フォトカブラ	PS2501 NEC製
IC <sub>1</sub>	シャント式レギュレータ	$\mu$ PC1093J NEC製
R <sub>1</sub>	セメント抵抗	2 $\Omega$ , 3 W
R <sub>2</sub>	金属皮膜抵抗	500 $\Omega$
R <sub>3</sub> , R <sub>4</sub>	炭素皮膜抵抗	10 $\Omega$
R <sub>5</sub>	炭素皮膜抵抗	50 $\Omega$ , 1 W
R <sub>6</sub>	炭素皮膜抵抗	2 k $\Omega$
R <sub>7</sub>	ボリューム	1 k $\Omega$
R <sub>8</sub>	炭素皮膜抵抗	2.5 k $\Omega$
R <sub>9</sub>	炭素皮膜抵抗	1 k $\Omega$
R <sub>10</sub>	炭素皮膜抵抗	110 $\Omega$
R <sub>11</sub>	炭素皮膜抵抗	1 k $\Omega$
R <sub>12</sub>	炭素皮膜抵抗	7.5 $\Omega$
R <sub>13</sub>	炭素皮膜抵抗	51 k $\Omega$ $\frac{1}{2}$ W
R <sub>14</sub>	炭素皮膜抵抗	20 $\Omega$
R <sub>15</sub>	炭素皮膜抵抗	2 k $\Omega$
R <sub>16</sub>	炭素皮膜抵抗	27 k $\Omega$
R <sub>17</sub>	炭素皮膜抵抗	20 k $\Omega$
R <sub>18</sub>	炭素皮膜抵抗	240 k $\Omega$
R <sub>19</sub>	炭素皮膜抵抗	51 k $\Omega$
R <sub>20</sub>	炭素皮膜抵抗	150 $\Omega$
T <sub>1</sub>	出力トランス	使用コア: PQ20/20 H7C4 TDK製 または, 2500B2 東北金属製 N <sub>P</sub> =23T D <sub>P</sub> = $\phi$ 0.4 mm $\times$ 2 N <sub>S</sub> =3 T D <sub>S</sub> = $\phi$ 0.75 mm $\times$ 4 N <sub>Z</sub> =3 T D <sub>S</sub> = $\phi$ 0.23 mm
T <sub>2</sub>	カレント・トランス	使用コア 2001F 東北金属製 N <sub>P</sub> =1 T N <sub>S</sub> =50T

表5 試作スイッチング・レギュレータの性能

項目	条件	実測値
入力変動率 $\Delta V_{OUT} (\Delta V_{OUT}/V_{OUT})$	$V_{IN(AC)}=85\sim 115\text{ V}$ $V_{OUT}=5\text{ V}, I_{OUT}=10\text{ A}$	5.3 mV (0.11 %)
負荷変動率 $\Delta V_{OUT} (\Delta V_{OUT}/V_{OUT})$	$I_{OUT}=2.5\text{ A}\sim 10\text{ A}$ $V_{IN(AC)}=100\text{ V}, V_{OUT}=5\text{ V}$	8.0 mV (0.12 %)
出力リップル電圧 $V_{ripple}$	$V_{IN(AC)}=100\text{ V}$ $V_{OUT}=5\text{ V}, I_{OUT}=10\text{ A}$	14 mV <sub>p-p</sub>
効率 $\eta$	$V_{IN(AC)}=100\text{ V}$ $V_{OUT}=5\text{ V}, I_{OUT}=10\text{ A}$	77 %

図23  $\eta-I_{OUT}$  特性

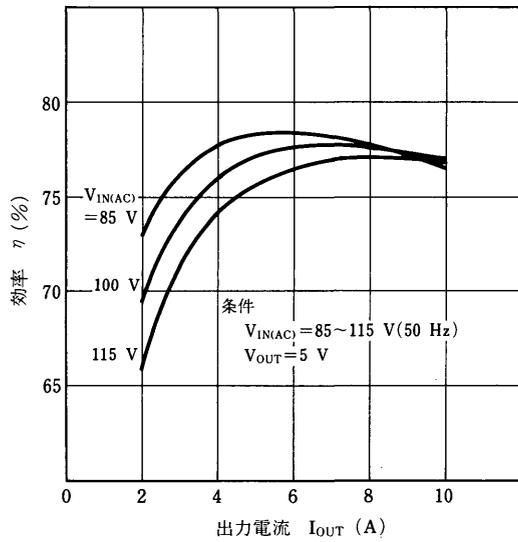


図24 試作スイッチング・レギュレータ  $V_{OUT}-I_{OUT}$  特性

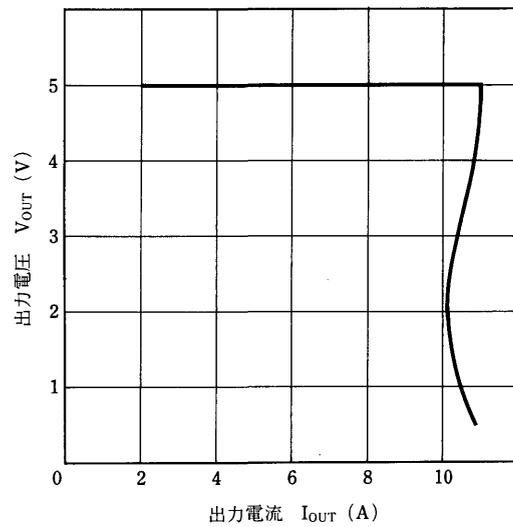
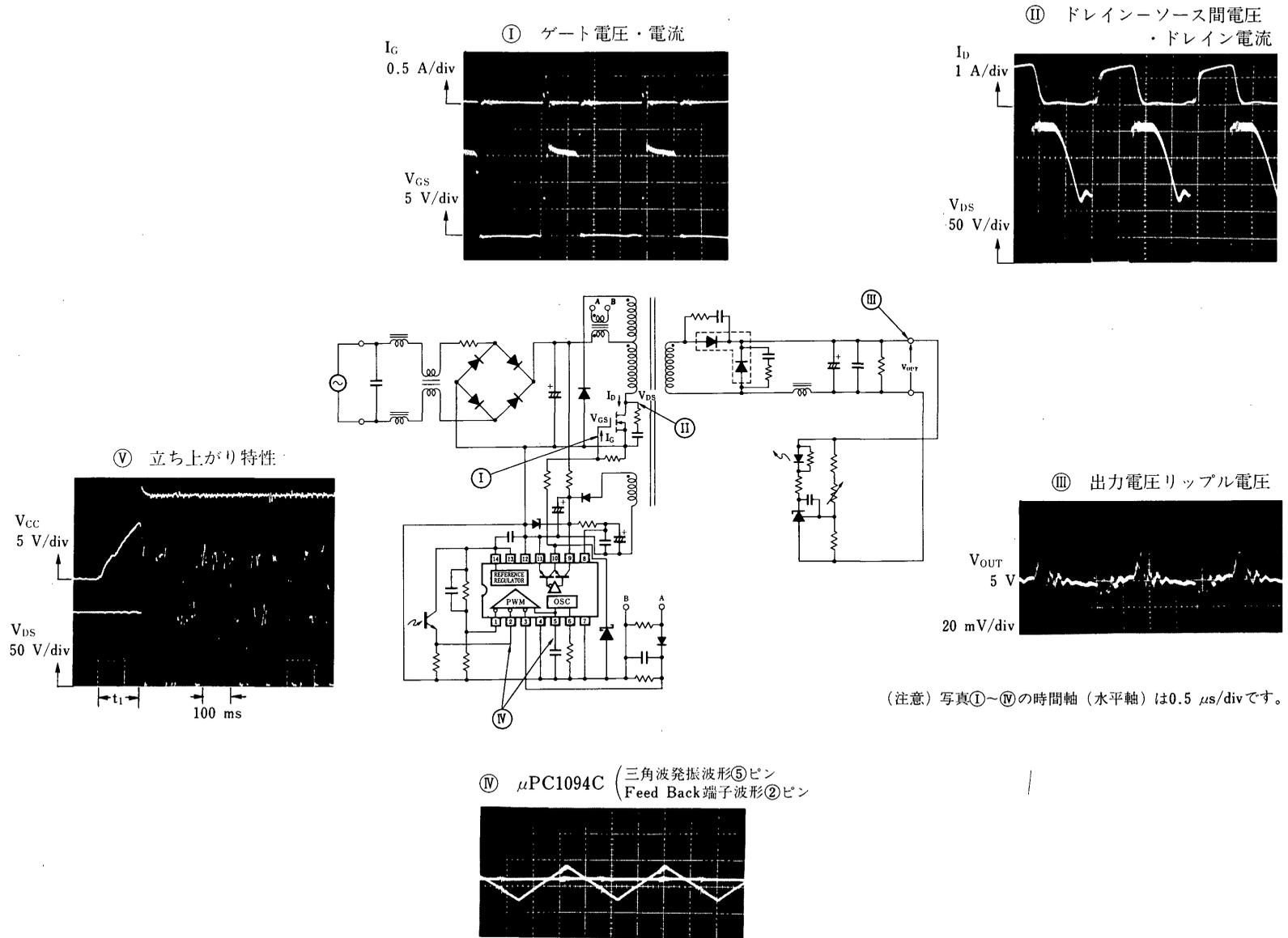


図25 試作スイッチングレギュレータ各部動作波形



- 文書による当社の承諾なしに本資料の転載複製を禁じます。
- 本資料に記載された製品の使用もしくは本資料に記載の情報の使用に際して、当社は当社もしくは第三者の知的財産その他の権利に対する保証または実施権の許諾を行うものではありません。上記使用に起因する第三者所有の権利にかかわる問題が発生した場合、当社はその責を負うものではありませんのでご了承ください。
- 当社は品質、信頼性の向上に努めていますが、半導体製品はある確率で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- 当社は、当社製品の品質水準を「標準水準」、「特別水準」およびお客様に品質保証プログラムを指定して頂く「特定水準」に分類しております。また、各品質水準は以下に示す用途に製品が使われることを意図しておりますので、当社製品の品質水準をご確認の上ご使用願います。  
 標準水準：コンピュータ、OA機器、通信機器、計測機器、AV機器、家電、工作機械、パーソナル機器、産業用ロボット  
 特別水準：輸送機器（自動車、列車、船舶等）、交通信号機器、防災/防犯装置、各種安全装置、生命維持を直接の目的としない医療機器  
 特定水準：航空機器、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等  
 当社製品のデータ・シート/データ・ブック等の資料で、特に品質水準の表示がない場合は標準水準製品であることを表します。当社製品を上記の「標準水準」の用途以外でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談頂きますようお願い致します。
- この製品は耐放射線設計をしておりません。

M4 94.11

- 文書による当社の承諾なしに本資料の転載複製を禁じます。
  - この製品を使用したことにより、第三者の工業所有権等にかかわる問題が発生した場合、当社製品の構造製法に直接かかわるもの以外につきましては、当社はその責を負いませんのでご了承ください。
  - 当社は、航空宇宙機器、海底中継器、原子力制御システム、生命維持のための医療用機器など極めて高い信頼性が要求される『特定』用途に推奨できる製品を標準的には用意しておりません。当社製品を『特定』用途にご使用をお考えのお客様、および、『標準』品質水準品を当社が意図した用途以外にご使用をお考えのお客様は、事前に販売窓口までご連絡頂きますようお願い致します。
- 当社推奨の用途例
- 標準：電算機、事務器、通信機器(端末、移動体)、計測機器、AV機器、家電、産業用ロボット等  
 特別：自動車電装、列車制御、通信機器(幹線)、交通信号制御、燃焼制御、防災・防犯装置等
- この製品は耐放射線設計をしておりません。

# NEC 日本電気株式会社

本社	〒108-01 東京都港区芝五丁目7番1号(日本電気本社ビル)	
半導体第一、第二販売事業部	〒108-01 東京都港区芝五丁目7番1号(日本電気本社ビル)	(03)3454-1111
関西支社半導体販売部	〒540 大阪市中央区城見一丁目4番24号(日本電気関西ビル)	(06)945-3178 (06)945-3200
中部支社半導体販売部	〒460 名古屋市中区栄四丁目14番5号(松下中日ビル)	名古屋(052)242-2755

北海道支社	札幌(011)231-0161	立川支社	立川(0425)26-0911
東北支社	仙台(022)261-5511	千葉支社	千葉(0472)27-5441
北手支社	岡(0196)51-4344	静岡支社	岡(054)255-2211
岩手支社	形(0236)23-5511	沼津支社	津(0559)63-4455
山形支社	山(0249)23-5511	浜松支社	松(053)452-2711
山支社	いわき(0246)21-5511	北金沢支社	沢(0762)23-1621
いわき支社	長水(0258)36-2155	福井支社	井(0776)22-1866
長水支社	戸(0292)26-1717	富山支社	山(0764)31-8461
神奈川支社	横高(045)324-5511	京都支社	都(075)221-8511
群馬支社	高崎(0273)26-1255	神戸支社	戸(078)332-3311
馬場支社	田(0276)46-4011	中野支社	野(082)242-5504
太田支社	宇都宮(0286)21-2281	国取支社	取(0857)27-5311
宇都宮支社	山(0285)24-5011	鳥取支社	鳥(0862)25-4455
小山支社	野(0262)35-1444	四国支社	高松(0878)36-1200
長野支社	本(0263)35-1666	居浜支社	浜(0897)32-5001
松本支社	諏訪(0266)53-5350	新居支社	新(0899)45-4111
上諏訪支社	府(0552)24-4141	松州支社	州(092)271-7700
甲府支社	宮(048)641-1411	九州支社	北九州(093)541-2887
埼玉支社			

(技術お問い合わせ先)

半導体応用技術本部 第一応用システム技術部	〒108-01 東京都港区芝五丁目7番1号(日本電気本社ビル)	東京(03)3798-6105
半導体応用技術本部 第二応用システム技術部	〒540 大阪市中央区城見一丁目4番24号(日本電気関西ビル)	大阪(06)945-3383
半導体応用技術本部 第三応用システム技術部	〒460 名古屋市中区栄四丁目14番5号(松下中日ビル)	名古屋(052)242-2762
半導体応用技術本部 メモリ汎用デバイス技術部	〒210 川崎市幸区塚越三丁目484番地	川崎(044)548-8882

インフォメーションセンター  
FAX(044)548-7900