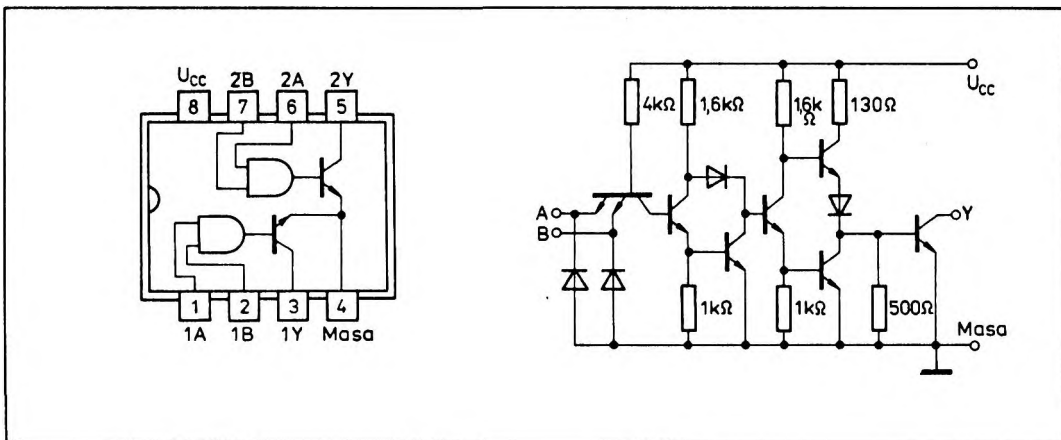


5.2.3. Dwukrotne dwuwejściowe sprzęgające bramki I-NIE: UCA65452N, UCY75452N



Monolityczny układ scalony UCA65452N lub UCY75452N zawiera dwie dwuwejściowe bramki spełniające w konwencji logiki dodatniej funkcję negacji iloczynu logicznego ($Y = \overline{AB}$). Każda bramka ma na wyjściu tranzystor *n-p-n* średniej mocy z otwartym obwodem kolektora. Tranzystor wyjściowy charakteryzuje się maksymalną

wartością prądu kolektora $I_c = 300$ mA i maksymalnym napięciem kolektor-emiter $U_{CE} = 30$ V. Bramki te są przeznaczone głównie do sterowania urządzeń peryferyjnych. Układy UCA65452N i UCY75452N są wytwarzane w obudowach plastikowych A49D.

Wartości dopuszczalne parametrów

Parametry		Wartość		Jednostki
Nazwa	Symbol	min	max	
Napięcie zasilania ¹⁾	U_{CC}		7	V
Napięcie wejściowe	U_i		5,5	V
Napięcie wyjściowe ²⁾	U_o		30	V
Prąd wyjściowy	I_o		300	mA
Całkowita moc rozpraszana	P_{tot}		800	mW
Zakres temperatury przechowywania	t_{stg}	-55	125	°C

¹⁾ Wartość napięcia zasilania na wyprowadzeniu U_{CC} w stosunku do wyprowadzenia masy.

²⁾ Wartość napięcia wyjściowego w stanie wyłączenia (wysokim).

Zalecane warunki pracy

Parametry		Wartość			Jednostki
Nazwa	Symbol	min	nom	max	
Napięcie zasilania	U_{CC}	4,75	5,0	5,25	V
Obciążenie wnoszone przez wejście				1	s.o.l.
Prąd wyjściowy w stanie niskim	dla $U_{OL} \leq 0,4$ V			100	mA
	dla $U_{OL} \leq 0,7$ V			300	
Zakres temperatury otoczenia	UCA65452N	-40		85	°C
	UCY75452N	0		70	

Parametry statyczne

(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy	
Nazwa	Symbol	min	typ ¹⁾ max				
Napięcie wejściowe w stanie niskim	U_{TL}		0,8	V			
Napięcie wejściowe w stanie wysokim	U_{IH}	2		V			
Ujemne napięcie wejściowe	$-U_I$		1,5	V	$U_{CC} = 4,75 \text{ V}$; $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	F	
Prąd wejściowy w stanie niskim	I_{IL}		-1,6	mA	$U_{CC} = 5,25 \text{ V}$; $U_I = 0,4 \text{ V}$	C	
Prąd wejściowy w stanie wysokim	I_{IH}		40	μA	$U_{CC} = 5,25 \text{ V}$; $U_I = 2,4 \text{ V}$	D	
			1	mA	$U_{CC} = 5,25 \text{ V}$; $U_I = 5,5 \text{ V}$		
Napięcie wyjściowe w stanie niskim	U_{OL}	0,25	0,4	V	$I_{OL} = 100 \text{ mA}$	B	
		0,5	0,7		$I_{OL} = 300 \text{ mA}$		$U_{CC} = 4,75 \text{ V}$ $U_I = 2 \text{ V}$
Prąd wyjściowy w stanie niskim	I_{OL}		100	mA	$U_{OL} = 0,4 \text{ V}$	B	
			300		$U_{OL} = 0,7 \text{ V}$		$U_{CC} = 4,75 \text{ V}$ $U_I = 2 \text{ V}$
Prąd wyjściowy w stanie wysokim	I_{OH}		100	μA	$U_{CC} = 4,75 \text{ V}$; $U_I = 0,8 \text{ V}$; $U_{OH} = 30 \text{ V}$	A	
Prąd zasilania w stanie	niskim	I_{CCL}	56	71	mA	$U_I = 5 \text{ V}$ $U_{CC} = 5,25 \text{ V}$	E
	wysokim	I_{CCN}	11	14			

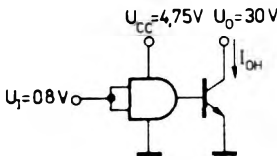
¹⁾ Wartości typowe podane są dla $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$.

Parametry dynamiczne przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$

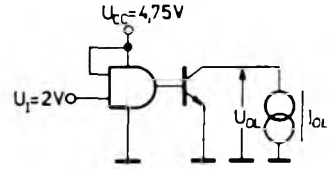
Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	typ	max			
Czas propagacji sygnału do stanu niskiego na wyjściu	t_{PHL}	24	35	ns	$R_L = 50 \Omega$ $C_L = 15 \text{ pF}$ $I_o = 200 \text{ mA}$	G
Czas propagacji sygnału do stanu wysokiego na wyjściu	t_{PLH}	26	35			
Czas trwania zbocza narastającego	t_{TLH}	5	8			
Czas trwania zbocza opadającego	t_{THL}	7	12			

Układy pomiarowe

Pomiary parametrów statycznych

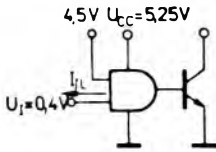


Układ pomiarowy A. Pomiary I_{OH}



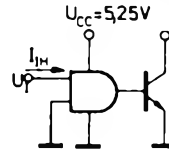
Pomiary wykonuje się przy $U_I = 2\text{ V}$ dla każdego wejścia oddzielnie.

Układ pomiarowy B. Pomiary U_{OL}



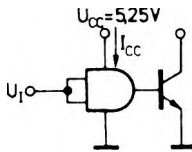
Każde wejście jest badane oddzielnie

Układ pomiarowy C. Pomiary I_{IL}

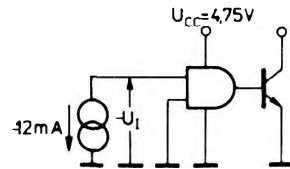


Każde wejście jest badane oddzielnie

Układ pomiarowy D. Pomiary I_{IH}



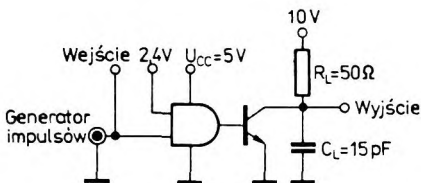
Układ pomiarowy E. Pomiary I_{CCL} , I_{CCH}



Każde wejście jest badane oddzielnie

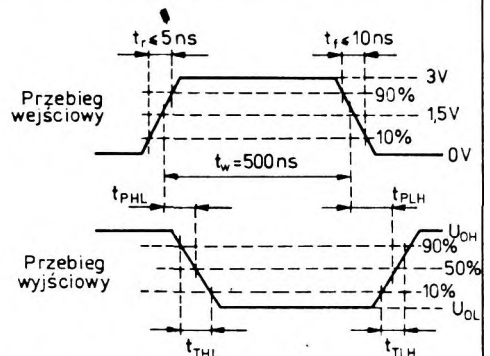
Układ pomiarowy F. Pomiary $-U_I$

Pomiary parametrów dynamicznych



Częstotliwość impulsów wejściowych $f = 1\text{ MHz}$.
Wartość C_L uwzględnia pojemności sondy pomiarowej i pojemności montażowe.

Układ pomiarowy G. Pomiary parametrów dynamicznych



Przebiegi czasowe ilustrujące pomiary parametrów dynamicznych

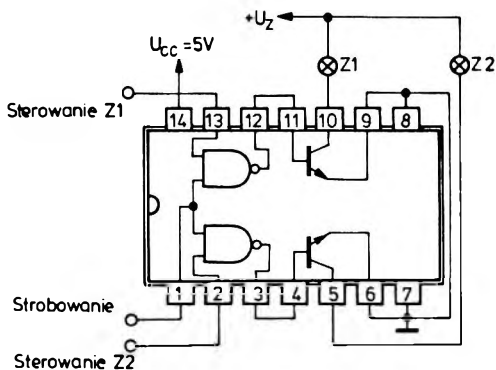
5.2.4. Typowe zastosowania bramek sprzęgających

Typowe zastosowania

Układy 65/75450, 65/75451 i 65/75452 zawierają standardowe bramki TTL i tranzystory *n-p-n* średniej mocy. Parametry tranzystorów umożliwiają szerokie zastosowanie omawianych układów, (szczególnie układu 65/75450) lecz przede wszystkim stosuje się je w obwodach sterowania urządzeń peryferyjnych. Dalej przedstawiono niektóre przykłady zastosowań ilustrujące możliwości tych układów.

Układy sterowania elementami wykonawczymi

Podwyższone napięcie kolektor-emiter i duży prąd kolektora tranzystorów umożliwiają zastosowanie układów 65/75450, 65/75451 i 65/75452 do sterowania żarówek, przekaźników oraz innych elementów wymagających w stanie aktywnym znacznej mocy. Na rysunku 5.8 przedstawiono układ sterowania żarówkami wymagającymi napięcia zasilania do 30 V

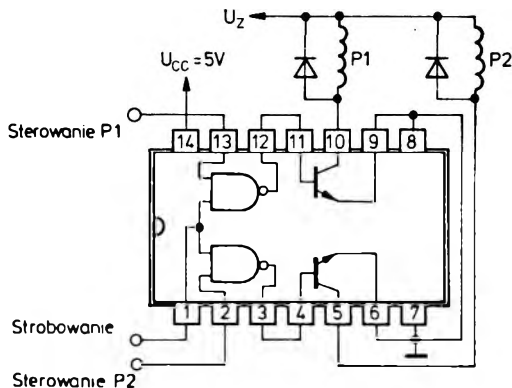


Rys. 5.8. Podwójny układ sterujący żarówkami

i maksymalnego prądu do 300 mA. Należy zwrócić uwagę na znacznie przekraczający wartość nominalną prąd uderzeniowy w czasie gdy włókno żarówki nie jest rozgrzane. Aby ograniczyć to zjawisko stosowane są różne środki, jednym z najprostszyszy jest włączenie rezystorów ograniczających.

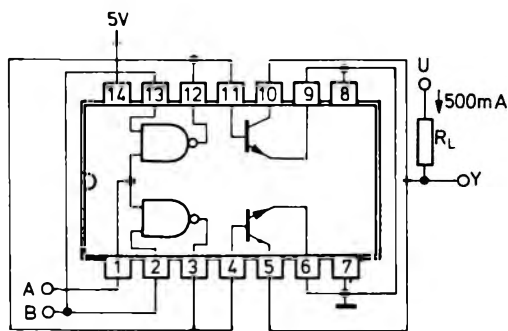
Rezystory ograniczające mogą być włączone szeregowo w obwodzie sterowania bazy tranzystora lub między masę i emiter tego tranzystora.

Jeżeli elementy sterowane wymagają przepływu prądu



Rys. 5.9. Podwójny układ sterujący przekaźnikami

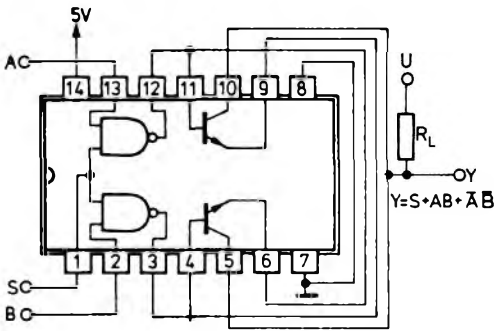
większego niż 300 mA, to bramki i tranzystory można łączyć równolegle. Przykład takiego połączenia przedstawiono na rys. 5.10. Przy równoległymłączeniu tranzystorów dla zapewnienia bardziej równomiernego rozplywu prądu celowe jest włączenie między masę i emiter każdego tranzystora rezystorów o rezystancji wynoszącej około 1 Ω .



Rys. 5.10. Układ sterujący prądem wpływu 500 mA

Komparator bramkowany

Układy 65/75450, 65/75451 i 65/75452 mogą być również stosowane do realizacji funkcji logicznych.

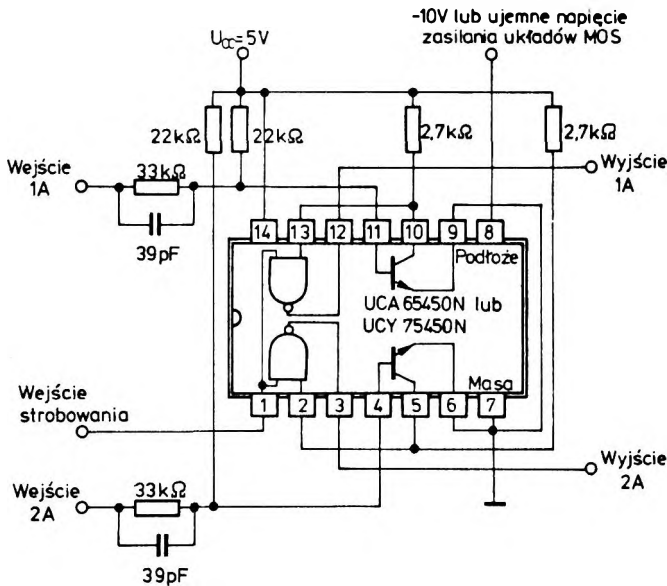


Rys. 5.11. Bramkowany komparator

łów TTL do poziomów wymaganych w układach MOS, natomiast na rys. 5.13 przedstawiono układ realizujący odwrotną konwersję poziomów. Wyprowadzenie podłoża (8) należy dołączyć do źródła poziomu najniższego z występujących w układzie (w omawianych przykładach będzie to ujemne napięcie zasilania układów MOS).

Nadajniki linii

Układy 65/75450 można również stosować jako nadajniki współpracujące z linią symetryczną w systemie transmisji danych. Schemat ideowy nadajnika sterującego linią symetryczną dopasowaną na końcu widać na rys. 5.14.



Rys. 5.12
Dwa układy dopasowujące
TTL → MOS

Przykładem tego rodzaju zastosowań jest komparator bramkowany realizujący funkcję $Y = S + AB + \overline{A}B$, przedstawiony na rys. 5.11.

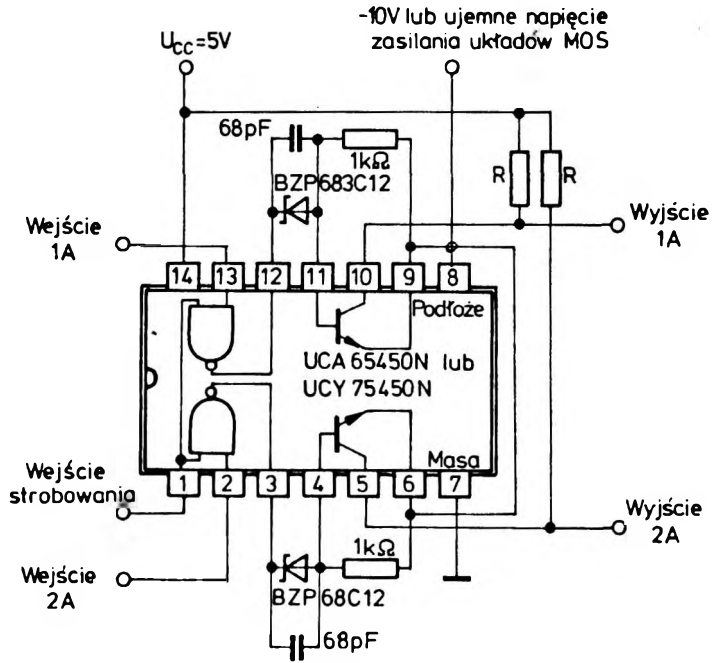
Przy odbiorniku linię 1 należy dołączyć do masy przez rezystor $Z_0/2$, natomiast linię 2 należy dołączyć do zasilania $+5V$ również przez rezystor o rezystancji $Z_0/2$.

Układy dopasowujące

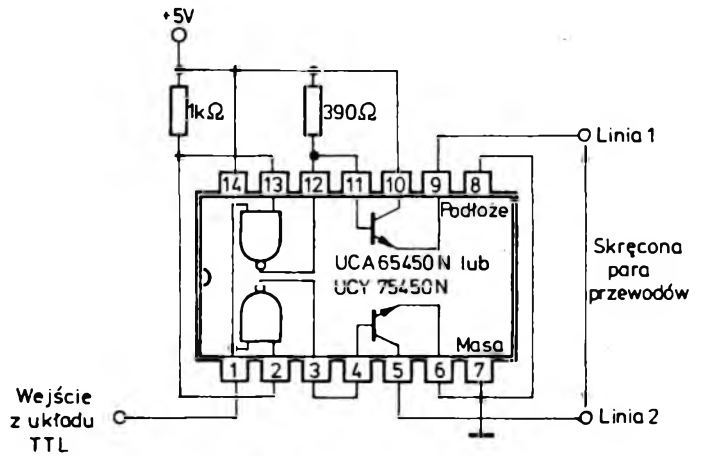
Oddzielne wyprowadzenie podłoża w układach 65/75450 umożliwia zastosowanie tych układów w obwodach dopasowujących poziomy sygnałów TTL → MOS i odwrotnie. Na rysunku 5.12 przedstawiono dwa układy dopasowujące poziomy sygna-

Inne przykłady zastosowań

Do niestandardowych zastosowań układu 65/75450 należy zaliczyć generator fali prostokątnej przedstawiony na rys. 5.15. Przebieg prostokątny jest generowany w układzie typowego dwutranzystorowego prze-



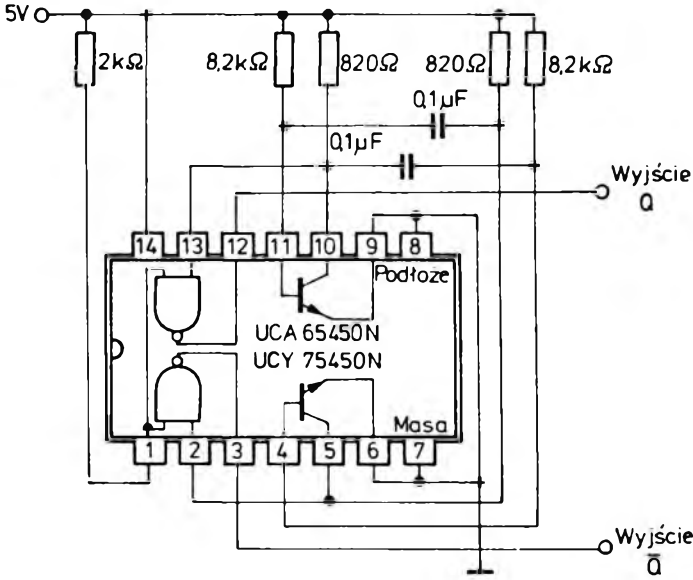
Rys. 5.13
Dwa układy dopasujące
MOS → TTL



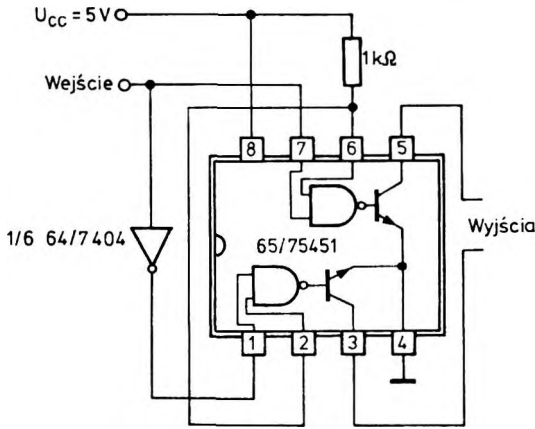
Rys. 5.14
Układ sterujący symetryczną
linią transmisyjną

rzutnika astabilnego. Bramki pełnią rolę stopni separujących układ generacyjny od obciążenia. Do sterowania wejść zegarowych układów MOS lub bipolarnych przełączników można zastosować

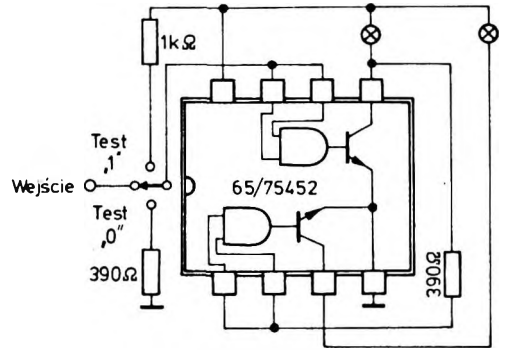
obwód wytwarzający przebieg prosty i komplementarny przedstawiony na rys. 5.16. Ciekawym zastosowaniem układu 65/75452 jest prosty próbnik stanów logicznych przedstawiony na rys. 5.17.



Rys. 5.15
Generator fali prostokątnej



Rys. 5.16. Układ wytwarzający przebiegi komplementarne



Rys. 5.17. Próbnik stanów logicznych TTL