

### 3.3.3. Czterobitowe rejestry przesuujące z wejściami i wyjściami równoległymi: UCA6495N, UCY7495N

---

Monolityczny układ scalony UCA6495N lub UCY7495N jest czterobitowym równoległym lub szeregowym rejestrem przesuującym, złożonym z czterech przerzutników *R-S Master-Slave*, czterech bramek I-LUB-NIE, jednej bramki I-LUB i sześciu inwerterów. Elementy te są wewnętrznie połączone i spełniają trzy podstawowe funkcje:

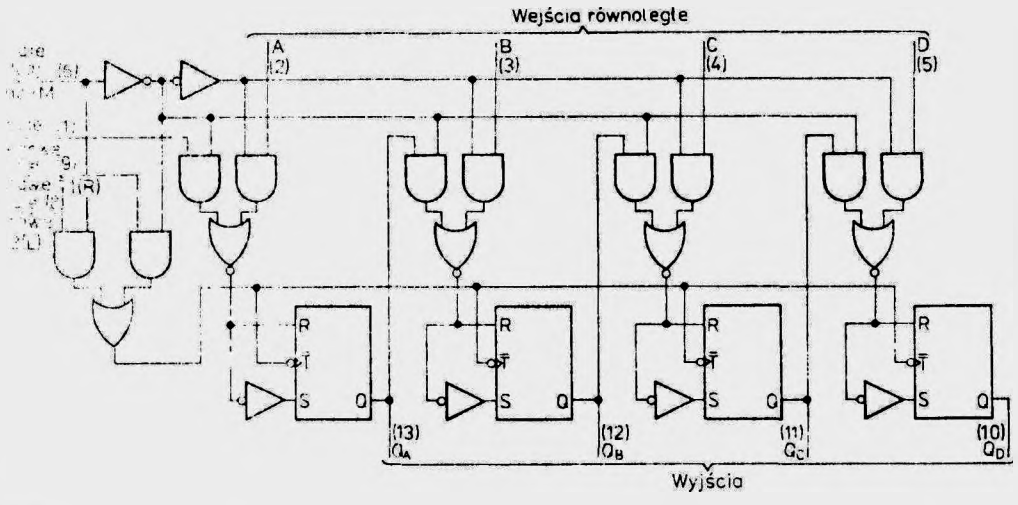
- wprowadzanie równoległe,
- przesuwanie w lewo (od  $Q_D$  do  $Q_A$ ),
- przesuwanie w prawo (od  $Q_A$  do  $Q_D$ ).

Wysoki poziom logiczny na wejściu *rodzaj pracy* powoduje otwarcie wejścia zegarowego  $T2$ , zablokowanie wejścia zegarowego  $T1$  i szeregowego wejścia danych oraz zablokowanie przepływu informacji z wyjść  $Q_A$ ,  $Q_B$  i  $Q_C$  na wejścia *R-S* następnych przerzutników. Jednocześnie otwarty jest przepływ informacji z równoległych wejść danych  $A$ ,  $B$ ,  $C$  i  $D$  na wejścia *R-S* przerzutników. W tym stanie na wejściu *rodzaj pracy* za każdym ujemnym zboczem

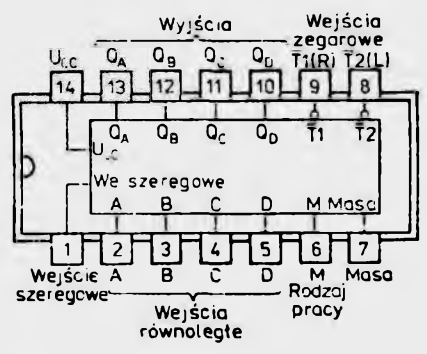
impulsu przyłożonego do wejścia zegarowego  $T2$  stany wejść równoległych  $A$ ,  $B$ ,  $C$  i  $D$  są wprowadzane na odpowiednie wyjścia przerzutników  $Q_A$ ,  $Q_B$ ,  $Q_C$  i  $Q_D$ .

Przesuwanie w lewo wymaga zewnętrznych połączeń wyjścia  $Q_D$  z wejściem  $C$ , wyjścia  $Q_C$  z wejściem  $B$  i wyjścia  $Q_B$  z wejściem  $A$ . W takim układzie połączeń za każdym ujemnym zboczem impulsu zegarowego przyłożonego do wejścia  $T2$  informacja jest wprowadzona z wejścia  $D$  i przesuwana w lewo wzdłuż rejestru.

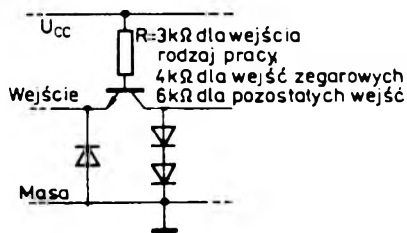
Gdy do wejścia *rodzaj pracy* jest przyłożony niski poziom logiczny ( $L$ ), to zablokowane jest wejście zegarowe  $T2$  i otwarte jest wejście zegarowe  $T1$ . Stany wyjść przerzutników  $Q$  są przenoszone na wejścia *R-S* następnych przerzutników. Otwarte jest wejście szeregowe danych i zablokowane są wejścia równoległe. Informacje są wprowadzane wejściem szeregowym i przesuwane w prawo za każdym ujemnym



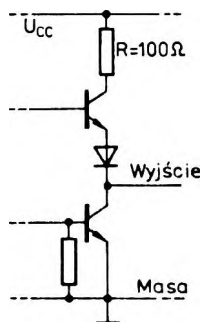
Wejście		Wejścia				Realizowana funkcja
1	2	3	4	5	6	
0	0	0	0	0	0	
0	0	0	0	1	0	
0	0	0	1	0	0	
0	0	0	1	1	0	
0	0	1	0	0	0	
0	0	1	0	1	0	
0	0	1	1	0	0	
0	0	1	1	1	0	
0	1	0	0	0	0	
0	1	0	0	1	0	
0	1	0	1	0	0	
0	1	0	1	1	0	
0	1	1	0	0	0	
0	1	1	0	1	0	
0	1	1	1	0	0	
0	1	1	1	1	0	
1	0	0	0	0	0	
1	0	0	0	1	0	
1	0	0	1	0	0	
1	0	0	1	1	0	
1	0	1	0	0	0	
1	0	1	0	1	0	
1	0	1	1	0	0	
1	0	1	1	1	0	
1	1	0	0	0	0	
1	1	0	0	1	0	
1	1	0	1	0	0	
1	1	0	1	1	0	
1	1	1	0	0	0	
1	1	1	0	1	0	
1	1	1	1	0	0	
1	1	1	1	1	0	



- 1. Wejście zegarowe T1(R) - K w stan dowolny.
- 2. Wejście zegarowe T2(L) - K w stan dowolny.
- 3. Wejście zegarowe T1(R) - K w stan dowolny.
- 4. Wejście zegarowe T2(L) - K w stan dowolny.
- 5. Wejście zegarowe T1(R) - K w stan dowolny.
- 6. Wejście zegarowe T2(L) - K w stan dowolny.
- 7. Wejście zegarowe T1(R) - K w stan dowolny.
- 8. Wejście zegarowe T2(L) - K w stan dowolny.
- 9. Wejście zegarowe T1(R) - K w stan dowolny.
- 10. Wejście zegarowe T2(L) - K w stan dowolny.
- 11. Wejście zegarowe T1(R) - K w stan dowolny.
- 12. Wejście zegarowe T2(L) - K w stan dowolny.
- 13. Wejście zegarowe T1(R) - K w stan dowolny.
- 14. Wejście zegarowe T2(L) - K w stan dowolny.



Uproszczony schemat obwodu każdego wejścia



Typowy schemat obwodu każdego wyjścia

zбочem impulsu zegarowego przyłożonego na wejściu  $T1$ .

Jeżeli przesuw informacji w prawo i lewo jest synchronizowany ze wspólnego źródła, to wejścia zegarowe  $T1$  i  $T2$  można połączyć razem. Działania logiczne rejestru opisuje tabela stanów.

Zmiany stanu na wejściu *rodzaj pracy* powinny na-

stępować w czasie, gdy na obu wejściach zegarowych jest stan niski. Informacja zawarta w rejestrze nie ulega także zniszczeniu jeżeli w czasie zmiany stanu na wejściu *rodzaj pracy* są zachowane warunki podane w trzech ostatnich wierszach tabeli stanów.

Układy UCA6495N i UCY7495N są produkowane w obudowach A49B(CE70).

#### Zalecane warunki pracy

Parametry		Wartość			Jednostki	
		min	nom	max		
Nazwa		Symbol	min	nom	max	
Napięcie zasilania		$U_{CC}$	4,75	5,0	5,25	V
Obciążalność każdego wyjścia w stanie	niskim	$N_L$	10			s.o.l.
	wysokim	$N_H$	20			
Obciążenie wnoszone przez wejścia	$M$		2			
	pozostałe		1			
Częstotliwość zegarowa		$f$	0	25	MHz	
Czas trwania impulsu zegarowego lub zerującego		$t_w$	20		ns	
Czas ustalania stanu niskiego lub wysokiego na wejściach danych		$t_{setup}(da)$	15		ns	
Czas przetrzymywania stanu niskiego lub wysokiego na wejściach danych		$t_{hold}(da)$	0			
Czas ustalania pracy wejść:	$T1$	$t_{A(0)}$	15		ns	
	$T2$	$t_{B(1)}$	15			
Czas ustalania zablokowania wejść:	$T1$	$t_{A(0)}$	5		ns	
	$T2$	$t_{C(0)}$	5			
Zakres temperatury otoczenia	UCA6495N	$t_{amb}$	-40	85	°C	
	UCY7495 N		0	70		

**Wartości dopuszczalne parametrów**

Parametry		Wartość		Jednostki
Nazwa	Symbol	min	max	
Napięcie zasilania	$U_{CC}$		7	V
Napięcie wejściowe	$U_I$		5,5	V
Ujemny prąd wejściowy	$-I_I$		12	mA
Zakres temperatury przechowywania	$t_{stb}$	-55	125	°C

**Parametry statyczne**

(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

Parametry		Wartość			Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	min	typ	max			
Napięcie wejściowe w stanie niskim	$U_{IL}$			0,8	V		
Napięcie wejściowe w stanie wysokim	$U_{IH}$	2			V		
Ujemne napięcie wejściowe	$-U_I$			1,5	V	$U_{CC} = 4,75 \text{ V}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	E
Prąd wejściowy w stanie niskim dla wejść:	rodzaj pracy	$I_{IL}$		-3,2	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,4 \text{ V}$	F
	pozostałych			-1,6			
Prąd wejściowy w stanie wysokim dla wejść:	rodzaj pracy	$I_{IH}$		80	µA	$U_{CC} = 5,25 \text{ V}$ $U_I = 2,4 \text{ V}$	G
	pozostałych			40			
	każdego wejścia			1			
Napięcie wyjściowe w stanie niskim	$U_{OL}$		0,2	0,4	V	$I_{OL} = 16 \text{ mA}$ $U_{CC} = 4,75 \text{ V}$	A
Prąd wyjściowy w stanie niskim	$I_{OL}$			16	mA	$U_{OL} \leq 0,4 \text{ V}$ $U_I = 0,8 \text{ V}$	
Napięcie wyjściowe w stanie wysokim	$U_{OH}$	2,4	3,4		V	$I_{OH} = -800 \text{ µA}$ $U_{CC} = 4,75 \text{ V}$	B
Prąd wyjściowy w stanie wysokim	$I_{OH}$			-800	µA	$U_{OH} \geq 2,4 \text{ V}$ $U_I = 2 \text{ V}$	
Zwarciov prąd wyjściowy <sup>1)</sup>	$I_{OS}$	-18		-57	mA	$U_{CC} = 5,25 \text{ V}$	C
Prąd zasilania	$I_{CC}$		39	63	mA	$U_{CC} = 5,25 \text{ V}$	D

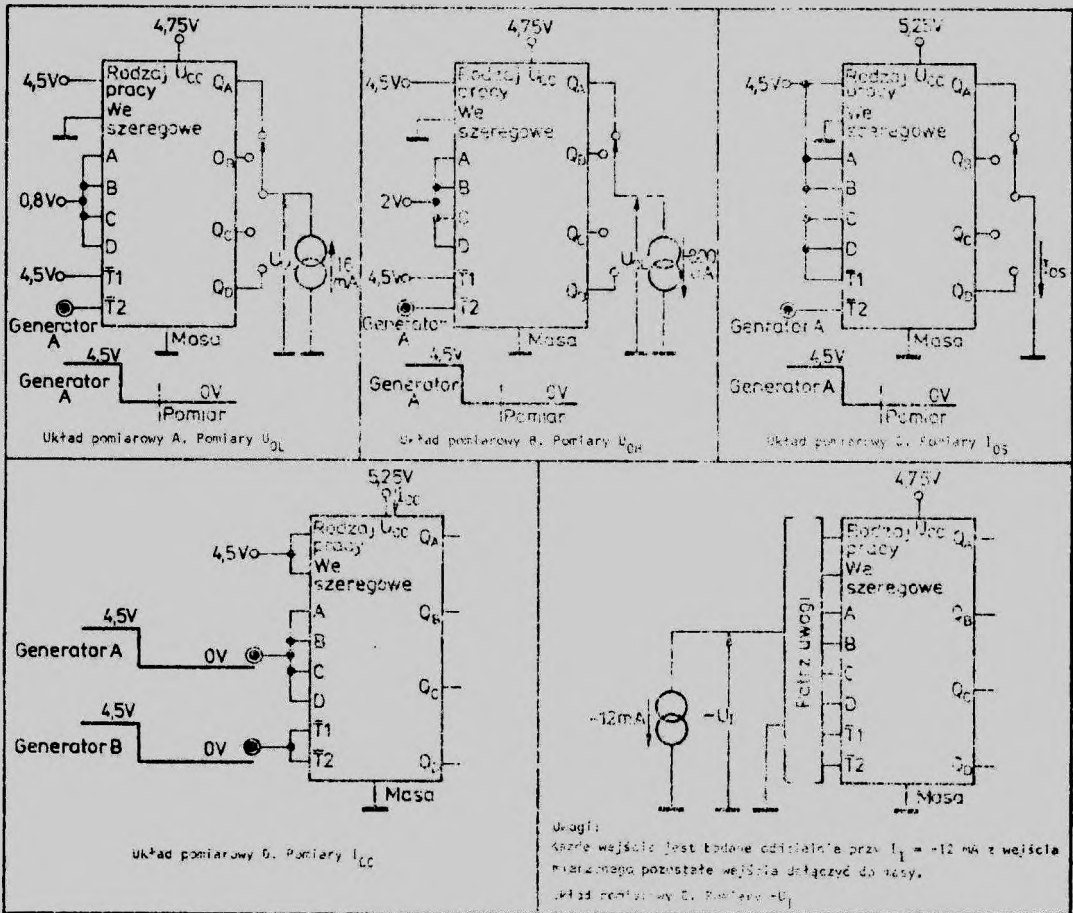
<sup>1)</sup> Wartości typowe podane są przy  $U_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$   
<sup>2)</sup> Jednocześnie może być zwarte nie więcej niż jedno wyjście

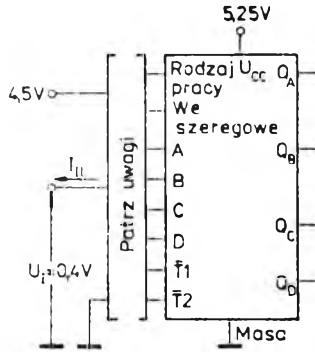
Parametry dynamiczne przy  $U_{CC} = 5\text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$

Parametry		Wartość			Jednostki	Warunki pomiaru	Układ pomiarowy
		min	typ	max			
Maksymalna częstotliwość zegarowa	$f'_{max}$	25	36		MHz	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	H
Czas propagacji sygnału do stanu niskiego na wyjściu od wejść zegarowych	$t_{PHL}$		21	32	ns		
Czas propagacji sygnału do stanu wysokiego na wyjściu od wejść zegarowych	$t_{PLH}$		18	27			

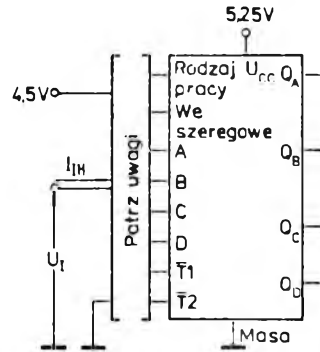
### Układy pomiarowe

#### Pomiary parametrów statycznych





Na wejście jest badane oddzielnie.  
 Wzrost napięć wejściowych wynoszący:  
 2,4 V na wejściu badanym,  
 zgodnie z tabelą na pozostałych wejściach.  
 Układ pomiarowy F. Pomiar  $I_{LL}$



Układ pomiarowy G. Pomiar  $I_{HH}$ .  
 Uwagi: 1. Każde wejście jest badane oddzielnie.  
 2. Na wejście badane przyłożyć:  
 a)  $U_I = 2,4V$  b)  $U_I = 5,5V$   
 3. Na nie badane wejścia przyłożyć napięcie  
 zgodne z tabelą.

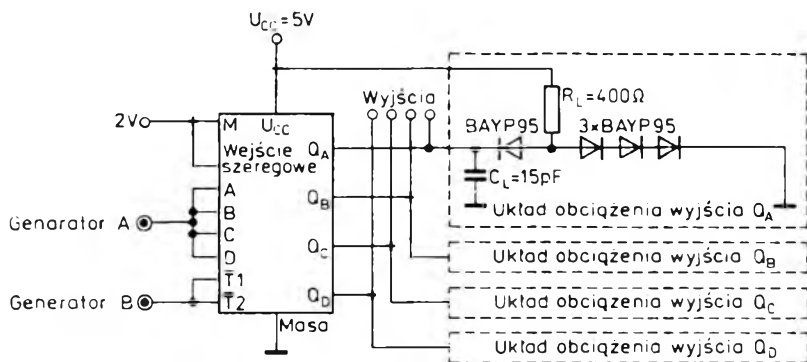
**Tabela napięć wejściowych dla układu pomiarowego F**

Wejście badane	$U_I = 4,5 V$ przyłożyć do wejść	$U_I = 0 V$ przyłożyć do wejść
Rodzaj pracy	Wejście szeregowe $A, B, C, D, \bar{T}1, \bar{T}2$	Rodzaj pracy $A, B, C, D, \bar{T}1, \bar{T}2$
Wejście szeregowe	Wejście szeregowe, rodzaj pracy, $B, C, D, \bar{T}1, \bar{T}2$	
A	Wejście szeregowe, rodzaj pracy $A, C, D, \bar{T}1, \bar{T}2$	
B	Wejście szeregowe, rodzaj pracy $A, B, C, \bar{T}1, \bar{T}2$	
C	Wejście szeregowe, rodzaj pracy $A, B, C, \bar{T}1, \bar{T}2$	
D	Wejście szeregowe, rodzaj pracy $A, B, C, \bar{T}1, \bar{T}2$	
$\bar{T}1$	Wejście szeregowe, rodzaj pracy, $A, B, C, \bar{T}1, \bar{T}2$	Wejście szeregowe, rodzaj pracy, $A, B, C, D, \bar{T}2$
$\bar{T}2$	Wejście szeregowe, rodzaj pracy, $A, B, C, \bar{T}1$	

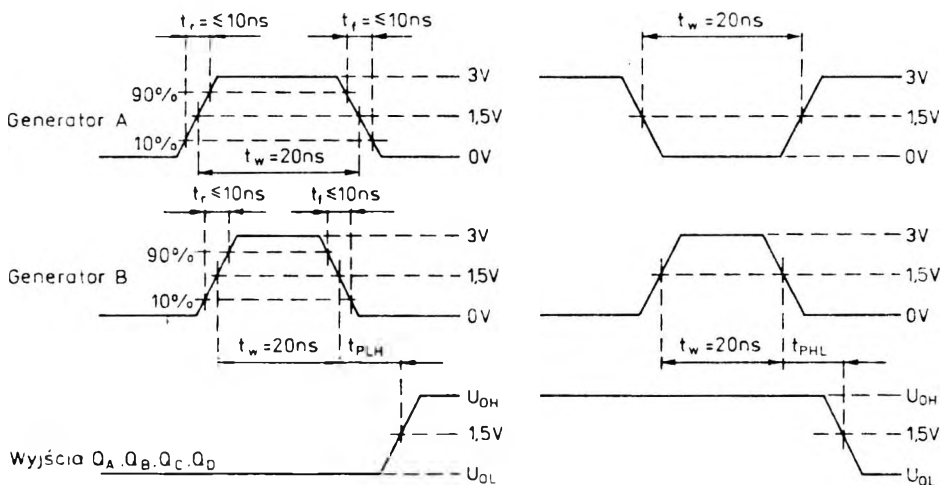
**Tabela napięć wejściowych dla układu pomiarowego G**

Wejście badane	$U_I = 4,5 V$ przyłożyć do wejść	$U_I = 0 V$ przyłożyć do wejść
Rodzaj pracy	Rodzaj pracy, $A, B, C, D, \bar{T}1, \bar{T}2$	Wejście szeregowe, $A, B, C, D, \bar{T}1, \bar{T}2$
Wejście szeregowe		Wejście szeregowe, rodzaj pracy, $B, C, D, \bar{T}1, \bar{T}2$
A		Wejście szeregowe, rodzaj pracy, $A, C, D, \bar{T}1, \bar{T}2$
B		Wejście szeregowe, rodzaj pracy, $A, B, D, \bar{T}1, \bar{T}2$
C		Wejście szeregowe, rodzaj pracy, $A, B, C, \bar{T}1, \bar{T}2$
D		
$\bar{T}1$	Wejście szeregowe, rodzaj pracy, $A, B, C, D, \bar{T}2$	
$\bar{T}2$		Wejście szeregowe, rodzaj pracy, $A, B, C, D, \bar{T}1$

## Pomiary parametrów dynamicznych



Układ pomiarowy H. Pomiary parametrów dynamicznych

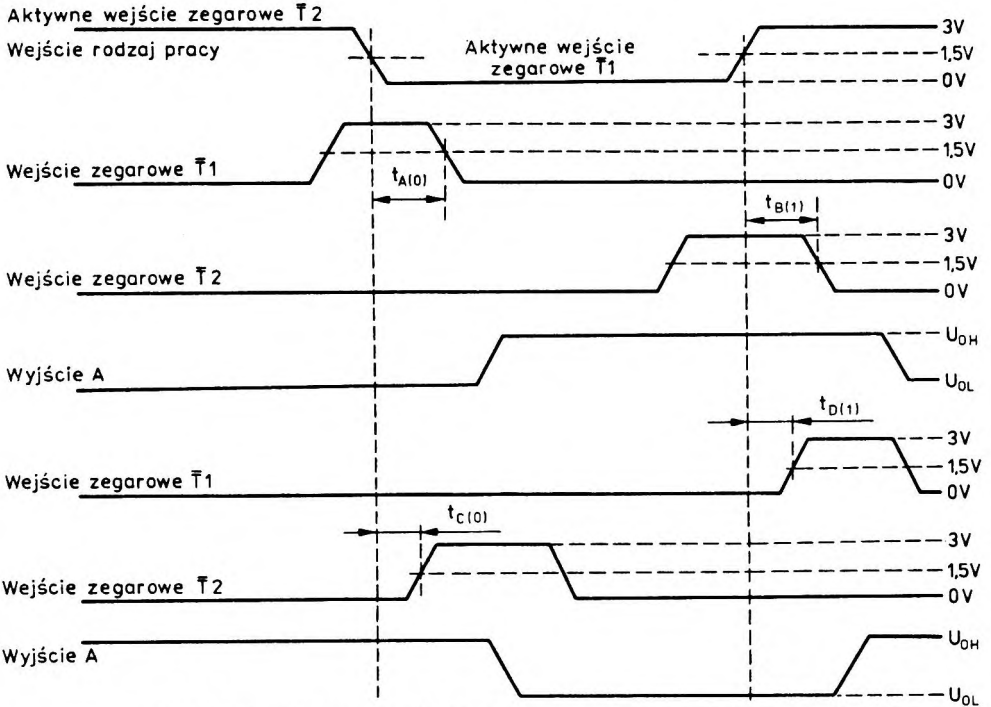


Przebiegi ilustrujące pomiary parametrów dynamicznych

- Uwagi: 1. Parametry generatorów: amplituda  $U = 3\text{ V}$ , czas narastania i opadania impulsów  $t_r = t_f \leq 10\text{ ns}$ , impedancja wyjściowa  $Z_0 = 50\ \Omega$ .  
 Dla generatora A: czas trwania  $t_w = 20\text{ ns}$ , częstotliwość  $f = 500\text{ kHz}$ .  
 Dla generatora B: czas trwania  $t_w = 20\text{ ns}$ , częstotliwość  $f = 1\text{ MHz}$ .
2. Obciążeniem każdego wyjścia jest układ o danych określonych dla wyjścia  $Q_A$ .  
 Pojemność  $C_L$  uwzględnia pojemności sondy i montażu.

PRZEBIEGI CZASOWE ILUSTRUJĄCE

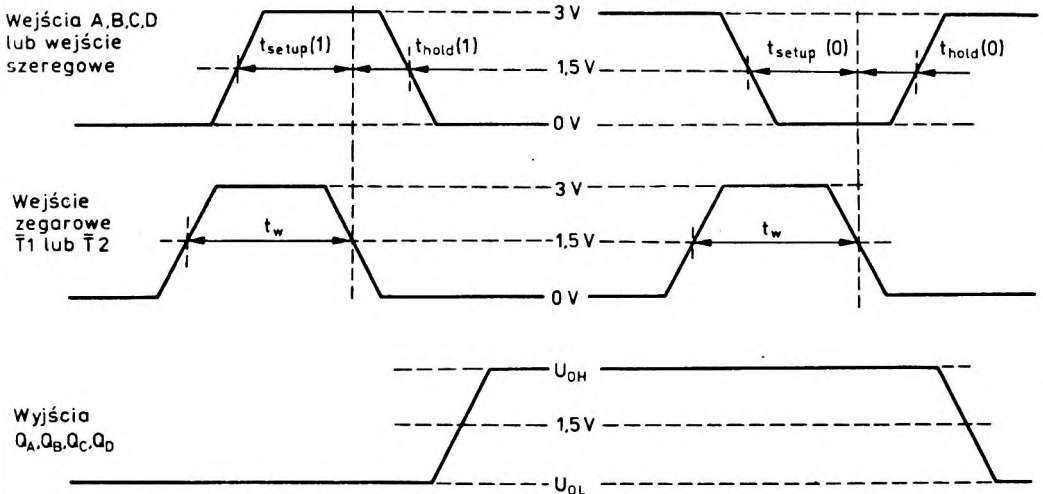
CZASY USTALANIA WYMAGANE DLA WEJŚCIA RODZAJU PRACY W ODNIESIENIU DO WEJŚĆ ZEGAROWYCH



Uwagi: Do wejścia szeregowego przyłożyć  $U_1 = 4,5 \text{ V}$ , do wejścia A przyłożyć  $U_1 = 0 \text{ V}$ .  
 Czas narastania i opadania zboczy impulsów wejściowych:  $t_r = t_f = 10 \text{ ns}$  przy zmianie amplitudy od 10 do 90%.  
 Wymagane wartości:  $t_{A(0)} \geq 15 \text{ ns}$ ,  $t_{B(1)} \geq 15 \text{ ns}$ ,  $t_{C(0)} \geq 5 \text{ ns}$ ,  $t_{D(1)} \geq 5 \text{ ns}$

PRZEBIEGI CZASOWE ILUSTRUJĄCE

CZASY USTALANIA WYMAGANE DLA WSZYSTKICH WEJŚĆ DANYCH W ODNIESIENIU DO WEJŚĆ ZEGAROWYCH



Parametry impulsów na wejściach zegarowych i danych: czas trwania  $t_w \geq 20 \text{ ns}$ ,  
 czas narastania i opadania  $t_r = t_f = 10 \text{ ns}$  przy zmianie amplitudy od 10 do 90%.  
 Wymagane wartości:  $t_{setup(1)} = t_{setup(0)} \geq 15 \text{ ns}$ ,  $t_{hold(1)} = t_{hold(0)} \geq 0 \text{ ns}$



### 3.3.4. Przykłady zastosowań rejestrów 64/7495

#### Rejestry buforowe

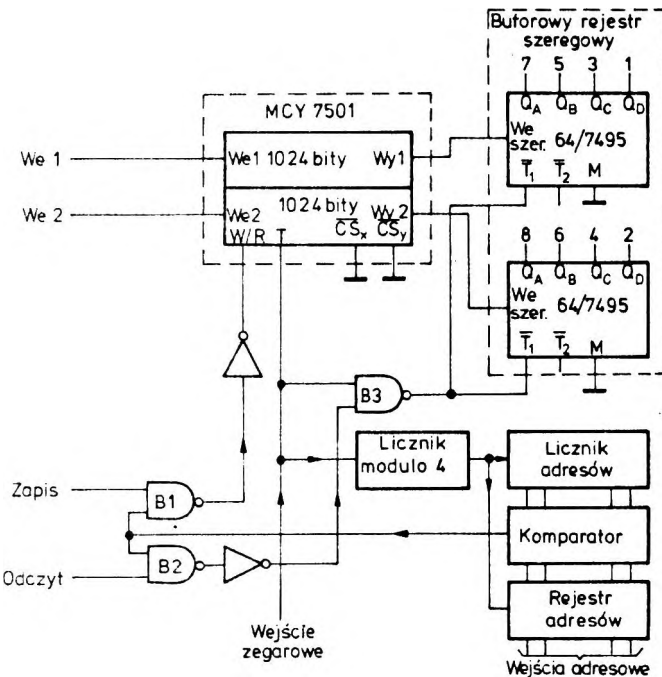
Rejestry buforowe służą do tymczasowego przechowywania informacji w obwodach wejściowych lub wyjściowych bloków funkcjonalnych lub systemów. Układy 64/7495 mogą być stosowane jako rejestry buforowe szeregowe lub równoległe.

Na rysunku 3.73 podano przykład zastosowania układu 64/7495 jako buforowego rejestru szeregowego w obwodach wyjściowych pamięci szeregowej o pojemności 256 słów ośmiobitowych. Odczytywane słowo z pamięci szeregowej jest wprowadzane do dwóch rejestrów 64/7495 spełniających funkcję rejestrów buforowych z szeregowym wprowadzaniem informacji. Za każdym impulsem zegarowym są przesuwane dwa bity danych.

Działanie logiczne pamięci podczas odczytu jest następujące. W czasie *odczytywania* danego słowa na wejściu ODCZYT jest poziom logiczny 1. Z chwilą zrównania stanów licznika adresów i rejestru adresów na wyjściu komparatora wystąpi poziom logiczny 1. Stan ten spowoduje otwarcie bramki B3. Kolejne cztery impulsy zegarowe będą wpisywać informację

z wyjść rejestrów dynamicznych MCY 7501 do rejestrów buforowych. Po czterech impulsach zegarowych stan licznika adresów ulegnie zmianie powodując zakończenie *odczytywania* danego słowa. W czasie odczytywania pełnego słowa ( $2 \times 4$  bity) stan rejestru adresów nie powinien ulegać zmianie.

Układ 64/7495 może również być zastosowany jako rejestr równoległy w stopniach buforowych bloków funkcjonalnych. Przykład takiego zastosowania układu 64/7495 w stopniu buforowym pamięci szeregowej przedstawiono na rys. 3.74. W czasie wprowadzania informacji do rejestru buforowego działanie układu jest następujące. Na wejściach ODCZYT i RODZAJ PRACY — *M* jest poziom logiczny 1. Z chwilą zrównania stanów licznika adresów ze stanami rejestru adresów powstały na wyjściu komparatora stan wysoki spowoduje wystąpienie ujemnego skoku napięcia na wyjściu bramki B2, połączonego z wejściem zegarowym T2 rejestru buforowego. Ten ujemny skok napięcia na wejściu zegarowym rejestru buforowego spowoduje wprowadzanie informacji z wyjść rejestrów dynamicznych MCY 7501 na wyjścia rejestru buforowego 64/7495.



Rys. 3.73

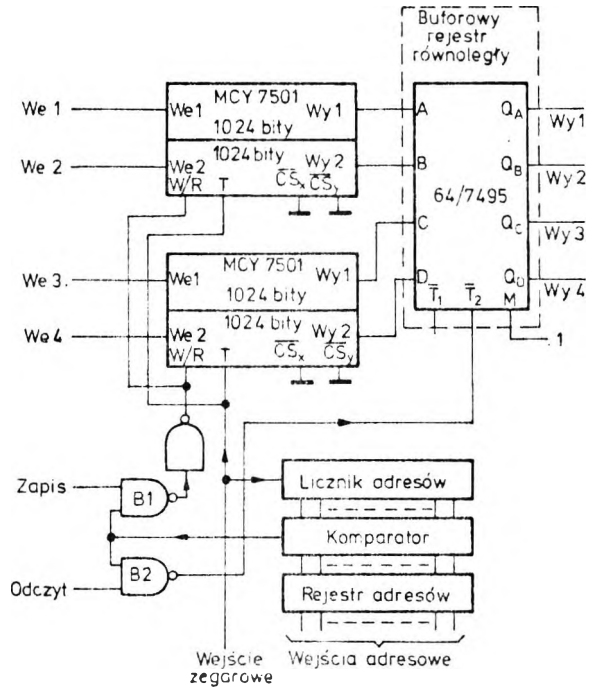
Schemat logiczny pamięci szeregowej o pojemności 256 słów ośmiobitowych

## Układ przetwarzania postaci informacji równoległej na szeregową

Przykład siedmiobitowego układu przetwarzania postaci informacji równoległej na szeregową pokazano na rys. 3.75. Na wejście szeregowe należy przyłożyć

szeregowego będą wpisywane jedynki logiczne. Po siedmiu kolejnych impulsach zegarowych wszystkie siedem bitów danych wprowadza się szeregowo na wyjście.

Jednocześnie na wszystkich wejściach kontrolowanych przez bramkę 64/7430 wystąpią stany wysokie 1



Rys. 3.74  
Schemat logiczny pamięci szeregowej o pojemności 1024 słów czterobitowych

napięciem reprezentującym poziom logiczny 1 i na wejście równoległe pierwszego stopnia rejestru przyłożyć napięcie odpowiadające poziomowi logicznemu 0. Na pozostałe wejścia równoległe wprowadza się stany określające przetwarzaną informację.

Do rozpoczęcia działania układu konieczny jest jeden impuls do stanu niskiego 0 na wejściu START. Ten ujemny impuls spowoduje wystąpienie stanu wysokiego na wejściach RODZAJ PRACY —  $M$ . W tej sytuacji ujemne zbocze impulsu zegarowego wprowadzi informację z wejść równoległych do rejestru.

Następne impulsy zegarowe będą przesuwają informację szeregowo wzdłuż rejestrów i jednocześnie będzie przesuwany stan kontrolny 0 oraz z wejścia

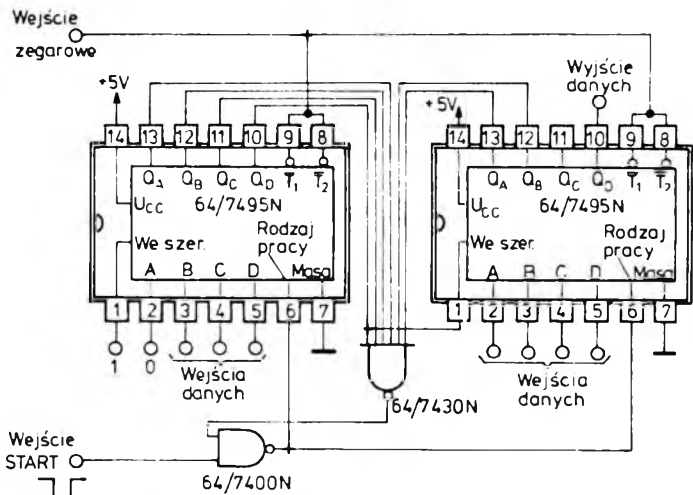
powodując powstanie na wejściu RODZAJ PRACY —  $M$  poziomu logicznego 1.

Ósmy impuls zegarowy rozpoczyna nowy cykl wprowadzając nowe dane z wejść równoległych rejestrów.

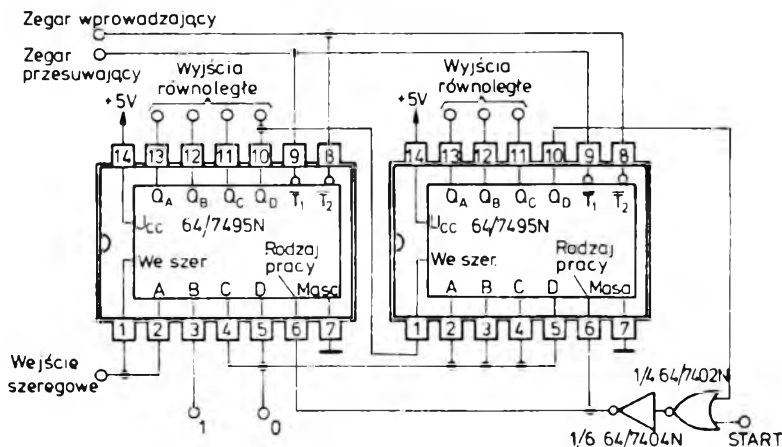
## Układ przetwarzania postaci informacji z szeregową na równoległą

Na rysunku 3.76 przedstawiono przykład zastosowania rejestrów 64/7495 w układzie przetwarzania postaci informacji siedmiobitowej z szeregową na równoległą.

Przyłożenie impulsu do stanu wysokiego na wejściu START ustawia wejście RODZAJ PRACY —  $M$  w stanie wysokim, wobec czego najbliższy impuls



Rys. 3.75 Siedmiobitowy układ przetwarzania postaci informacji równoległej na szeregową



Rys. 3.76 Siedmiobitowy układ przetwarzania postaci informacji szeregowej na równoległą

zegarowy ustawia oba rejestry 64/7495 w znanym stanie  $D$  100 0000 (gdzie  $D$  jest pierwszym bitem danych). Następne impulsy zegarowe przesuwają ten stan w prawo i wprowadzają szeregowo przetwarzaną informację. Gdy jedynka zostanie przesunięta na ostatni stopień rejestru, wszystkie siedem bitów przetwarzanej informacji będą reprezentowane w po-

staci równoległej na kolejnych wyjściach rejestru oraz zostanie stworzony stan do rozpoczęcia nowego cyklu przetwarzania przez wprowadzenie stanu wysokiego na wejście RODZAJ PRACY —  $M$ . Następny impuls zegarowy wprowadza do rejestru znany stan z wejść równoległych i rozpoczyna nowy cykl przetwarzania.

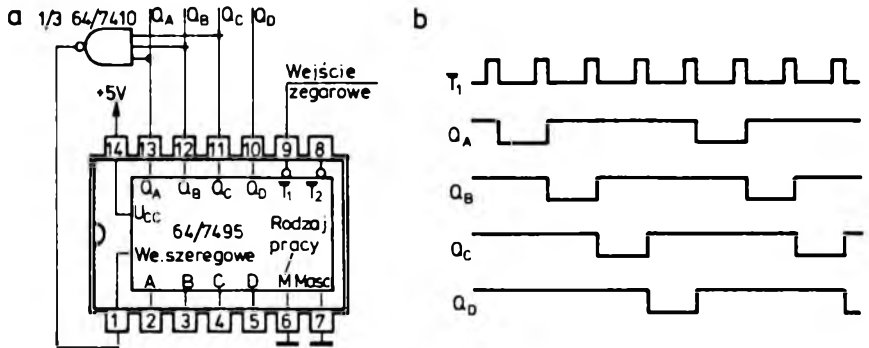
## Liczniki pierścieniowe

Budowa licznika pierścieniowego z układu rejestru przesuwającego polega na wprowadzeniu sprzężenia zwrotnego z wyjścia na jego wejście. Aby taki układ działał poprawnie należy rejestr jednorazowo ustawić w pozycji z jednym stanem wyróżnionym.

Na rysunku 3.77 podano przykład zastosowania rejestru 64/7495 w układzie licznika pierścieniowego czterostanowego. Przedstawiony licznik ma właściwość samoczynnego przyjmowania prawidłowej sekwencji stanów najdalej w ciągu czterech cykli zegarowych.

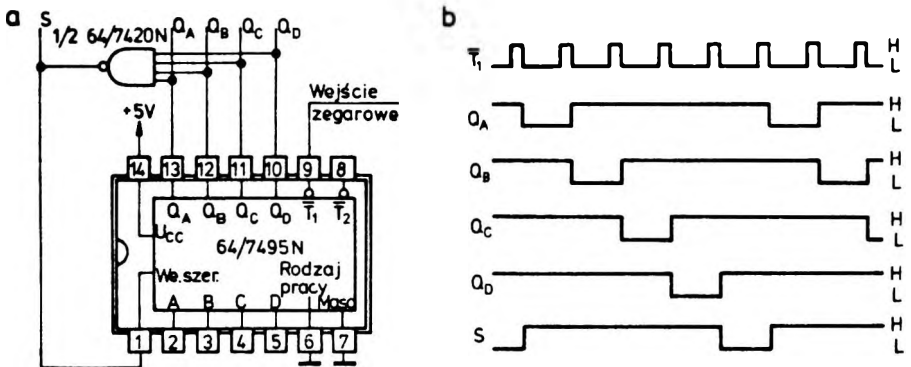
wych. Pracę licznika ilustrują przebiegi czasowe przedstawione na rys. 3.77b.

Na rysunku 3.78 przedstawiono przykład licznika pierścieniowego samokorygującego pięciostanowego. Zaletą liczników pierścieniowych jest to, że ich stan wyjściowy nie wymaga dodatkowych układów dekodujących. Na ich wyjściu otrzymujemy stan zdekodowany 1 z N lub 0 z N (gdzie N jest liczbą stopni rejestru przesuwającego). Ten rodzaj pracy jest szczególnie przydatny do realizacji funkcji rozdzielacza sterującego kolejno przyłączone do wyjść licznika bramki.



Rys. 3.77. Licznik pierścieniowy samokorygujący czterostanowy

a — schemat ideowy, b — przebiegi czasowe



Rys. 3.78. Licznik pierścieniowy samokorygujący pięciostanowy

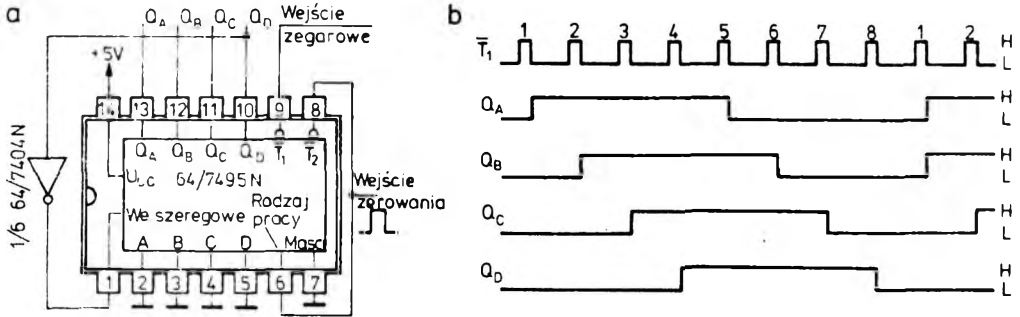
a — schemat ideowy, b — przebiegi czasowe

## Licznik Johnsona

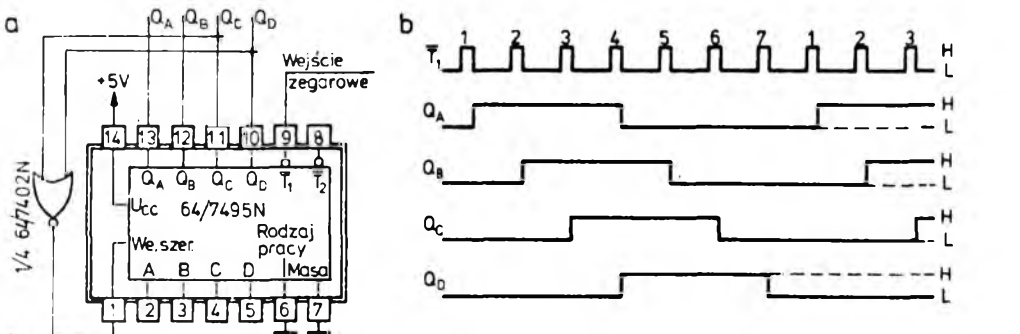
Budowa tego rodzaju licznika polega na wprowadzeniu informacji zanegowanej z wyjścia rejestru na jego wejście.

Przykład licznika Johnsona z rejestrem 64/7495 przedstawiono na rys. 3.79. Układ wymaga ustawienia wszystkich stopni rejestru w stanie 0000. Wprowadzenie tego stanu do rejestru uzyskuje się przez przyłożenie impulsu do stanu wysokiego na wejście RODZAJ PRACY —  $M$  i wejście zegarowe  $T_2$  oraz połączenie wejść równoległych do masy. Impulsy zegarowe wprowadzają z wejścia szeregowego zanegowaną informację z wyjścia rejestru. W czasie czterech

pierwszych impulsów zegarowych będzie wprowadzony poziom logiczny 1, po uzyskaniu na wyjściu ostatniego rejestru stanu wysokiego rozpocznie się wprowadzanie z wejścia szeregowego poziomu logicznego 0, po kolejnych czterech impulsach rozpocznie się nowy cykl pracy. Licznik Johnsona ma maksymalnie  $2N$  stanów (gdzie  $N$  oznacza liczbę stopni rejestru). W pewnych zastosowaniach można zastosować licznik Johnsona o skróconym cyklu. Przykład realizacji licznika o długości cyklu 7 z rejestrem 64/7495 pokazano na rys. 3.80, a jego działanie ilustrują przebiegi czasowe przedstawione na rys. 3.80b.



Rys. 3.79. Licznik Johnsona  
a — schemat ideowy, b — przebiegi czasowe



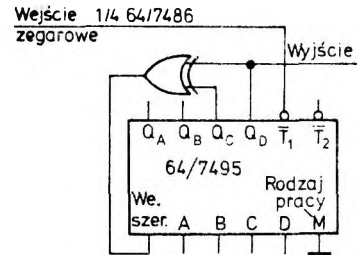
Rys. 3.80. Licznik Johnsona o skróconym cyklu (7)  
a — schemat ideowy, b — przebiegi czasowe

## Rejestry liniowe

Rejestr przesuwający ze sprzężeniem zwrotnym przez element modulo 2 nosi nazwę rejestru liniowego. Jeżeli rejestr zawiera  $N$  przerzutników, to można zastosować takie sprzężenie zwrotne, że układ będzie przybierał  $2^N - 1$  stanów.

Tabela 3-2. Sprzężenie w rejestrach liniowych o pojemności  $2^n - 1$ .

Liczba przerzutników w rejestrze $N$	Sprzężenie
3	$Q_B \oplus Q_C$
4	$Q_C \oplus Q_D$
5	$Q_C \oplus Q_E$
6	$Q_E \oplus Q_F$
7	$Q_F \oplus Q_G$
8	$Q_D \oplus Q_E \oplus Q_I \oplus Q_H$
9	$Q_E \oplus Q_I$
10	$Q_G \oplus Q_J$
11	$Q_I \oplus Q_K$
12	$Q_F \oplus Q_H \oplus Q_K \oplus Q_L$



Rys. 3.81. Rejestr liniowy o pojemności  $2^4 - 1$

W tabeli 3. podano równania opisujące sprzężenie zwrotne w rejestrach liniowych o pojemności  $2^N - 1$  dla  $N$  od 3 do 12.

Na rysunku 3.81 przedstawiono przykład rejestru liniowego realizowanego przy zastosowaniu rejestru przesuwającego 64/7495. Rejestry takie mogą być budowane również z zastosowaniem rejestrów 64/74164, 64/74194, 64/74198 lub przerzutników 64/7473, 64/7474, 64/7476 i 64/74107.