

### 3.3.1. Rejestry czterobitowe: UCA6475N, UCY7475N

Monolityczny układ scalony UCA6475N lub UCY7475N zawiera cztery przerzutniki  $D$  typu zatrząsk (*latch*). Każdy przerzutnik ma jedno wejście informacyjne  $D$ , komplementarne wyjścia  $Q$  i  $\bar{Q}$  oraz wspólne dla dwóch przerzutników wejście synchronizacji  $T$ . Działanie logiczne jednego przerzutnika określa tabela stanów.

Stan wysoki na wejściu synchronizacji  $T$  powoduje, że stan wyjścia  $Q$  zmienia się zgodnie ze zmianami stanów na wejściu informacyjnym  $D$ . Jeżeli stan na wejściu synchronizacji  $T$  zmieni się z wysokiego na

niski, to wówczas wyjście  $Q$  przyjmie poziom logiczny występujący na wejściu informacyjnym  $D$  bezpośrednio przed pojawieniem się opadającego zbocza impulsu synchronizacji. Stan wyjść  $Q$  i  $\bar{Q}$  nie ulega zmianie tak długo, jak długo na wejściu zegarowym  $T$  będzie stan niski.

Układy UCA6475N lub UCY7475N znajdują zastosowanie głównie w obwodach pamięci pośredniczących, tymczasowo przechowujących informacje.

Układy UCA6475N i UCY7475N są produkowane w obudowach A49E(CE71).

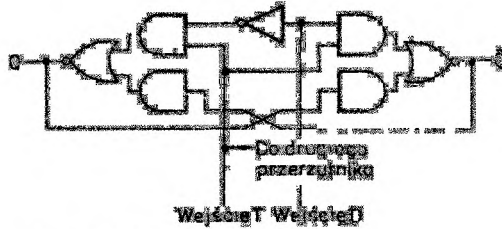
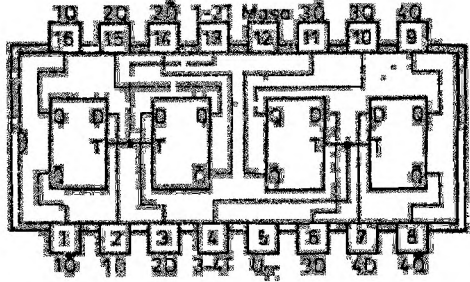
#### Wartości dopuszczalne parametrów

Parametry		Wartość		Jednostki
Nazwa	Symbol	min	max	
Napięcie zasilania	$U_{CC}$		7	V
Napięcie wejściowe	$U_I$		5,5	V
Ujemny prąd wejściowy	$-I_I$		12	mA
Zakres temperatury przechowywania	$t_{sto}$	-55	125	°C

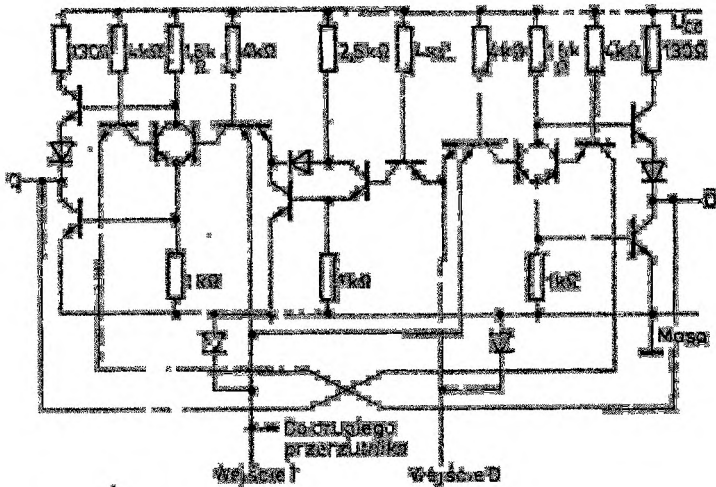
Ćwiczenie 10.2.

Wzrost	Wiek	Waga
15	18	60
16	19	65
17	20	70
18	21	75
19	22	80

1. Wykreszuj i zrealizuj układ logiczny, który będzie realizował funkcję: jeżeli wzrost jest większy niż 180 cm, to waga musi być większa niż 70 kg, jeżeli wzrost jest mniejszy niż 180 cm, to waga musi być mniejsza niż 70 kg.



1-21246 - Schemat układu logicznego



1-21246 - Schemat układu logicznego

Zalecane warunki pracy

Parametry		Wartość			Jednostki	
Nazwa	Symbol	min	nom	max		
Napięcie zasilania		$U_{CC}$	4,75	5,0	5,25	V
Obciążalność każdego wyjścia w stanie:	niskim	$N_L$	10		s.o.l.	
	wysokim	$N_H$	20			
Obciążenie wnoszone przez wejście	$D$		2			
	$T$		4			
Czas trwania impulsu na wejściu $T$		$t_w$	20			ns
Czas ustalania na wejściach $D$ w stanie:	niskim	$t_{setup,,0''}$	20			ns
	wysokim	$t_{setup,,1''}$	20			
Czas przetrzymywania na wejściach $D$ w stanie	niskim	$t_{hold,,0''}$	0			ns
	wysokim	$t_{hold,,1''}$	0			
Zakres temperatury otoczenia	UCA6475N	$t_{amb}$	-40	85		°C
	UCY7475N		0	70		

Parametry dynamiczne przy  $U_{CC} = 5\text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$

Parametry		Wartość			Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	min	typ	max			
Czas propagacji sygnału do stanu niskiego na wyjściu $Q$ od wejścia $D$	$t_{PHL}$	14	25		ns	$C_L = 15\text{ pF}$ $R_L = 400\ \Omega$	F
Czas propagacji sygnału do stanu wysokiego na wyjściu $Q$ od wejścia $D$	$t_{PLH}$	16	30		ns		
Czas propagacji sygnału do stanu niskiego na wyjściu $\bar{Q}$ od wejścia $D$	$t_{PHL}$	7	15		ns		
Czas propagacji sygnału do stanu wysokiego na wyjściu $\bar{Q}$ od wejścia $D$	$t_{PLH}$	24	40		ns		
Czas propagacji sygnału do stanu niskiego na wyjściu $Q$ od wejścia $T$	$t_{PHL}$	7	15		ns		
Czas propagacji sygnału do stanu wysokiego na wyjściu $Q$ od wejścia $T$	$t_{PLH}$	16	30		ns		
Czas propagacji sygnału do stanu niskiego na wyjściu $\bar{Q}$ od wejścia $T$	$t_{PHL}$	7	15		ns		
Czas propagacji sygnału do stanu wysokiego na wyjściu $Q$ od wejścia $T$	$t_{PLH}$	16	30		ns		

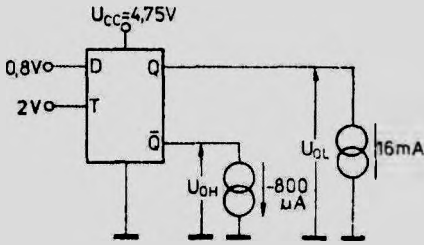
### Parametry statyczne

(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

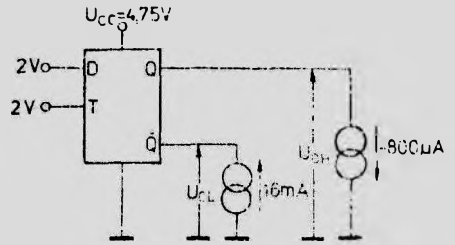
Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Sym-bol	min	typ <sup>1)</sup> max			
Napięcie wejściowe w stanie niskim		$U_{IL}$	0,8	V		
Napięcie wejściowe w stanie wysokim		$U_{IH}$	2	V		
Ujemne napięcie wejściowe		$-U_I$	1,5	V	$U_{CC} = 4,75 \text{ V}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	
Prąd wejściowy w stanie niskim dla wejść:	$D$	$I_{IL}$	-3,2	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,4 \text{ V}$	C
	$T$		-6,4			
Prąd wejściowy w stanie wysokim dla wejść:	$D$	$I_{IH}$	80	$\mu\text{A}$	$U_{CC} = 5,25 \text{ V}$ $U_I = 2,4 \text{ V}$	C
	$T$		160			
	każdego wejścia		1	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 5,5 \text{ V}$	
Napięcie wyjściowe w stanie niskim		$U_{OL}$	0,2 0,4	V	$I_{OL} = 16 \text{ mA}$	A, B
Prąd wyjściowy w stanie niskim		$I_{OL}$	16	mA	$U_{OL} \leq 0,4 \text{ V}$	
Napięcie wyjściowe w stanie wysokim		$U_{OH}$	2,4 3,4	V	$I_{OH} =$ $= -800 \mu\text{A}$	A, B
Prąd wyjściowy w stanie wysokim		$I_{OH}$	-800	$\mu\text{A}$	$U_{OH} \geq 2,4 \text{ V}$	
Zwarciovyy prąd wyjściowy <sup>2)</sup>		$I_{OS}$	-18 -57	mA	$U_{CC} = 5,25 \text{ V}$	D
Prąd zasilania		$I_{CC}$	32 53	mA	$U_{CC} = 5,25 \text{ V}$	E

<sup>1)</sup> Wartości typowe podane są przy  $U_{CC} = 5 \text{ V}$ ,  $t_{amb} = 25^\circ\text{C}$

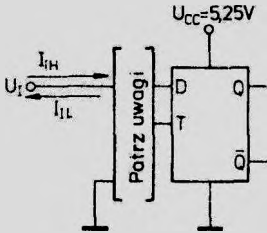
<sup>2)</sup> Jednocześnie może być zwarte nie więcej niż jedno wyjście



Każde wyjście jest badane oddzielnie  
 Układ pomiarowy A. Pomiary  $U_{OL}$ ,  $U_{OH}$

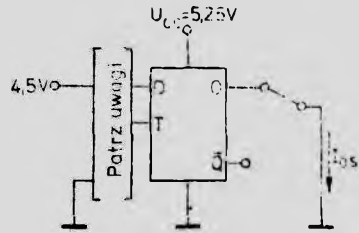


Każde wyjście jest badane oddzielnie  
 Układ pomiarowy B. Pomiary  $U_{OL}$ ,  $U_{OH}$



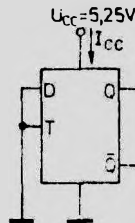
Uwagi: 1. Każde wyjście jest badane oddzielnie.  
 2. W czasie pomiaru  $I_{IL}$  przyłożyć  $U_i = 0,4\text{ V}$  na wejście badane.  
 3. W czasie pomiaru  $I_{IH}$  przyłożyć na wejście badane:  
 a)  $U_i = 2,4\text{ V}$ , b)  $U_i = 5,5\text{ V}$ .  
 Pozostałe wejścia dotaczyć do masy.

Układ pomiarowy C. Pomiary  $I_{IL}$ ,  $I_{IH}$



Uwagi: 1. Każde wyjście jest badane oddzielnie.  
 2. Pozywny napięć wejściowy bierznie z tabelę usterki.

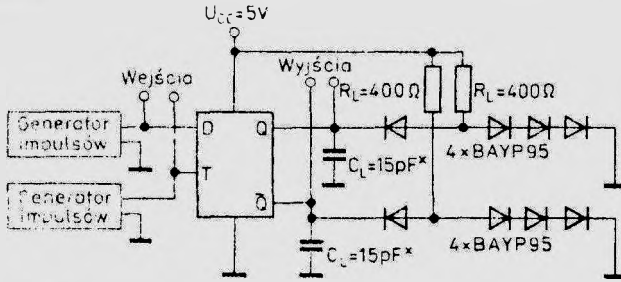
Układ pomiarowy D. Pomiar  $I_{CC}$



Prąd zasilania  $I_{CC}$  jest mierzony jednocześnie dla wszystkich przerzutników

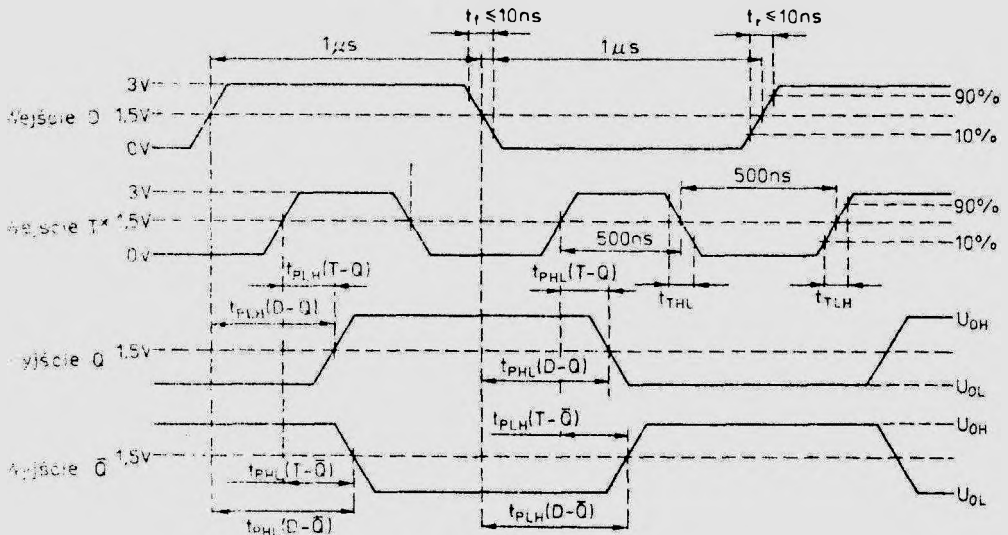
Układ pomiarowy E. Pomiar  $I_{CC}$

## Pomiary parametrów dynamicznych



Układ pomiarowy F. Pomiary parametrów dynamicznych

\* - wartość pojemności  $C_L$  uwzględnia pojemności sondy i montażowe



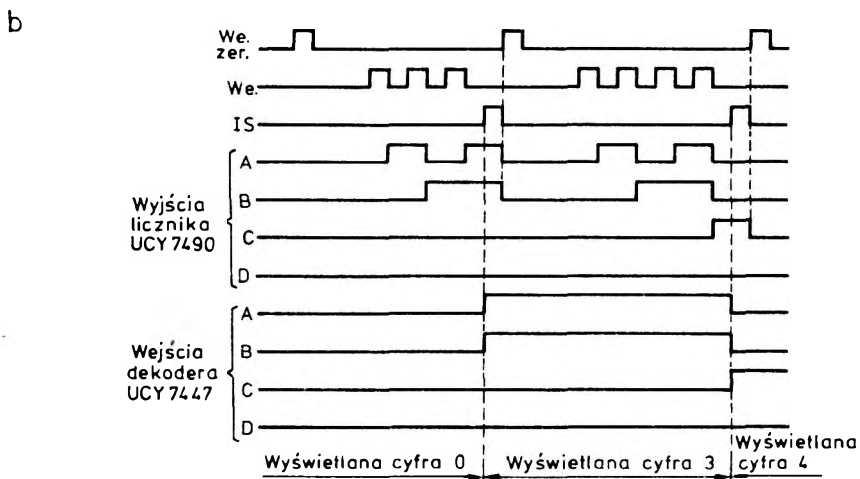
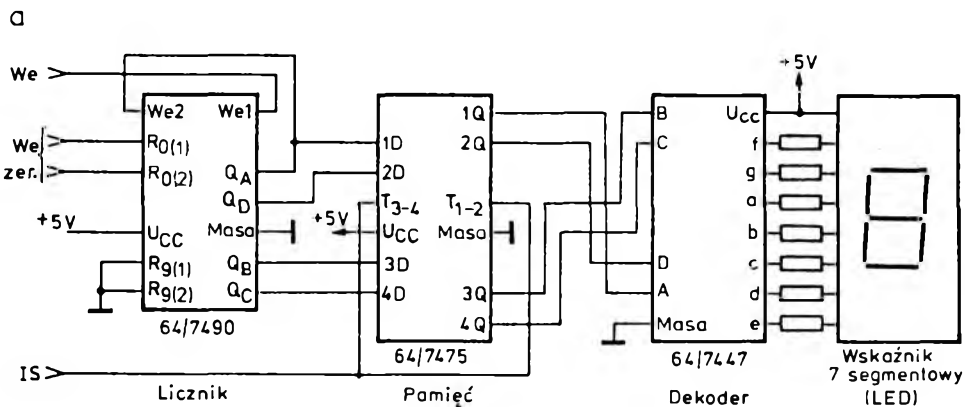
Przebiegi określające parametry dynamiczne

\* - W czasie pomiaru czasu opóźnienia propagacji od wejścia D, do wyjścia odpowiednie wejście T powinno być utrzymane w stanie wysokim.

### 3.3.2. Typowe zastosowania układów 64/7475

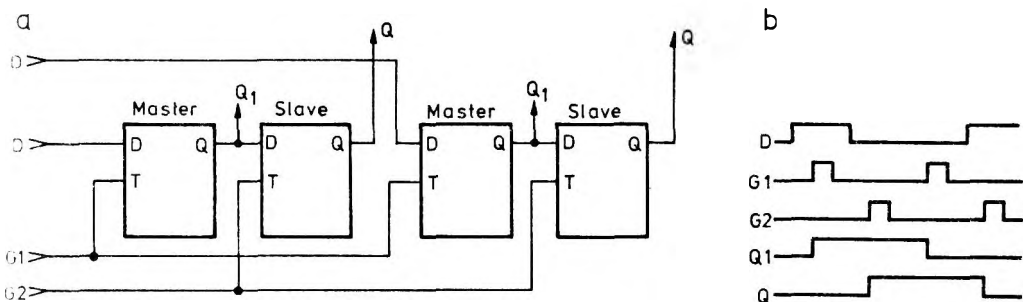
Układ 64/7475 znajduje zastosowanie w układach przetwarzania i przechowywania informacji. Zastosowanie układu 64/7475 jako pamięci buforowej licznika impulsów przedstawia rys. 3.69. Informacja z licznika jest wpisywana do pamięci 64/7475 po zakończeniu zliczania. W czasie następnego cyklu zliczania wyświetlana jest informacja wprowadzona

po zakończeniu poprzedniego cyklu. W układzie tym dzięki zastosowaniu pamięci buforowej 64/7475 wyeliminowano wyświetlanie stanów pośrednich licznika (w czasie zliczania) oraz wydłużono efektywny czas odczytu. Wejście impulsów strobojących IS może być przełączane, co umożliwi wyłączenie pamięci. Pracę układu ilustrują przebiegi czasowe



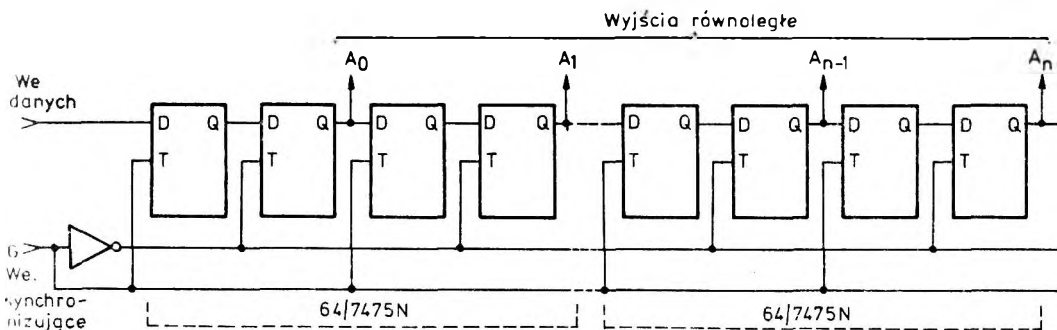
Rys. 3.69. Układ wyświetlania stanów licznika dziesiętnego z układem 64/7475 zastosowanym jako pamięć buforowa

a — schemat połączeń, b — przebiegi czasowe



Rys. 3.70. Dwukrotny przerzutnik *Master-Slave* zrealizowany na układzie 64/7475

a — schemat logiczny, b — przebiegi czasowe



Rys. 3.71. Schemat logiczny rejestru przesuwającego zbudowanego z układów 64/7475

w charakterystycznych punktach układu przedstawione na rys. 3.69b.

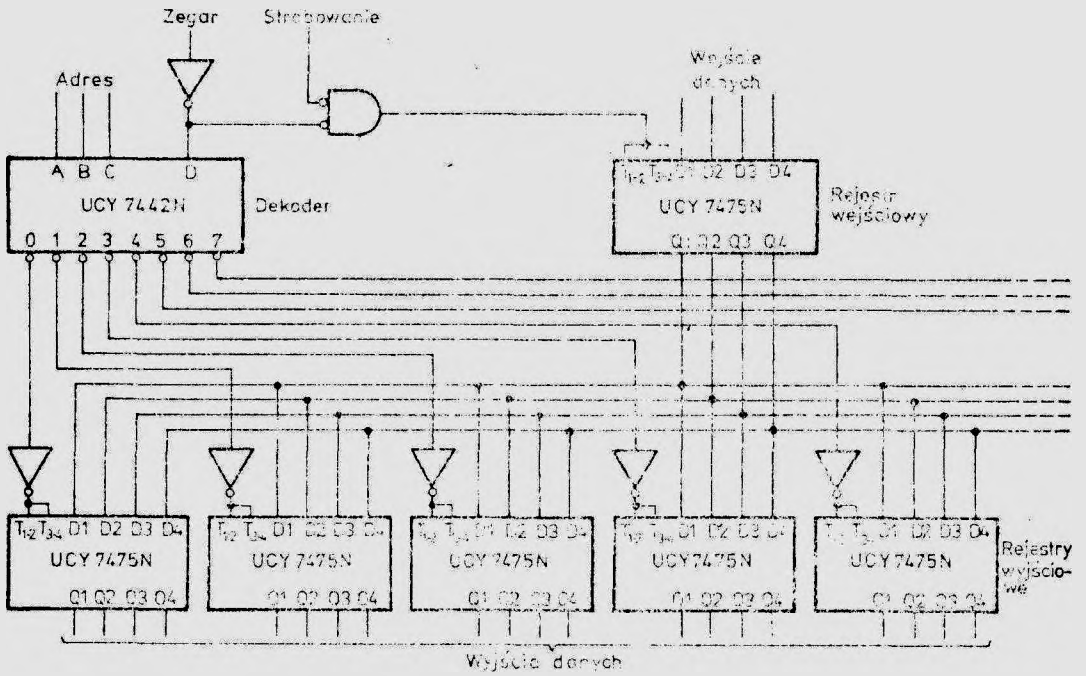
Na rysunku 3.70 przedstawiono przykład zastosowania układu 64/7475 do budowy podwójnego przerzutnika typu *Master-Slave*, przy założeniu, że możliwe jest synchronizowanie układu w dwóch taktach. Dodatni impuls na wejściu *G1* wpisuje informacje z wejścia *D* do układu *Master*, następnie dodatni impuls przyłożony do wejścia *G2* przepisuje tę informację do części *Slave*. Przebieg napięcia w czasie w charakterystycznych punktach takiego przerzutnika widać na rys. 3.70b. Przerzutniki tego rodzaju są stosowane tam gdzie nie jest wymagana duża szybkość działania. Zastosowanie tego przerzutnika w układzie jednokierunkowego rejestru przesuwającego przedstawiono na rys. 3.71.

Przykład zastosowania układu 64/7475 w układach przetwarzania i przechowywania informacji uwidocznił na rys. 3.72. Informacja 4-bitowa, wprowadzo-

na do rejestru wejściowego, jest następnie wpisywana do jednego z ośmiu rejestrów wyjściowych.

Poziomy logiczny 0 na wejściu zegarowym wprowadza na wejście *D* dekodera 64/7442 stan 1. W tym stanie na wyjściach dekodera od 0 do 7 występuje stan logiczny 1. W tej sytuacji wszystkie rejestry wyjściowe są odseparowane od informacji z rejestru wejściowego. Wystąpienie stanu 1 na wejściu zegarowym powoduje powstanie stanu 0 na wejściu *D* dekodera oraz wystąpienie stanu 0 na jednym z ośmiu jego wyjść (od 0 do 7). Stan 0 na jednym z ośmiu wyjść dekodera powoduje wybranie jednego z ośmiu rejestrów wyjściowych, do którego zostanie wprowadzona informacja z rejestru wejściowego. Adresowanie rejestru wyjściowego odbywa się przez stany wyjść *A*, *B* i *C* dekodera 64/7442. Przedstawiony układ jest szczególnie użyteczny w układach przetworników szeregowo-równoległych.





Rys. 3.72. Układ przetwarzania danych z układem 64/7475