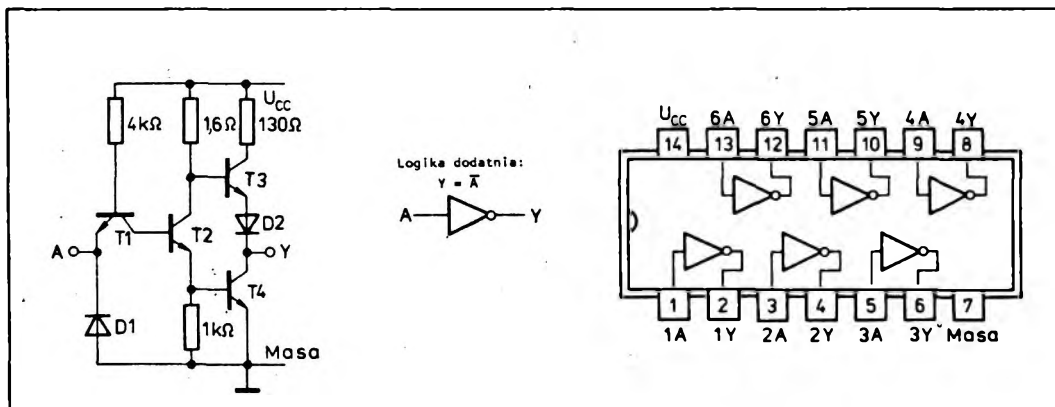


2.1.2.1. Sześciokrotne inwertery z wyjściem przeciwsobnym: UCA6404N, UCY7404N



Monolityczny układ scalony UCA6404N lub UCY7404N zawiera sześć inwerterów z wyjściem przeciwsobnym.

W stanie niskim (0) na wejściu tranzystor *T1* przewodzi z nasyceniem, a tranzystor *T2* jest odcięty. W tej sytuacji tranzystor *T3* pracuje jako wtórnik emiterowy, a odcięty jest tranzystor *T4*, na wyjściu wystąpi stan wysoki (1).

W stanie wysokim (1) na wejściu tranzystor *T1* jest w obszarze pracy inwersyjnej. Złącze baza-emiter tego tranzystora jest spolaryzowane zaporowo, a w kierunku przewodzenia jest spolaryzowane złącze baza-kolektor. Prąd płynący od źródła zasilania U_{CC} przez rezystor 4 kΩ i złącze baza-kolektor tranzystora

T1 powoduje przewodzenie z nasyceniem tranzystora *T2*. W tej sytuacji odcięty jest tranzystor *T3*, a przewodzi tranzystor *T4*, dając na wyjściu stan niski (0). Stopień wyjściowy z tranzystorami *T3* i *T4* zapewnia małą rezystancję wyjściową w obu stanach logicznych. Dioda *D1* przyspiesza odcięcie tranzystora *T3* w czasie procesu przełączania ograniczając stan przejściowy, w którym oba tranzystory stopnia wyjściowego przewodzą. Dioda *D2* dołączona do wejścia ogranicza występowanie ujemnych napięć wejściowych.

Układy UCA6404N i UCY7404N są produkowane w obudowach plastycznych A49B(CE70).

Wartości dopuszczalne parametrów

Parametry Nazwa	Symbol	Wartość		Jednostki
		min	max	
Napięcie zasilania	U_{CC}		7	V
Napięcie wejściowe	U_I		5,5	V
Ujemny prąd wejściowy	$-I_I$		12	mA
Zakres temperatury przechowywania	t_{sto}	-55	125	°C

Zalecane warunki pracy

Parametry		Wartość			Jednostki	
Nazwa	Symbol	min	nom	max		
Napięcie zasilania		U_{CC}	4,75	5,0	5,25	V
Obciążalność	w stanie niskim	N_L	10			s.o.l.
	w stanie wysokim	N_H	20			
Obciążenie wnoszone przez wejście			1			
Zakres temperatury otoczenia	UCA6404N	t_{amb}	-40	85		°C
	UCY7404N		0	70		

Parametry statyczne

(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

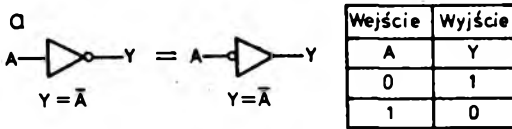
Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy	
Nazwa	Symbol	min	typ ¹⁾ max				
Napięcie wejściowe w stanie niskim	U_{IL}		0,8	V			
Napięcie wejściowe w stanie wysokim	U_{IH}	2		V			
Ujemne napięcie wejściowe	$-U_I$		1,5	V	$U_{CC} = 4,75 \text{ V}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	G	
Prąd wejściowy w stanie niskim	I_{IL}		-1,6	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,4 \text{ V}$	C	
Prąd wejściowy w stanie wysokim	I_{IH}		40	µA	$U_{CC} = 5,25 \text{ V}$; $U_I = 2,4 \text{ V}$	D	
			1	mA	$U_{CC} = 5,25 \text{ V}$; $U_I = 5,5 \text{ V}$		
Napięcie wyjściowe w stanie niskim	U_{OL}	0,2	0,4	V	$I_{OL} = 16 \text{ mA}$	A	
Prąd wyjściowy w stanie niskim	I_{OL}		16	mA	$U_{OL} \leq 0,4 \text{ V}$		$U_I = 2 \text{ V}$
Napięcie wyjściowe w stanie wysokim	U_{OH}	2,4	3,4	V	$I_{OH} = -800 \text{ µA}$	B	
Prąd wyjściowy w stanie wysokim	I_{OH}		-800	µA	$U_{OH} \geq 2,4 \text{ V}$		$U_I = 0,8 \text{ V}$
Zwarciovy prąd wyjściowy ²⁾	I_{OS}	-18	-55	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0 \text{ V}$	E	
Prąd zasilania w stanie	niskim	I_{CCL}	14	27	mA	$U_I = 5 \text{ V}$	F
	wysokim	I_{CCH}	8	16		$U_I = 0 \text{ V}$	

¹⁾ Wartości typowe podane są przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$
²⁾ Jednocześnie może być zwarte nie więcej niż jedno wyjście.

Parametry dynamiczne przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$

Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	typ	max			
Czas propagacji sygnału do stanu niskiego na wyjściu	t_{pBL}	8	15	ns	$R_L = 400 \Omega$	J
Czas propagacji sygnału do stanu wysokiego na wyjściu	t_{pLB}	12	22		$C_L = 15 \text{ pF}$	

2.1.2.2. Typowe zastosowania inwerterów z wyjściem przeciwsobnym



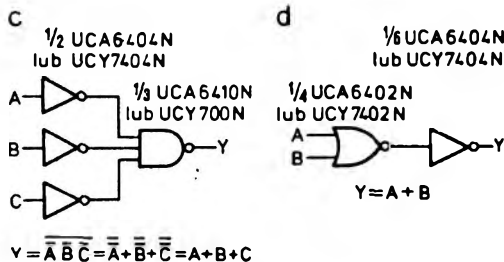
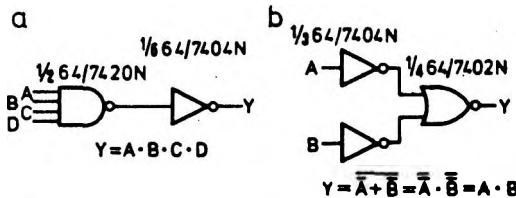
Rys. 2.46. Funkcja logiczna NIE (negacja)
a — symbole graficzne, b — tabela wartości funkcji

Układy realizujące funkcje logiczne

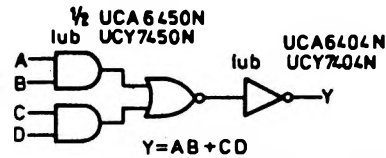
Układy określone nazwą inwerterów spełniają funkcję inwersji (negacji) zmiennej niezależnej $Y = \bar{A}$. Symbole graficzne, zapis algebraiczny i tabela wartości tej funkcji przedstawia rys. 2.46. Do najprostszych układów zrealizowanych z zastosowaniem inwerterów należą układy realizujące inne

funkcje logiczne niż zastosowany funktor, dzięki wprowadzeniu inwersji. W układzie na rys. 2.47 przedstawiono przykłady realizacji funkcji I (iloczynu logicznego) z inwerterem na wyjściu bramki I-NIE (rys. 2.47a) lub inwerterami na wejściach bramki LUB-NIE (rys. 2.47b).

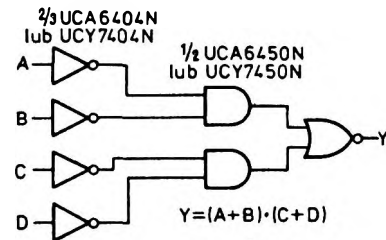
Jeżeli inwertery przeniesiemy z wyjścia na wejście bramki I-NIE i z wejść bramki LUB-NIE na jej wyjście, to otrzymamy układy realizujące funkcję LUB (sumy logicznej) przedstawione na rys. 2.47c, d. Stosując inwerter na wyjściu bramki I-LUB-NIE (rys. 2.48) uzyskujemy układ realizujący funkcję I-LUB, której zapis algebraiczny jest następujący: $Y = AB + CD$



Rys. 2.47. Układy realizujące funkcje
a — I (iloczynu), b — LUB (sumy)



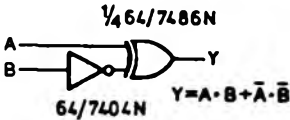
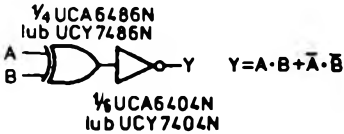
Rys. 2.48. Układ realizujący funkcję I-LUB (sumy iloczynów)



Rys. 2.49. Układ realizujący funkcję LUB-I (iloczynu sumy)

Jeżeli natomiast zastosujemy inwertery na wejściach bramek I-LUB-NIE (rys. 2.49), to otrzymuje się układ realizujący funkcję LUB-I, którą można zapisać w postaci: $Y = (A+B) \cdot (C+D)$.

Układ scalony UCA6486N lub UCY7486N zawiera cztery dwuwejściowe bramki WYŁĄCZNIK-LUB. Aby otrzymać układ realizujący funkcję WYŁĄCZNIK-LUB-NIE należy zastosować bramkę WYŁĄCZNIK-LUB w połączeniu z inwerterem na wyjściu lub jednym wejściu (rys. 2.50).



Rys. 2.50. Układy realizujące funkcję WYŁĄCZNIK-LUB-NIE (EXCLUSIVE-NOR)

Układy wyzwalające

Inwertery znajdują również zastosowanie w układach wytwarzających krótkie impulsy w odpowiedzi na zmianę stanu przebiegu wejściowego. Na rysunku 2.51

przedstawiono układ wyzwalający, zrealizowany z zastosowaniem nieparzystej liczby inwerterów i dwuwejściowej bramki I-NIE. Zasadę pracy ilustrują przebiegi przedstawione na rys. 2.51b.

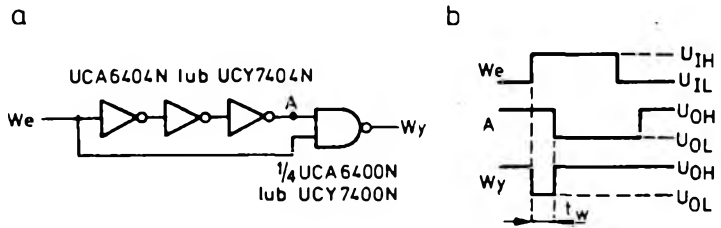
Przy każdej zmianie stanu z niskiego na wysoki na wejściu układu zostaje wytworzony krótki ujemny impuls na jego wyjściu. W wyniku opóźnienia propagacji sygnału od wejścia do punktu A przez krótki czas na obu wejściach bramki I-NIE wystąpi stan wysoki powodując wystąpienie ujemnego impulsu na jej wyjściu.

Układ wytwarzający krótkie impulsy przy zmianie stanu przebiegu wejściowego z wysokiego na niski przedstawia rys. 2.52. Ujemne zbocze impulsu zegarowego zmienia stan na wyjściach przerzutnika JK. Opóźniony sygnał wyjściowy zostaje wprowadzony na wejście zerowania powodując powrót przerzutnika do stanu początkowego. Czas trwania impulsu wyjściowego jest równy sumie czasów propagacji sygnału w pętli: przerzutnik — inwertery — przerzutnik i wynosi $t_w = t_{pNL}$ (przerzutnika) + $2 \cdot n \cdot t_p$ (inwerterów). Układ wytwarzający krótkie impulsy przy każdej zmianie stanu przebiegu wejściowego przedstawiono na rys. 2.53. W układzie tym inwertery służą do uzyskania opóźnienia sygnału. Jeżeli liczba użytych inwerterów jest parzysta, to dzięki opóźnieniu propagacji sygnału w torze inwerterów, na wejściach bramki WYŁĄCZNIK-LUB wystąpią przez krótki czas stany różne powodując wytworzenie na wyjściu tej bramki dodatnich impulsów (rys. 2.53b). Jeżeli natomiast liczba zastosowanych inwerterów jest nie-

Rys. 2.51

Układ wytwarzający ujemne impulsy związane z dodatnim zboczem przebiegu wejściowego

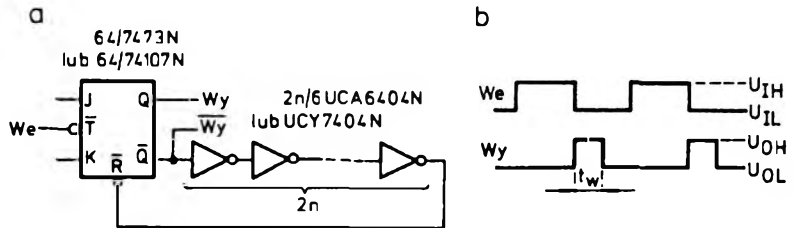
a — schemat ideowy, b — przebiegi ilustrujące działanie układu

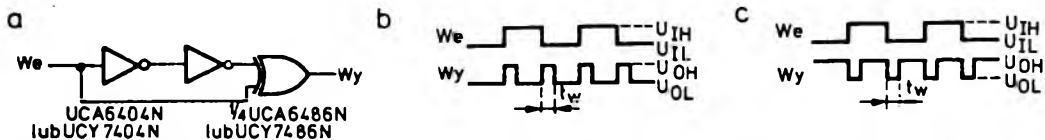


Rys. 2.52

Układ wytwarzający impulsy w odpowiedzi na opadające zbocze przebiegu wejściowego

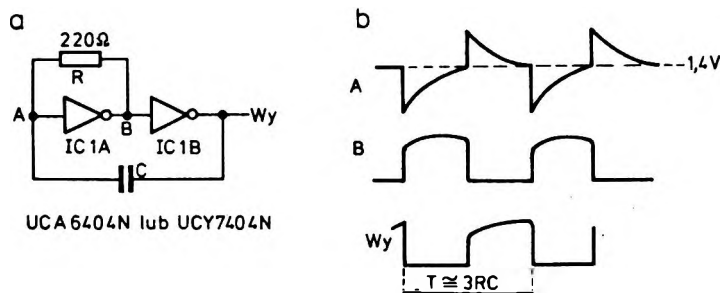
a — schemat ideowy, b — przebiegi na wejściu i wyjściu układu





Rys. 2.53. Układ wytwarzający impulsy związane z narastającymi i opadającymi zboczami przebiegu wejściowego

a — schemat ideowy, b — przebiegi na wejściu i wyjściu układu zawierającego parzystą liczbę inwerterów, c — przebiegi na wejściu i wyjściu układu zawierającego nieparzystą liczbę inwerterów



Rys. 2.54. Prosty generator impulsów
a — schemat ideowy, b — przebiegi w charakterystycznych punktach układu

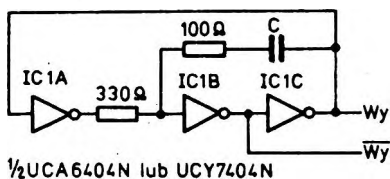
parzysta, to przy każdej zmianie stanu przebiegu wejściowego na obu wejściach bramki WYŁĄCZ-NIE-LUB wystąpią przez krótki czas jednakowe stany powodując wytworzenie na wyjściu tej bramki krótkich ujemnych impulsów (rys. 2.53c).

Układy astabilne

Prosty układ generatora impulsów, złożony z dwóch inwerterów, rezystora i kondensatora przedstawia rys. 2.54. Zasadę pracy ilustrują przebiegi przedstawione na rys. 2.54b. Rezystor R linearyzuje charakterystykę przejściową inwertera IC1A. Kondensator C zamyka pętlę dodatniego sprzężenia zwrotnego. Dzięki linearyzacji IC1A i pętli dodatniego sprzężenia zwrotnego układ nie ma stanu równowagi trwałej. Przybliżona wartość okresu przebiegu wyjściowego wynosi $T = 3RC$.

Inny przykład generatora impulsów przedstawiono na rys. 2.55. Układ przełączający z pętlą dodatniego sprzężenia zwrotnego obejmuje inwertery IC1B

i IC1C oraz kondensator C i rezystor $100\ \Omega$. Inwerter IC1A i rezystor $330\ \Omega$ uniemożliwia ustawienie układu w stanie równowagi trwałej. Załóżmy, że w stanie początkowym na wyjściu wystąpił stan wysoki, taki stan zostanie również wprowadzony na wejście inwertera IC1A i przez pojemność C na wejście IC1B. Ponieważ na wyjściu IC1A będzie stan niski, więc pojemność C będzie ładowana do chwili, gdy na wejściu IC1B opadające napięcie osiągnie wartość progową (ok. 1,4 V) powodując przełączenie inwerterów. Po przełączeniu na wyjściu układu wystąpi stan niski, natomiast na wyjściu inwertera IC1A będzie stan wysoki: pojemność C będzie ładowana w przeciwnym kierunku przez połączone szeregowo rezystory $330\ \Omega$ i $100\ \Omega$ do momentu, gdy narastające napięcie na wejściu IC1C osiągnie wartość progową powodując ponowne przełączenie inwerterów do stanu wysokiego na wyjściu. Przybliżoną wartość częstotliwości repetycji impulsów w zależności od wartości pojemności C przedstawia tabela.



$\frac{1}{2}$ UC A6404N lub UC Y7404N

Rys. 2.55. Schemat ideowy generatora impulsów

C	f
200 pF	5 MHz
1600 pF	1 MHz
18 nF	100 kHz
180 nF	10 kHz

Dla polepszenia stałości częstotliwości zamiast inwertera IC1B można zastosować bramkę I-NIE z przerzutnikiem Schmitta (1/4 64/74132N).

Na rysunku 2.56 przedstawiono przykład generatora impulsów o częstotliwości 1 MHz, stabilizowanej rezonatorem kwarcowym. Rezystory $1\text{ k}\Omega$ linearyzują charakterystykę przejściową inwerterów *IC1A* i *IC1B*. Inwerter *IC1C* separuje stopień generacyjny od obciążenia.

Rys. 2.56. Schemat ideowy generatora o częstotliwości 1 MHz stabilizowanej rezonatorem kwarcowym

