

4.1.1. Pamięci RAM 64-bitowe: UCA680101N, UCY780101N

Układ scalony UCA680101N lub UCY780101N zawiera pamięć z zapisem i odczytem oraz dostępem swobodnym o pojemności 16×4 bity.

Układ ma następujące wyprowadzenia:

\overline{CS} — wybór układu (ang.: *Chip Select*),

\overline{WE} — zezwolenie zapisu (ang.: *Write Enable*),

$A0, A1, A2, A3$ — wejścia adresowe,

$D1, D2, D3, D4$ — wejścia danych,

$\overline{Q1}, \overline{Q2}, \overline{Q3}, \overline{Q4}$ — wyjścia danych.

Działanie logiczne pamięci opisuje tabela funkcyjna.

Pamięć składa się z następujących bloków:

— matrycy 16×4 komórek w postaci przerzutników R-S,

— dekodera adresów,

— układu odczytu i zapisu.

W układach tych są wyjścia danych z otwartym obwodem kolektora, na których odczytywane dane występują w postaci zanegowanej.

Czterobitowa informacja wejściowa jest wpisywana do komórek pamięci wybranych stanami wejść adresowych w kodzie dwójkowym. Zapisem informacji steruje wejście \overline{WE} . Wejście wybór układu — \overline{CS}

oraz wyjścia danych z otwartym obwodem kolektora umożliwiają łatwe łączenie układów w bloki pamięci o większej pojemności.

Aby zapisać dane w pamięci należy:

— przyłożyć na wejścia $A0, \dots, A3$ adres w kodzie dwójkowym, określający pozycję słowa w pamięci,

— przyłożyć poziom logiczny 0 na wejście \overline{CS} ,

— wprowadzić informację na wejścia $D1, \dots, D4$,

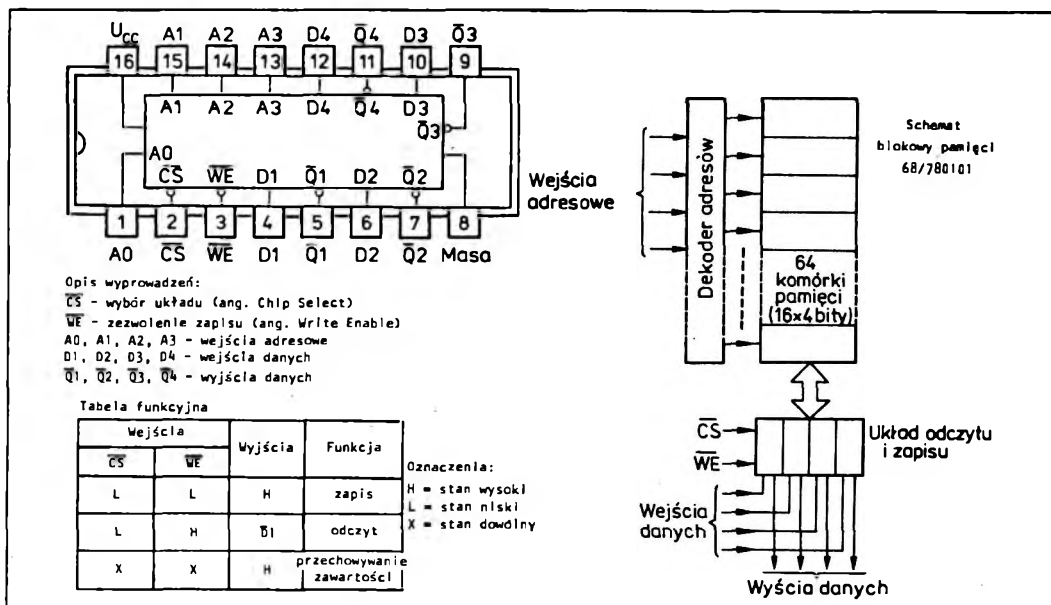
— podać na wejście \overline{WE} impuls o minimalnym czasie trwania 25 ns do stanu niskiego (0).

Aby odczytać informację z pamięci należy na wejścia adresowe przyłożyć stany określające pozycję słowa w pamięci i utrzymując wejście \overline{WE} w stanie wysokim przyłożyć do wejścia \overline{CS} stan niski. Informacja zawarta pod wybranym adresem wystąpi na wyjściach w postaci zanegowanej.

Proces odczytu nie niszczy informacji zawartej nadal w komórkach pamięci.

Układy 68/780101N są produkowane w obudowach A49C(CE71).

Typowe charakterystyki parametrów dynamicznych



Wartości dopuszczalne parametrów

Parametry		Wartość		Jednostki
Nazwa	Symbol	min	max	
Napięcie zasilania	U_{CC}		7	V
Napięcie wejściowe	U_I		5,5	V
Napięcie wyjściowe ¹⁾	U_O		5,5	V
Ujemny prąd wejściowy	$-I_I$		5	mA
Zakres temperatury przechowywania	t_{stg}	-55	125	°C

¹⁾ Napięcie które może być przyłożone do wyjścia w stanie wysokim

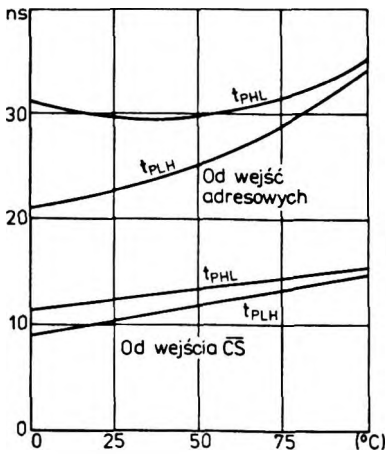
Zalecane warunki pracy

Parametry		Wartość			Jednostki
Nazwa	Symbol	min	nom	max	
Napięcie zasilania	U_{CC}	4,75	5,0	5,25	V
Czas trwania impulsu zapisu	$t_{w(wr)}$	40			ns
Czas przetrzymywania danych	$t_{hold(dd)}$	40			ns
Czas odzyskania zapisu	t_{WR}	5			ns
Czas odzyskania odczytu	t_{SR}			50	ns
Zakres temperatury otoczenia	UCA680101N	t_{amb}	-40	85	°C
	UCY780101N		0	70	

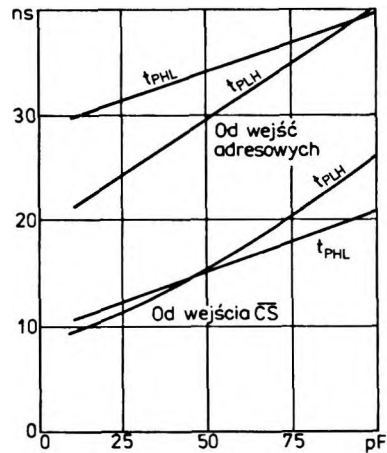
Parametry dynamiczne przy $U_{CC} = 5\text{ V}$, $t_{amb} = 25^\circ\text{C}$

Parametry		Wartość			Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	min	typ	max			
Czas propagacji sygnału do stanu niskiego na wyjściu od wejść:	adresowych	t_{PHL}		60	ns	$C_L = 30\text{ pF}$ $I_L = 15\text{ mA}$	F
	wyboru układu			30			
Czas propagacji sygnału do stanu wysokiego na wyjściu od wejść	adresowych	t_{PLR}		60	ns		
	wyboru układu			30			

TYPOWE CHARAKTERYSTYKI PARAMETRÓW DYNAMICZNYCH



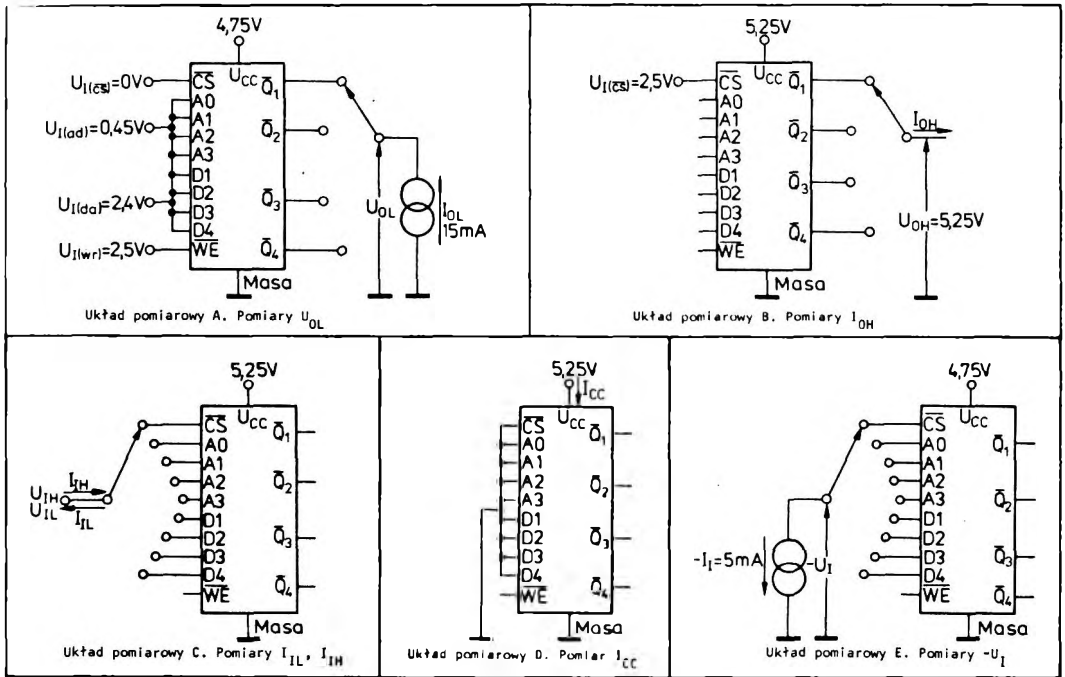
Czas propagacji sygnału w funkcji temperatury otoczenia



Czas propagacji sygnału w funkcji obciążenia pojemnościowego

Parametry statyczne
(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

Parametry		Wartość			Jedno- stki	Warunki pomiaru	Układ poma- rowy
Nazwa	Sym- bol	min	typ	max			
Napięcie wejściowe w stanie niskim	U_{IL}			0,8	V		
Napięcie wejściowe w stanie wysokim	U_{IH}	2			V		
Ujemne napięcie wejściowe	$-U_I$		1		V	$U_{CC} = 4,75 \text{ V}$ $I_I = -5 \text{ mA}$	E
Prąd wejściowy w stanie niskim	I_{IL}		-0,25		mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,45 \text{ V}$	C
Prąd wejściowy w stanie wysokim	I_{IH}		10		μA	$U_{CC} = 5,25 \text{ V}$ $U_I = 5,25 \text{ V}$	C
Napięcie wyjściowe w stanie niskim	U_{OL}		0,45		V	$I_{OL} = 15 \text{ mA}$	A
Prąd wyjściowy w stanie niskim	I_{OL}		15		mA	$U_{OL} \leq 0,45 \text{ V}$ $U_{CC} = 4,75 \text{ V}$ $U_{I(\overline{CS})} = 0 \text{ V}$ $U_{I(\overline{WE})} = 2,5 \text{ V}$	
Prąd wyjściowy w stanie wysokim	I_{OH}		100		μA	$U_{CC} = 5,25 \text{ V}$ $U_O = 5,25 \text{ V}$ $U_{I(\overline{CS})} = 2,5 \text{ V}$	B
Prąd zasilania	I_{CC}		105		mA	$U_{CC} = 5,25 \text{ V}$ $U_{I(\overline{CS})} = U_{I(ad)} = U_{I(da)} = 0 \text{ V}$	D



4.1.2. Typowe zastosowania pamięci 68/780101

Układy pamięci można w prosty sposób łączyć w bloki pamięci o większej pojemności. Wyjścia z otwartym obwodem kolektora umożliwiają dołączenie wielu wyjść do wspólnej szyny wyjściowej. Sygnał wybierający, przyłożony na wejście \overline{CS} , uaktywnia dany układ pamięci, pozostałe układy pamięci, których wejścia \overline{CS} znajdują się w stanie wysokim, reprezentują na wyjściach informacyjnych stan wysoki.

Na rysunku 4.1 przedstawiono blok pamięci o pojemności 64 słów ośmiobitowych. Słowo ośmiobitowe jest wpisywane lub odczytywane jednocześnie z dwóch układów 68/780101. Stany wyjść adresowych $A4$ i $A5$ określają pozycję uaktywnionych układów 68/780101, z których informacja jest odczytywana lub do których

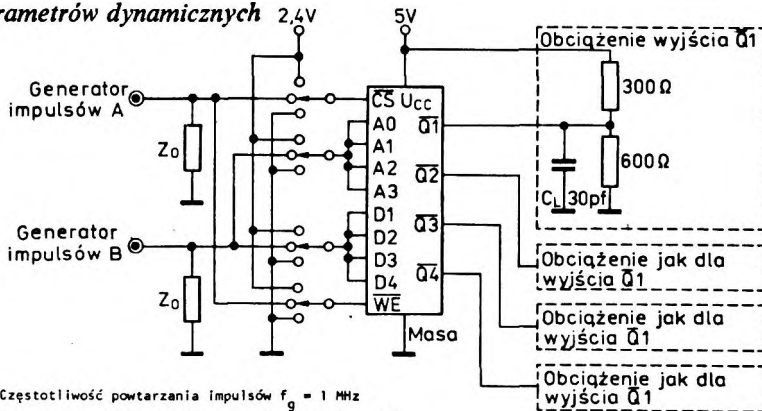
dane są wpisywane. Stan wejść WE określa aktualną funkcję bloku pamięci (zapis lub odczyt).

Wartość rezystancji R wylicza się z warunków utrzymania napięcia na wyjściu w stanie wysokim powyżej 2,4 V i poniżej 0,45 V w stanie niskim.

W analogiczny sposób można uzyskać blok pamięci o większej pojemności. Należy jednak pamiętać, że łączenie wielu wyjść razem powoduje zwiększenie pojemności wyjściowych, które wydłużają czas dostępu.

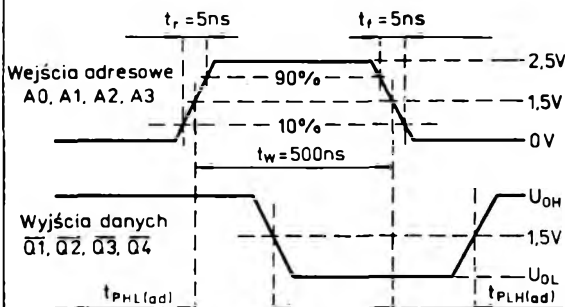
Pamięci tego typu mogą być stosowane jako szybkie pamięci podręczne o stosunkowo niewielkiej pojemności do tymczasowego przechowywania informacji.

Pomiary parametrów dynamicznych 2,4V



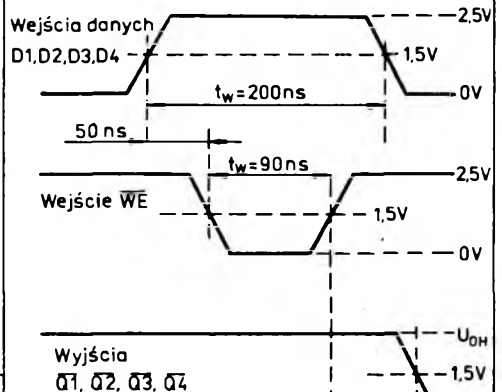
- Uwagi: 1. Częstotliwość powtarzania impulsów $f_g = 1 \text{ MHz}$
 2. Impedancja wyjściowa generatorów impulsów $Z_o = 50 \Omega$
 3. Wartość C_L uwzględnia pojemność sondy i pojemność montażu.

Układ pomiarowy F. Pomiary parametrów dynamicznych



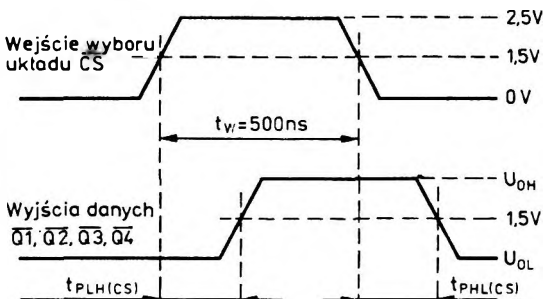
Warunki pomiarów: a) zapis - $U_1(\overline{CS}) = 0 \text{ V}$, $U_1(\overline{WE}) = 0 \text{ V}$, pod adres $A0 = A1 = A2 = A3 = 1$ wpisać $D1 = D2 = D3 = D4 = 1$ pod adres $A0 = A1 = A2 = A3 = 0$ wpisać $D1 = D2 = D3 = D4 = 0$,
 b) odczyt - $U_1(\overline{CS}) = 0 \text{ V}$, $U_1(\overline{WE}) = 2,4 \text{ V}$, na wejścia adresowe przyłożyć impulsy z generatora B.

Przebiegi określające pomiary czasu propagacji sygnału od wejść adresowych do wyjść



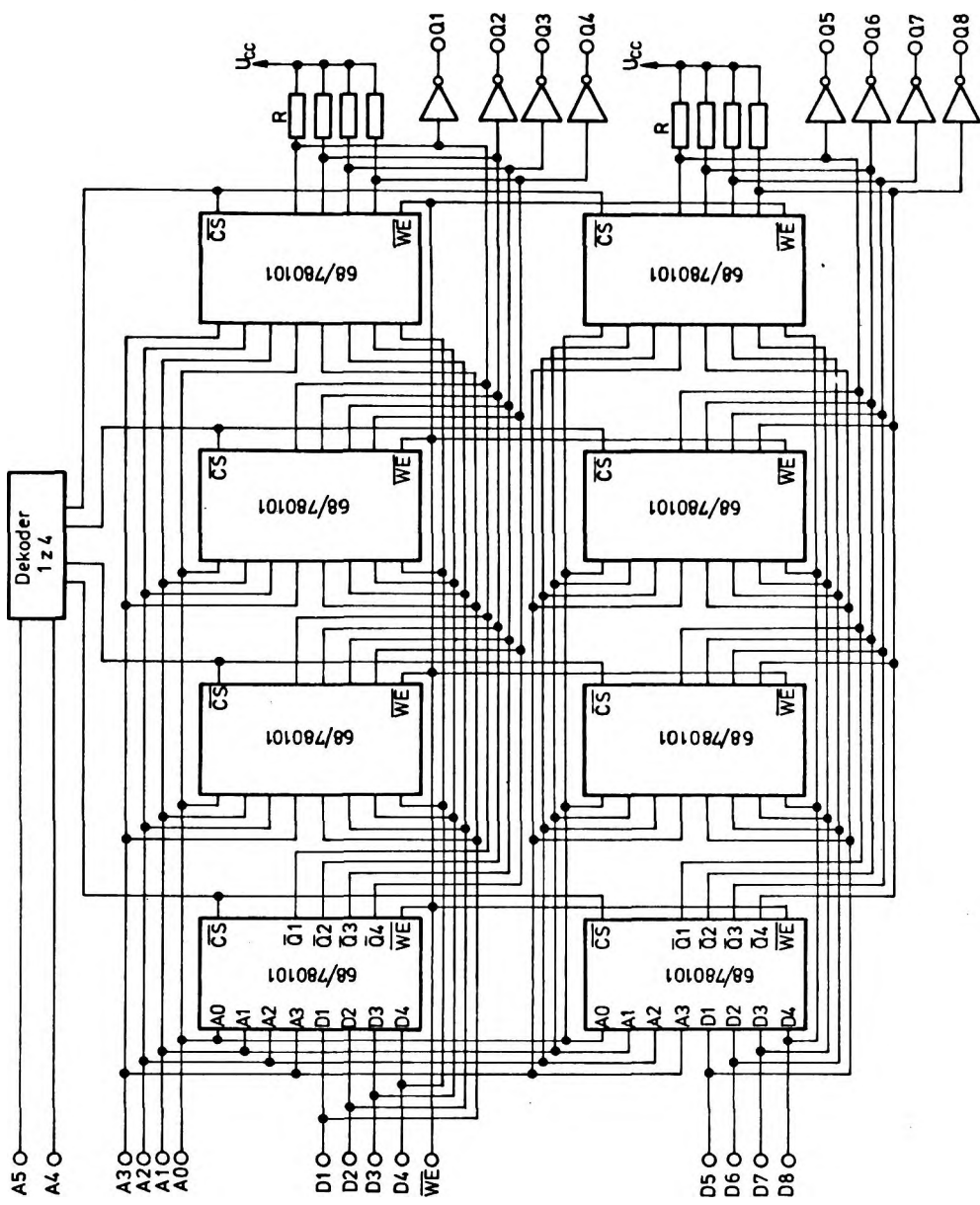
- Warunki pomiaru: a) na wejście \overline{CS} przyłożyć napięcie $U_1(\overline{CS}) = 0 \text{ V}$,
 b) wybrać adres $A0 = A1 = A2 = A3 = 1$
 c) na wejścia $D1, D2, D3$ i $D4$ przyłożyć impulsy z generatora B
 d) na wejście \overline{WE} przyłożyć impulsy z generatora A

Przebiegi określające pomiar czasu odzyskania odczytu (t_{SR})



Warunki pomiarów: a) zapis - $U_1(\overline{CS}) = 0 \text{ V}$, $U_1(\overline{WE}) = 0 \text{ V}$, pod adres $A0 = A1 = A2 = A3 = 1$ wpisać $D1 = D2 = D3 = D4 = 1$, b) odczyt

- $U_1(\overline{WE}) = 2,4 \text{ V}$, Na wejście \overline{CS} przyłożyć impulsy z generatora A. Przebiegi określające pomiary czasu propagacji sygnału od wejścia wyboru układu \overline{CS} do wyjść



Rys. 4.1. Schemat bloku pamięci z zapisem i odczytem swobodnym o pojemności 64 słów ośmiobitowych