

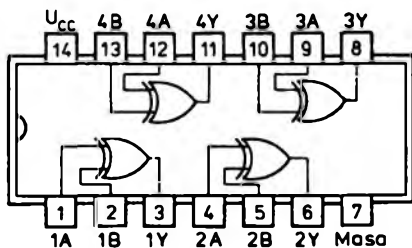
3.4.5. Czterokrotne dwuwejściowe bramki WYŁĄCZNIE-LUB: UCA6486N, UCY7486N

Monolityczny układ scalony UCA6486N lub UCY7486N zawiera cztery bramki dwuwejściowe WYŁĄCZNIE-LUB spełniające przy założeniu konwencji logiki dodatniej funkcję $Y = A \oplus B = \overline{A}B + A\overline{B}$. Stan wysoki na wyjściu bramki wystąpi

wtedy, gdy wysoki poziom logiczny będzie tylko na jednym z dwu wejść tej bramki.

Typowa wartość mocy rozpraszanej w układzie wynosi 150 mW.

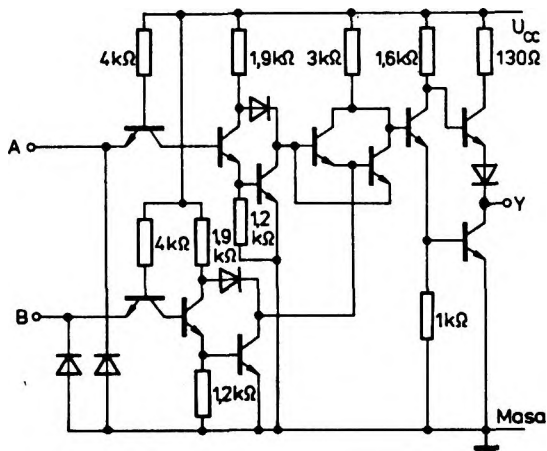
Układy UCA6486N i UCY7486N są produkowane w obudowach A49B(CE70).



Logika dodatnia: $Y = A + B = AB + AB$

Tabela stanów

Wejścia		Wyjścia
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L



Wartości dopuszczalne parametrów

Parametry	Symbol	Wartość		Jednostki
		min	max	
Napięcie zasilania	U_{cc}		7	V
Napięcie wejściowe	U_I		5,5	V
Ujemny prąd wejściowy	$-I_I$		12	mA
Zakres temperatury przechowywania	t_{stg}	-55	125	°C

Zalecane warunki pracy

Parametry		Symbol	Wartość			Jednostki
Nazwa			min	nom	max	
Napięcie zasilania		U_{cc}	• 4,75	5,0	5,25	V
Obciążalność każdego wyjścia w stanie:	niskim	N_L			10	s.o.l.
	wysokim	N_H			20	
Obciążenie wnoszone przez każde wejście					1	
Zakres temperatury otoczenia	UCA6486N	t_{amb}	-40		85	°C
	UCY7486N		0		70	

parametry statyczne

(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	min	typ ¹⁾ max			
Napięcie wejściowe w stanie niskim	U_{IL}		0,8	V		
Napięcie wejściowe w stanie wysokim	U_{IH}	2		V		
Ujemne napięcie wejściowe	$-U_I$		1,5	V	$U_{CC} = 4,75 \text{ V}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	G
Prąd wejściowy w stanie niskim	I_{IL}		-1,6	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,4 \text{ V}$	C
Prąd wejściowy w stanie wysokim	I_{IH}		40	μA	$U_{CC} = 5,25 \text{ V}$ $U_I = 2,4 \text{ V}$	D
			1	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 5,5 \text{ V}$	
Napięcie wyjściowe w stanie niskim	U_{OL}	0,2	0,4	V	$I_{OL} = 16 \text{ mA}$	A
Prąd wyjściowy w stanie niskim	I_{OL}		16	mA	$U_{OL} \leq 0,4 \text{ V}$	
Napięcie wyjściowe w stanie wysokim	U_{OH}	2,4	3,4	V	$I_{OH} = -0,8 \text{ mA}$	B
Prąd wyjściowy w stanie wysokim	I_{OH}		800	μA	$U_{OH} \geq 2,4 \text{ V}$	
Zwarciovyy prąd wyjściowy ²⁾	I_{OS}	-18	-55	mA	$U_{CC} = 5,25 \text{ V}$	E
Prąd zasilania	I_{CC}	30	50	mA	$U_{CC} = 5,25 \text{ V}$	F

1) Wartości typowe podane są przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$

2) Jednocześnie może być zwarte nie więcej niż jedno wyjście

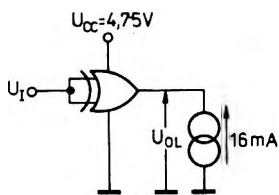
Parametry dynamiczne przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$

Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	min	typ max			
Czas propagacji sygnału od wejścia A lub B do wyjścia Y	$t_{PHL(1)}$	11	17	ns	Pozostałe wejście w stanie niskim	H
	$t_{PLH(1)}$	15	23			
Czas propagacji sygnału od wejścia A lub B do wyjścia Y	$t_{PHL(2)}$	13	22		Pozostałe wejście w stanie wysokim	I
	$t_{PLH(2)}$	18	30			

t_{PHL} czas propagacji sygnału do stanu niskiego na wyjściu

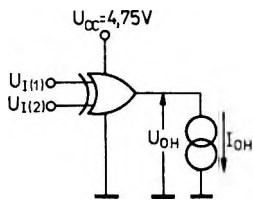
t_{PLH} czas propagacji sygnału do stanu wysokiego na wyjściu

$C_L = 15 \text{ pF}$
 $R_L = 400 \Omega$



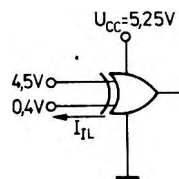
Każdą bramkę sprawdza się dla stanów niskich i wysokich na wejściach.

Układ pomiarowy A. Pomiary U_{OL}



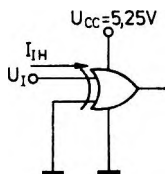
Każdą bramkę sprawdza się przy $U_{I(1)} = U_{IL}$ i $U_{I(2)} = U_{IH}$ oraz przy $U_{I(1)} = U_{IH}$ i $U_{I(2)} = U_{IL}$

Układ pomiarowy B. Pomiary U_{OH}



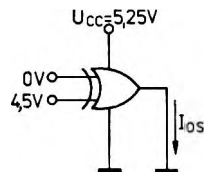
Każde wejście jest badane oddzielnie

Układ pomiarowy C. Pomiar I_{IL}



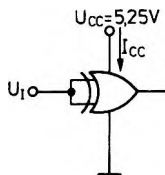
1. Każde wejście jest badane oddzielnie
2. Przy pomiarach I_{IH} na wejście mierzone przyłożyć: a) $U_i = 2,4 V$, b) $U_i = 5,5 V$

Układ pomiarowy D. Pomiary I_{IH}



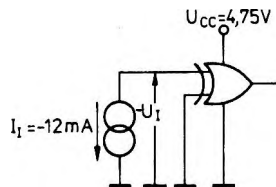
Każda bramka jest badana oddzielnie.

Układ pomiarowy E. Pomiary I_{0S}



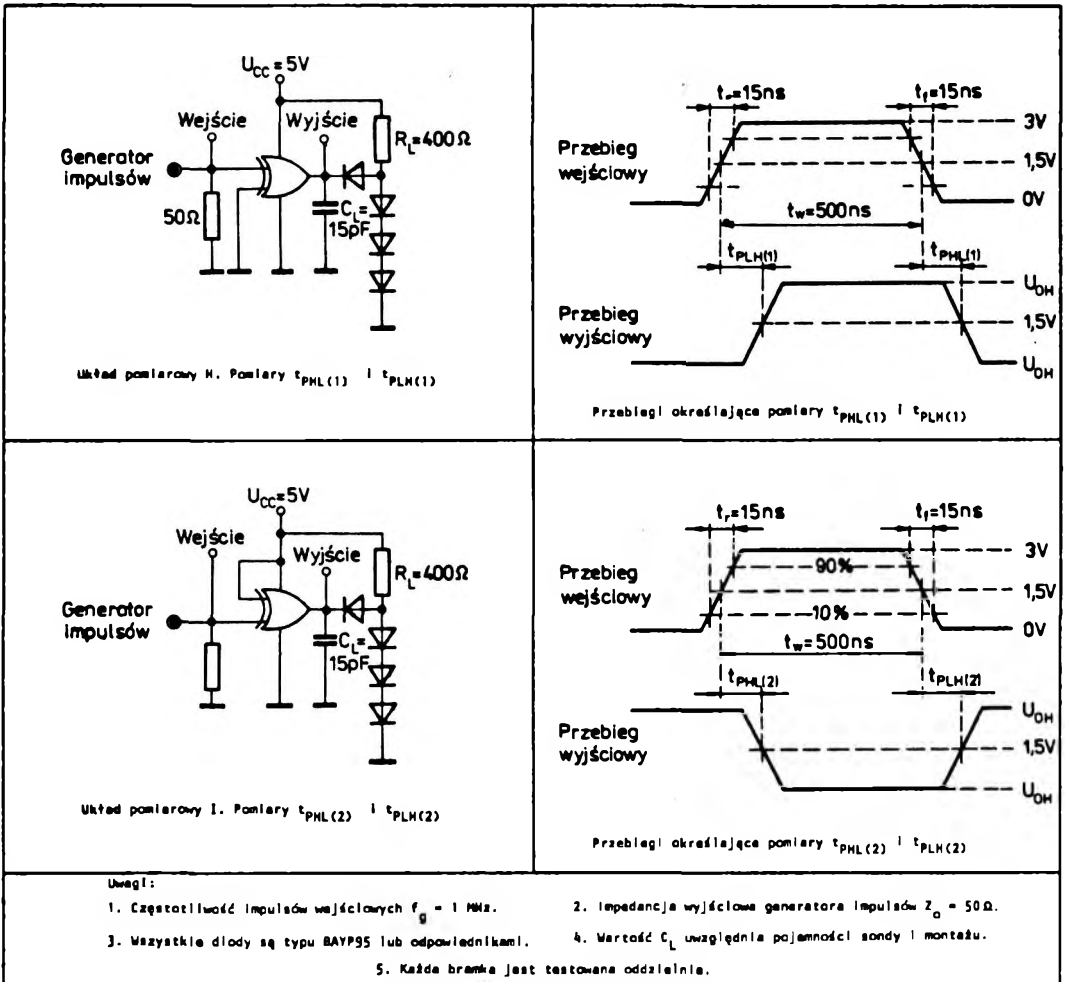
Prąd zasilania I_{CC} mierzy się jednocześnie dla wszystkich czterech bramek danego układu przy istnieniu stanu niskiego i wysokiego na wejściach.

Układ pomiarowy F. Pomiar I_{CC}



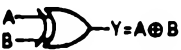
Każde wejście jest badane oddzielnie.

Układ pomiarowy G. Pomiary $-U_I$



3.4.6. Typowe zastosowania bramek WYŁĄCZNIE-LUB

Tabela stanów dwuwejściowej bramki wyłączanie-lub



Wejścia		Wyjścia
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Rys. 3.101. Symbol graficzny dwuwejściowej bramki WYŁĄCZNIE-LUB

W systemach cyfrowych szerokie zastosowanie mają bramki spełniające funkcję WYŁĄCZNIE-LUB, zwane także sumą modulo 2, półsumatorem lub funkcją nieparzystości. Symbol graficzny dwuwejściowej bramki WYŁĄCZNIE-LUB pokazano na rys. 3.101.

Działanie logiczne tej bramki określa tabela stanów. Działanie tej bramki można również opisać za pomocą następującego wyrażenia logicznego:

$$Y = A \oplus B = (A + B)(\bar{A} + \bar{B}) = A\bar{B} + \bar{A}B$$

Realizacja funkcji WYŁĄCZNIK-LUB wielu zmiennych jest również możliwa, jeśli zastosujemy bramki dwuwejściowe w połączeniu kaskadowym. Na rysunku 3.102 przedstawiono przykład układu spełniającego funkcję WYŁĄCZNIK-LUB trzech zmiennych. Formuła logiczna opisująca działanie tego układu jest następująca:

$$Y = A \oplus B \oplus C = (A\bar{B} + \bar{A}B)C + (\bar{A}\bar{B} + A\bar{B})C = (A\bar{B} + \bar{A}B)C + (\bar{A}\bar{B} + A\bar{B})C = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + AB\bar{C} + ABC + \bar{A}BC$$

Jeżeli na wejściach układu WYŁĄCZNIK-LUB liczba jedynek jest nieparzysta, to na wyjściu tego układu jest stan logiczny 1, a gdy liczba ta jest parzysta, to na wyjściu wystąpi stan logiczny 0. Bramki WYŁĄCZNIK-LUB spełniają następujące równości:

$$Y = A \oplus A = A \cdot \bar{A} + \bar{A} \cdot A = 0$$

$$Y = A \oplus \bar{A} = A \cdot A + \bar{A} \cdot \bar{A} = 1$$

$$Y = A \oplus 1 = A \cdot 0 + \bar{A} \cdot 1 = \bar{A}$$

$$Y = A \oplus 0 = A \cdot 1 + \bar{A} \cdot 0 = A$$

$$Y = A \oplus A \oplus A \oplus \dots \oplus A \begin{cases} = 0 \text{ jeśli liczba składników jest parzysta} \\ = A \text{ jeśli liczba składników jest nieparzysta} \end{cases}$$

$$Y = \bar{A} \oplus \bar{A} \oplus \bar{A} \oplus \dots \oplus \bar{A} \begin{cases} = 1 \text{ jeśli liczba składników jest parzysta} \\ = \bar{A} \text{ jeśli liczba składników jest nieparzysta} \end{cases}$$

$$Y = A + 1 + 1 + \dots + 1 \begin{cases} = \bar{A} \text{ jeśli liczba składników jest parzysta} \\ = A \text{ jeśli liczba składników jest nieparzysta} \end{cases}$$

$$Y = A \oplus 0 \oplus 0 \oplus \dots \oplus 0 = A$$

Na rysunku 3.103 przedstawiono dwie konfiguracje osmiuwejściowych układów spełniających funkcję WYŁĄCZNIK-LUB. W obu układach użyto jednakowej liczby bramek dwuwejściowych. Układy te



Rys. 3.102. Schemat logiczny układu realizującego funkcję WYŁĄCZNIK-LUB trzech zmiennych

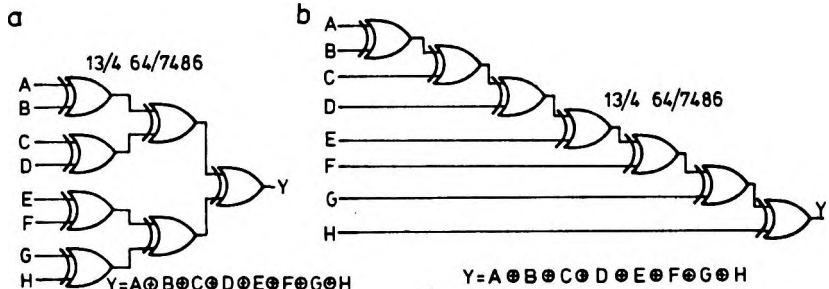
różnią się znacznie opóźnieniem czasu propagacji, który nie przekracza trzech czasów propagacji pojedynczej bramki dla konfiguracji przedstawionej na rys. 3.103a oraz siedmiu czasów propagacji bramki dwuwejściowej dla konfiguracji z rys. 3.103b.

Układy nie/dopełniające

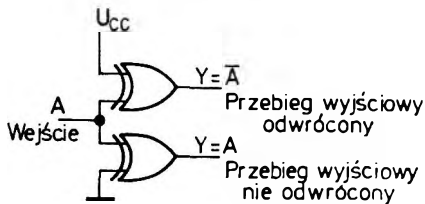
Bramki WYŁĄCZNIK-LUB mogą być wykorzystane jako układy transformacyjne *nie/dopełniające*. Ponieważ $A \oplus 0 = A$ i $A \oplus 1 = \bar{A}$, zatem kontrolując jedno z wejść bramki WYŁĄCZNIK-LUB można przesłać przez nią zmienną A w postaci odpowiednio niedopełnionej lub dopełnionej. Przykładem wykorzystania tej właściwości bramki 64/7486 jest zastosowanie w układzie odejmowania przedstawionym na rys. 3.92. Inny przykład wykorzystania dwuwejściowych bramek WYŁĄCZNIK-LUB podano na rys. 3.104 — jest to układ wytwarzania stanów lub przebiegów komplementarnych.

Układy spełniające funkcję WYŁĄCZNIK-LUB-NIE

Dołączając inwerter do wyjścia lub jednego z wejść dwuwejściowej bramki WYŁĄCZNIK-LUB otrzymujemy układ spełniający funkcję WYŁĄCZNIK-LUB-NIE przedstawiony na rys. 3.105. Układy te realizują funkcję logiczną: $Y = \overline{A+B} = (A+B) \times (A+B) = AB \oplus \bar{A}\bar{B}$.



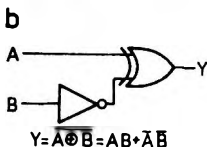
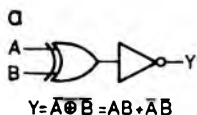
Rys. 3.103. Układy spełniające funkcję WYŁĄCZNIK-LUB osmiu zmiennych



Rys. 3.104. Układ wytwarzający przebiegi komplementarne

Tabela stanów dwuwjściowego układu WYŁĄCZNIK-LUB-NIE

Wejścia		Wyjście Y
A	B	
0	0	1
0	1	0
1	0	0
1	1	1



Rys. 3.105 Układy spełniające funkcję WYŁĄCZNIK-NIE-LUB dwóch zmiennych

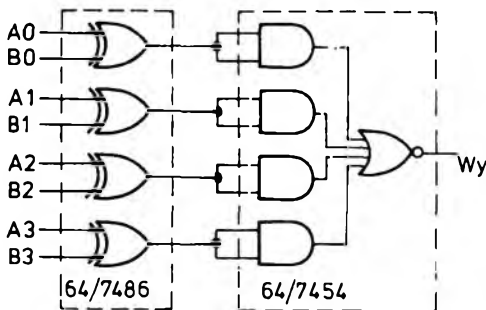
Działanie logiczne tych układów obrazuje tabela stanów. Układy WYŁĄCZNIK-LUB-NIE są również nazywane komparatorami lub układami koincydencyjnymi.

Układy porównujące

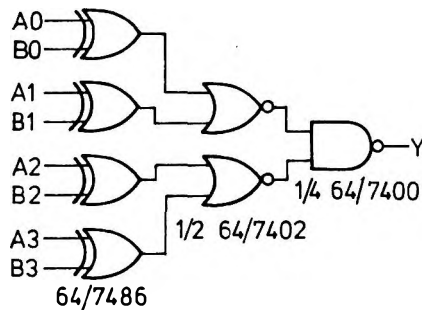
Bramki 64/7486 mogą być stosowane w układach porównujących słowa n -bitowe A i B wyróżniających stan gdy $A = B$. Na rysunku 3.106 przedstawiono komparator czteropozycyjny $A = B$ z jednym układem 64/7486 i jedną bramką 64/7454. W komparatorze tym stan wysoki (1) na wyjściu wystąpi tylko wtedy,

gdy $A_0 = B_0$, $A_1 = B_1$, $A_2 = B_2$ i $A_3 = B_3$. Dla każdej innej kombinacji stanów wejściowych na wyjściu wystąpi stan niski (0).

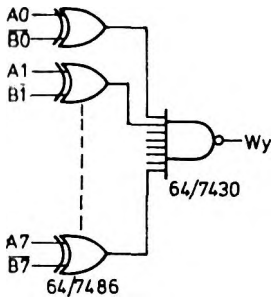
W układzie przedstawionym na rys. 3.107 wyjściowym stanem wyróżnionym jest poziom logiczny 0 występujący tylko wtedy, gdy $A_0 = B_0$, $A_1 = B_1$, $A_2 = B_2$ i $A_3 = B_3$. Wprowadzając zanegowane wszystkie bity jednego ze słów porównywanych na wejścia układu przedstawionego na rys. 3.108 uzyskuje się wyjściowy stan wyróżniony 0 wtedy, gdy na każdej pozycji bity porównywanych słów są sobie równe.



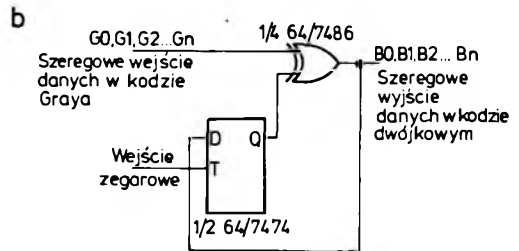
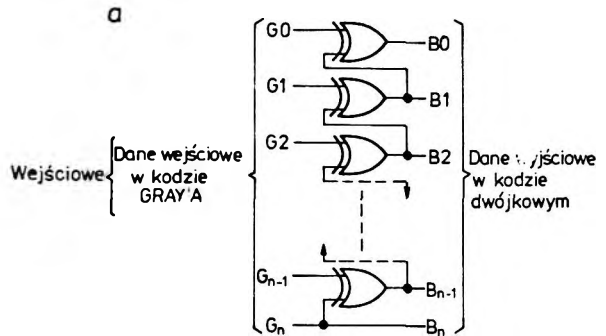
Rys. 3.106. Schemat logiczny komparatora czteropozycyjnego $A = B$ (konfiguracja I)



Rys. 3.107. Schemat logiczny układu spełniającego funkcję komparatora czteropozycyjnego $A = B$ (konfiguracja II)



Rys. 3.108. Schemat logiczny układu spełniającego funkcję komparatora czteropozycyjnego $A = B$ (konfiguracja III)



Rys. 3.109. Układ zamiany informacji w kodzie Graya na informację w kodzie dwójkowym

a — schemat logiczny n-bitowego przetwornika równoległego, b — schemat logiczny n-bitowego przetwornika szeregowego

Przetworniki kodu Graya na kod dwójkowy

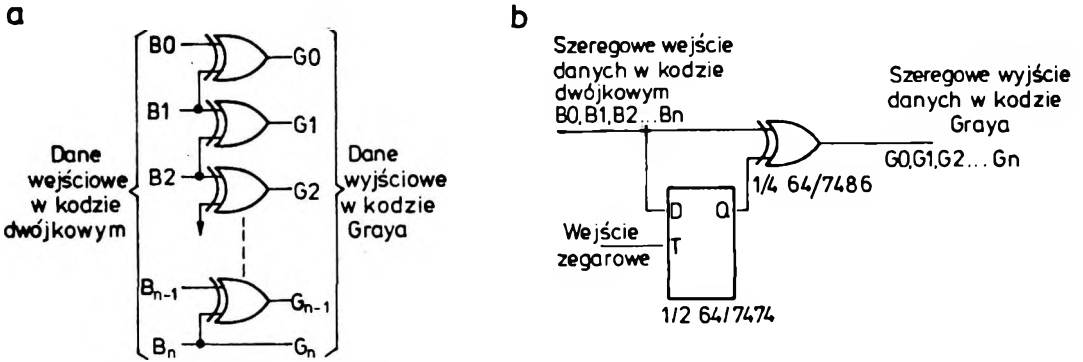
Kod Graya ma tę szczególną cechę, że jego każde dwie kolejne liczby różnią się wartością tylko jednego bitu. W tabeli 3.4. podano kolejne 4-bitowe liczby zapisane w kodzie Graya i kodzie dwójkowym. Jeżeli jest konieczność zamiany postaci informacji z kodu Graya na kod dwójkowy, to może być wykorzystany układ kombinacyjny przedstawiony na rys. 3.109.

Tabela 3-4. Wartości 4-bitowego kodu Graya i kodu dwójkowego

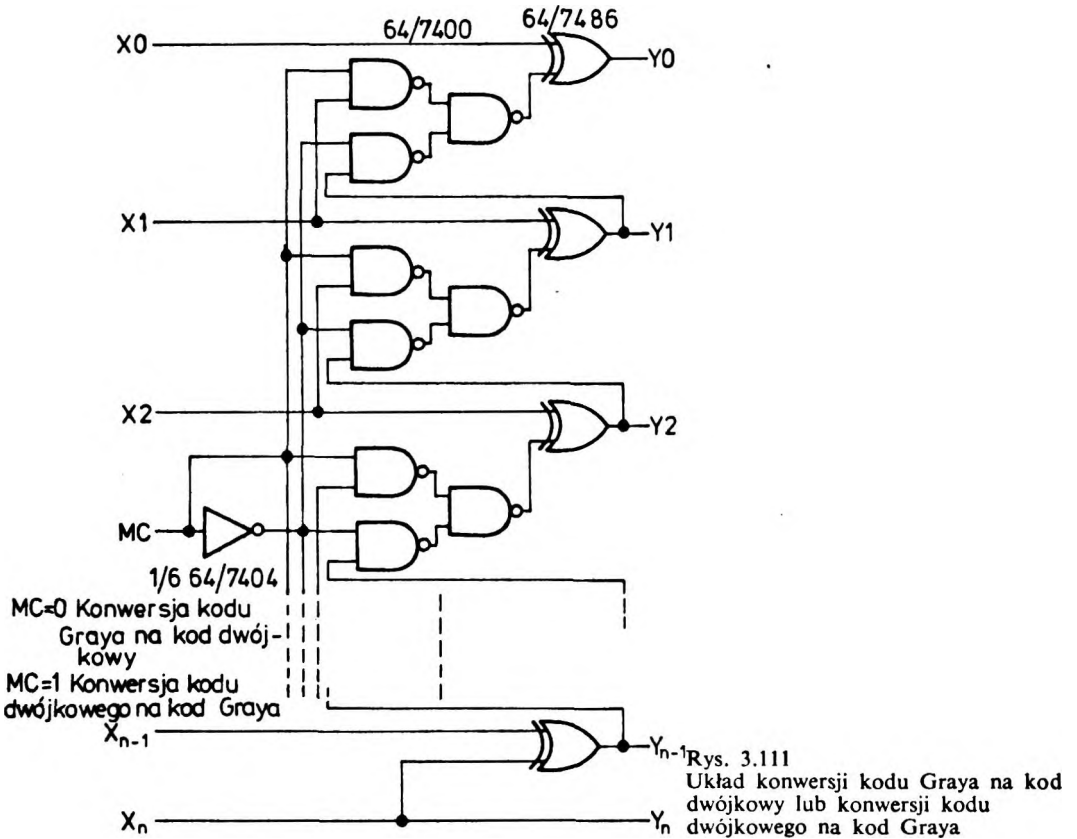
	Kod Graya				Kod dwójkowy			
	G3	G2	G1	G0	B3	B2	B1	B0
0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	0	0	1
2	0	0	1	1	0	0	1	0
3	0	0	1	0	0	0	1	1
4	0	1	1	0	0	1	0	0
5	0	1	1	1	0	1	0	1
6	0	1	0	1	0	1	1	0
7	0	1	0	0	0	1	1	1
8	1	1	0	0	1	0	0	0
9	1	1	0	1	1	0	0	1
10	1	1	1	1	1	0	1	0
11	1	1	1	0	1	0	1	1
12	1	0	1	0	1	1	0	0
13	1	0	1	1	1	1	0	1
14	1	0	0	1	1	1	1	0
15	1	0	0	0	1	1	1	1

Przetworniki kodu dwójkowego na kod Graya

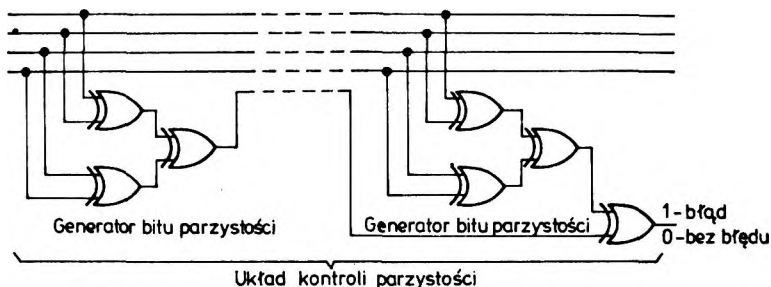
Na rysunku 3.110 przedstawiono układy realizujące przetwarzanie kodu dwójkowego na kod Graya. W układzie tym wielkościami wejściowymi są liczby w kodzie dwójkowym, którym na wyjściu są przyporządkowane odpowiednie liczby kodu Graya. Jeżeli zachodzi potrzeba użycia sterowanego układu spełniającego funkcję przetwornika kodu Graya na kod dwójkowy i kodu dwójkowego na kod Graya, to można zastosować układ przedstawiony na rys. 3.111. Układ ten w zależności od stanu na wejściu MC spełnia funkcję przetwornika kodu Graya na kod dwójkowy (gdy $MC = 0$) lub kodu dwójkowego na kod Graya (gdy $MC = 1$).



Rys. 3.110. Układ zamiany informacji w kodzie dwójkowym na informację w kodzie Graya
 a — schemat logiczny n-bitowego przetwornika równoległego, b — schemat logiczny n-bitowego przetwornika szeregowego



Rys. 3.112
 Układ wykrywania nieparzystej liczby błędów przy przesyłaniu słów czterobitowych



Układy kontroli parzystości

Bramki WYŁĄCZNIE-LUB mogą być stosowane w układach generowania i kontroli parzystości. Suma modulo 2 wszystkich bitów badanego słowa jest równa 1, jeżeli liczba jedynek w tym słowie jest nieparzysta oraz równa jest 0, jeżeli liczba jedynek jest parzysta. Na tej zasadzie działają układy pozwalające wykryć pojedynczy błąd lub nieparzystą liczbę błędów powstałych przy przesyłaniu danych cyfrowych.

Prosty układ generowania i kontroli parzystości zbudowany na bramkach WYŁĄCZNIE-LUB pokazano na rys. 3.112. Jeżeli dane wprowadzone do części odbiorczej nie zawierają błędów (lub zawierają tylko parzystą liczbę błędów), to na wejściu układu kontroli będzie poziom logiczny 0. Wystąpienie stanu wysokiego na wyjściu układu świadczy o jednym lub nieparzystej liczbie błędów w słowie danych.