

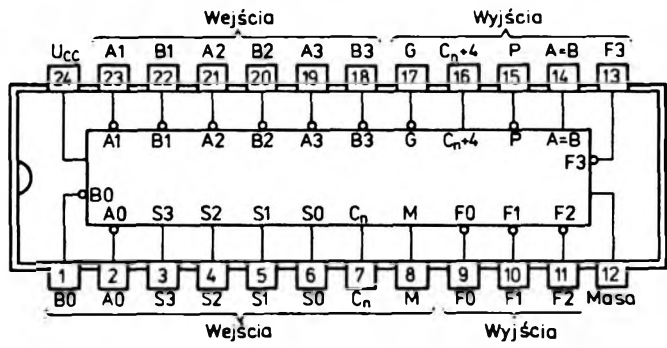
3.4.9. Uniwersalne jednostki arytmetyczno-logiczne: UCA64181N, UCY74181N

Monolityczny układ scalony UCA64181N lub UCY74181N jest uniwersalną jednostką arytmetyczno-logiczną, mającą zdolność wykonywania 16 funkcji logicznych oraz 16 operacji arytmetycznych na dwóch czterobitowych argumentach.

Wysoki poziom logiczny na wejściu M oznacza możliwość wykonywania funkcji logicznych, natomiast niski poziom logiczny na tym wejściu oznacza możliwość wykonywania operacji arytmetycznych. Funkcje logiczne lub operacje arytmetyczne wykonywane przez układ są określone poziomami logicznymi na wejściach $S0, S1, S2, S3$.

Argumenty wykonywanych funkcji są określone poziomami logicznymi istniejącymi na wejściach $A0, A1, A2, A3$ i $B0, B1, B2, B3$. Jeżeli wykonywane są operacje arytmetyczne, to stan przeniesienia z poprzedniej tetrody wprowadza się na wejście C_n . Wyniki wykonywanych funkcji otrzymuje się na wyjściach $F0, F1, F2, F3$ i $A = B$, a stan przeniesienia do następnej tetrody występuje na wyjściu C_{n+4} .

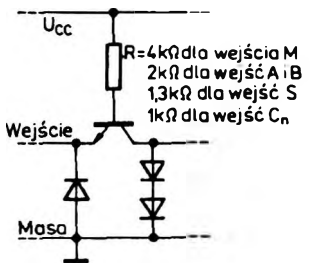
Rodzaje funkcji logicznych i operacji arytmetycznych wykonywanych przez uniwersalną jednostkę arytmetyczno-logiczną UCA64181N lub UCY74181N są określone w tabelach funkcji logicznych i operacji arytmetycznych.



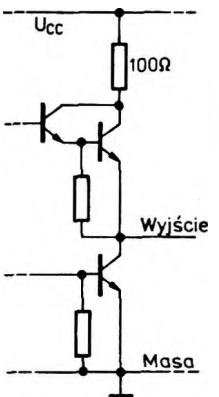
Opis wyprowadzeń:

- A0, A1, A2, A3 - wejścia argumentu A
- B0, B1, B2, B3 - wejścia argumentu B
- S0, S1, S2, S3 - wejścia wyboru funkcji
- M - wejście rodzaju pracy
- Cn - wejście przeniesienia

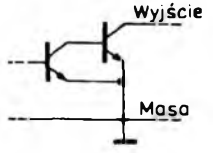
- A = B - wyjście komparatora
- G - wyjście generacji przeniesienia
- P - wyjście propagacji przeniesienia
- Cn+4 - wyjście przeniesienia
- F0, F1, F2, F3 - wyjścia funkcji



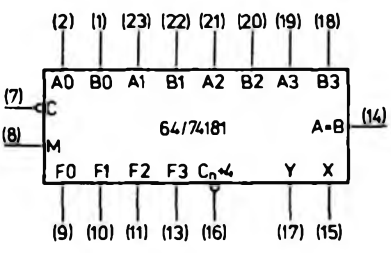
Uproszczony schemat obwodu każdego wejścia



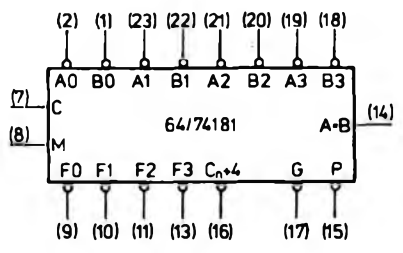
Typowy schemat obwodu każdego wyjścia z wyjątkiem wyjścia A = B



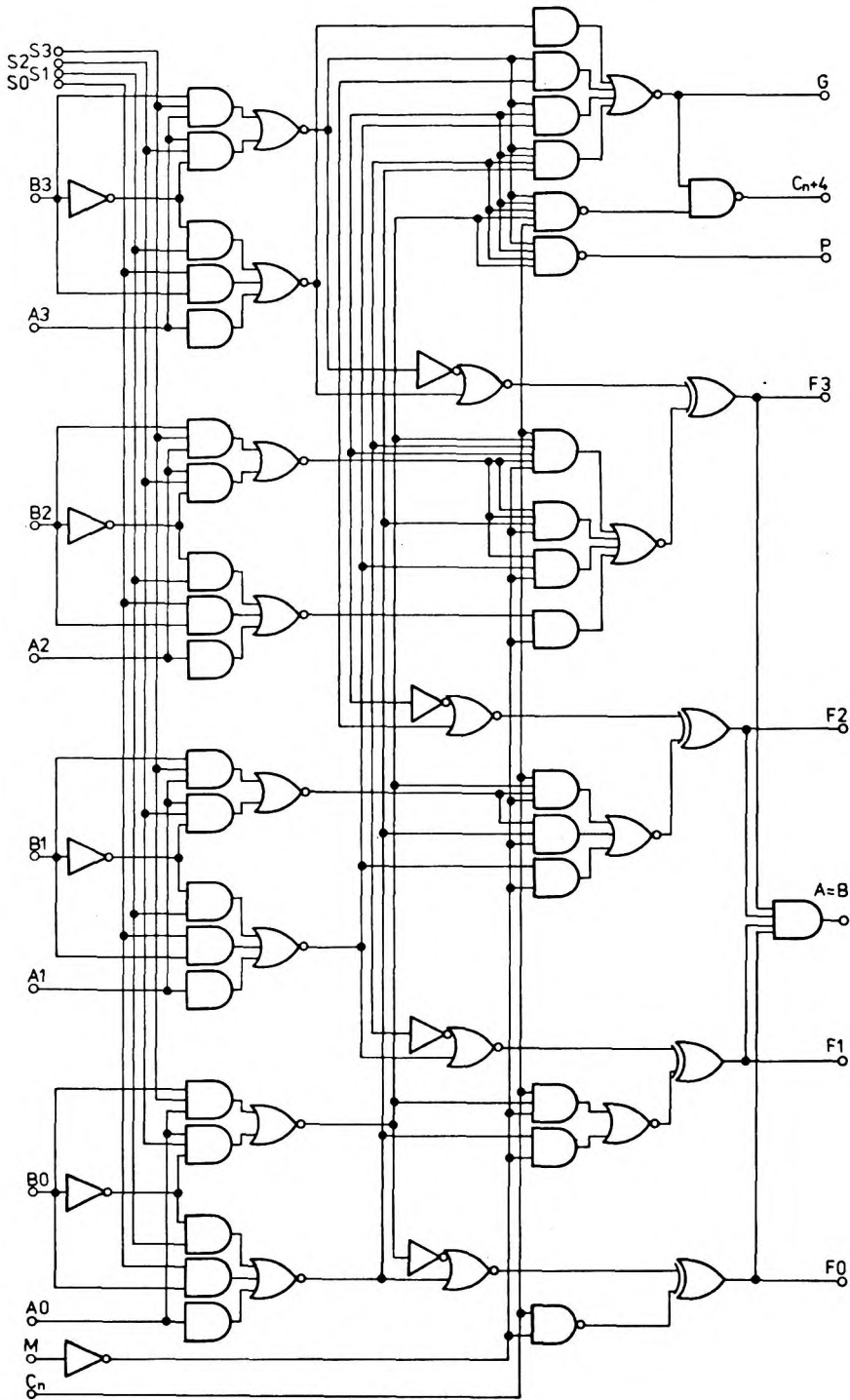
Typowy schemat obwodu wyjścia A = B



Symbol graficzny układu 64/74181 przy założeniu, że sygnałem aktywnym jest stan wysoki (H)



Symbol graficzny układu 64/74181 przy założeniu, że sygnałem aktywnym jest stan niski (L)



Typowa wartość mocy rozpraszanej w układzie wynosi 490 mW.

Układy UCA64181N i UCY74181N są produkowane w obudowach CE73.

Tabela funkcji logicznych i operacji arytmetycznych przy założeniu, że sygnałem aktywnym jest stan wysoki (H)

Wejścia wyboru				Funkcje logiczne $M = 1$	Operacje arytmetyczne $M = 0$	
S3	S2	S1	S0		$C_n = 0$	$C_n = 1$
L	L	L	L	$F = \bar{A}$	$F = A$	$F = A \text{ PLUS } 1$
L	L	L	H	$F = \overline{A+B}$	$F = A+B$	$F = (A+B) \text{ PLUS } 1$
L	L	H	L	$F = \overline{AB}$	$F = A+\bar{B}$	$F = (A+\bar{B}) \text{ PLUS } 1$
L	L	H	H	$F = 0$	$F = \text{MINUS } 1$	$F = \text{ZERO}$
L	H	L	L	$F = \overline{AB}$	$F = A \text{ PLUS } A\bar{B}$	$F = A \text{ PLUS } A\bar{B} \text{ PLUS } 1$
L	H	L	H	$F = \bar{B}$	$F = (A+B) \text{ PLUS } A\bar{B}$	$F = (A+B) \text{ PLUS } A\bar{B} \text{ PLUS } 1$
L	H	H	L	$F = A \oplus B$	$F = A \text{ MINUS } B \text{ MINUS } 1$	$F = A \text{ MINUS } B$
L	H	H	H	$F = \overline{AB}$	$F = \overline{AB} \text{ MINUS } 1$	$F = \overline{AB}$
H	L	L	L	$F = \overline{A+B}$	$F = A \text{ PLUS } AB$	$F = A \text{ PLUS } AB \text{ PLUS } 1$
H	L	L	H	$F = \overline{A \oplus B}$	$F = A \text{ PLUS } B$	$F = A \text{ PLUS } B \text{ PLUS } 1$
H	L	H	L	$F = B$	$F = (A+\bar{B}) \text{ PLUS } AB$	$F = (A+\bar{B}) \text{ PLUS } AB \text{ PLUS } 1$
H	L	H	H	$F = AB$	$F = \overline{AB} \text{ MINUS } 1$	$F = \overline{AB}$
H	H	L	L	$F = 1$	$F = A \text{ PLUS } A$	$F = A \text{ PLUS } A \text{ PLUS } 1$
H	H	L	H	$F = A+\bar{B}$	$F = (A+B) \text{ PLUS } A$	$F = (A+B) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	L	$F = A+B$	$F = (A+\bar{B}) \text{ PLUS } A$	$F = (A+\bar{B}) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	H	$F = A$	$F = A \text{ MINUS } 1$	$F = A$

Tabela funkcji logicznych i operacji arytmetycznych przy założeniu, że sygnałem aktywnym jest stan niski (L)

Wejścia wyboru				Funkcje logiczne $M = 1$	Operacje arytmetyczne $M = 0$	
S3	S2	S1	S0		$C_n = 0$	$C_n = 1$
L	L	L	L	$F = \bar{A}$	$F = A \text{ MINUS } 1$	$F = A$
L	L	L	L	$F = \overline{AB}$	$F = \overline{AB} \text{ MINUS } 1$	$F = \overline{AB}$
L	L	H	L	$F = \overline{A+B}$	$F = \overline{AB} \text{ MINUS } 1$	$F = \overline{AB}$
L	L	H	H	$F = 1$	$F = \text{MINUS } 1$	$F = \text{ZERO}$
L	H	L	L	$F = \overline{A+B}$	$F = A \text{ PLUS } (A+\bar{B})$	$F = A \text{ PLUS } (A+\bar{B}) \text{ PLUS } 1$
L	H	L	H	$F = \bar{B}$	$F = \overline{AB} \text{ PLUS } (A+\bar{B})$	$F = \overline{AB} \text{ PLUS } (A+\bar{B}) \text{ PLUS } 1$
L	H	H	L	$F = A \oplus B$	$F = A \text{ MINUS } B \text{ MINUS } 1$	$F = A \text{ MINUS } B$
L	H	H	H	$F = A+\bar{B}$	$F = A+\bar{B}$	$F = (A+\bar{B}) \text{ PLUS } 1$
H	L	L	L	$F = \overline{AB}$	$F = A \text{ PLUS } (A+\bar{B})$	$F = A \text{ PLUS } (A+\bar{B}) \text{ PLUS } 1$
H	L	L	H	$F = \overline{A \oplus B}$	$F = A \text{ PLUS } B$	$F = A \text{ PLUS } B \text{ PLUS } 1$
H	L	H	L	$F = B$	$F = \overline{AB} \text{ PLUS } (A+B)$	$F = \overline{AB} \text{ PLUS } (A+B) \text{ PLUS } 1$
H	L	H	H	$F = A+B$	$F = A+B$	$F = (A+B) \text{ PLUS } 1$
H	H	L	L	$F = 0$	$F = A \text{ PLUS } A$	$F = A \text{ PLUS } A \text{ PLUS } 1$
H	H	L	H	$F = \overline{AB}$	$F = \overline{AB} \text{ PLUS } A$	$F = \overline{AB} \text{ PLUS } A \text{ PLUS } 1$
H	H	H	L	$F = AB$	$F = \overline{AB} \text{ PLUS } A$	$F = \overline{AB} \text{ PLUS } A \text{ PLUS } 1$
H	H	H	H	$F = A$	$F = A$	$F = A \text{ PLUS } 1$

Wartości dopuszczalne parametrów

Parametry		Wartość		Jednostki
Nazwa	Symbol	min	max	
Napięcie zasilania	U_{CC}		7	V
Napięcie wejścia	U_I		5,5	V
Napięcie wyjściowe (tylko dla wyjścia $A = B$)	U_O		5,5	V
Ujemny prąd wyjściowy	$-I_I$		12	mA
Zakres temperatury przechowywania	t_{stg}	-55	125	°C

Zalecane warunki pracy

Parametry		Wartość			Jednostki	
Nazwa		Symbol	min	nom		max
Napięcie zasilania		U_{CC}	4,75	5,0	52,5	V
Obciążalność każdego wyjścia w stanie	niskim	N_L			10	
	wysokim	N_H			20	
Obciążenie wnoszone przez wyjścia	M				1	
	A_I, B_I				3	
	S_I				4	
	C_a				5	
Zakres temperatury otoczenia	UCA64181N	t_{amb}	-40		85	°C
	UCY74181N		0		70	

Parametry statyczne

(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

Parametry		Wartość			Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Sym-bol	min	typ ¹⁾	max			
Napięcie wejściowe w stanie niskim		U_{IL}		0,8	V		
Napięcie wejściowe w stanie wysokim		U_{IH}	2		V		
Ujemne napięcie wejściowe		$-U_I$		1,5	V	$U_{CC} = 4,75 \text{ V}$, $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	F
Prąd wejściowy w stanie niskim dla wejść:	M	I_{IL}		-1,6	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,4 \text{ V}$	C
	A_i, B_i			-4,8			
	S_i			-6,4			
	C_n			-8			
Prąd wejściowy w stanie wysokim dla wejść:	M	I_{IH}		40	μA	$U_{CC} = 5,25 \text{ V}$ $U_I = 2,4 \text{ V}$	D
	A_i, B_i			120			
	S_i			160			
	C_n			200			
	każdego wejścia			1			
Napięcie wyjściowe w stanie niskim	U_{OL}		0,2	0,4	V	$I_{OL} = 16 \text{ mA}$	B
Prąd wyjściowy w stanie niskim	I_{OL}		16		mA	$U_{OL} < 0,4 \text{ V}$	
Napięcie wyjściowe ²⁾ w stanie wysokim	U_{OH}	2,4	3,4		V	$I_{OH} = -0,8 \text{ mA}$	A
Prąd wyjściowy ²⁾ w stanie wysokim	I_{OH}		-800		μA	$U_{OH} > 2,4 \text{ V}$	
Zwrotny prąd wyjściowy z wyjścia A = B	I_{OR}		250		μA	$U_{CC} = 4,75 \text{ V}$, $U_O = 5,5 \text{ V}$, $U_{IL} = 0,8 \text{ V}$ $U_{IH} = 2 \text{ V}$	A
Zwarciovyy prąd wyjściowy ³⁾	I_{OS}	-18	-30	-57	mA	$U_{CC} = 5,25 \text{ V}$	E
Prąd zasilania	I_{CC}		95	150	mA	$U_{CC} = 5,25 \text{ V}$	G

¹⁾ Wartości typowe podane są przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$

²⁾ Nie dotyczy wyjścia A = B

³⁾ Jednocześnie może być zwarte nie więcej niż jedno wyjście i nie dotyczy wyjścia A = B.

Parametry dynamiczne przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$, $C_L = 15 \text{ pF}$, $R_L = 400 \Omega$

Parametry		Wartość			Jednostki	Warunki pomiaru	Układ pomiarowy	
Symbol	Czas propagacji sygnału od wejścia do wyjścia	min	typ	max				
t_{PHL}	C_n	C_{n+4}	13	19	ns	I		
t_{PLH}			12	18				
t_{PHL}	dowolnego A lub B	C_{n+4}	27	41				$M = 0 \text{ V}$ $S0 = S3 = 4,5 \text{ V}$ $S1 = S2 = 0 \text{ V}$
t_{PLH}			28	43				
t_{PHL}	dowolnego A lub B	C_{n+4}	33	50				$M = 0$ $S0 = S3 = 0 \text{ V}$ $S1 = S2 = 4,5 \text{ V}$
t_{PLH}			35	50				
t_{PHL}	C_n	dowolnym F	12	18				$M = 0$
t_{PLH}			13	19				
t_{PHL}	dowolnego A lub B	G	13	19				$M = 0$ $S0 = S3 = 4,5 \text{ V}$ $S1 = S2 = 0 \text{ V}$
t_{PLH}			13	19				
t_{PHL}	dowolnego A lub B	G	17	25				$M = 0$ $S0 = S3 = 0 \text{ V}$ $S1 = S2 = 4,5 \text{ V}$
t_{PLH}			17	25				
t_{PHL}	dowolnego A lub B	P	17	25				$M = 0$ $S0 = S3 = 4,5 \text{ V}$ $S1 = S2 = 0 \text{ V}$
t_{PLH}			13	19				
t_{PHL}	dowolnego A lub B	P	17	25				$M = 0$ $S0 = S3 = 0 \text{ V}$ $S1 = S2 = 4,5 \text{ V}$
t_{PLH}			17	25				
t_{PHL}	A_i lub B_i	F_i	21	32				$M = 0$ $S0 = S3 = 4,5 \text{ V}$ $S1 = S2 = 0 \text{ V}$
t_{PLH}			28	42				
t_{PHL}	A_i lub B_i	F_i	23	34				$M = 0$ $S0 = S3 = 0 \text{ V}$ $S1 = S2 = 4,5 \text{ V}$
t_{PLH}			32	48				
t_{PHL}	A_i lub B_i	F_i	23	34	$M = 0$			
t_{PLH}			32	48				
t_{PHL}	dowolnego A lub B	$A = B$	32	48	$M = 0$ $S0 = S3 = 0 \text{ V}$ $S1 = S2 = 4,5 \text{ V}$			
t_{PLH}			35	50				

t_{PHL} oznacza czas propagacji sygnału do stanu niskiego na wyjściu
 t_{PLH} oznacza czas propagacji sygnału do stanu wysokiego na wyjściu

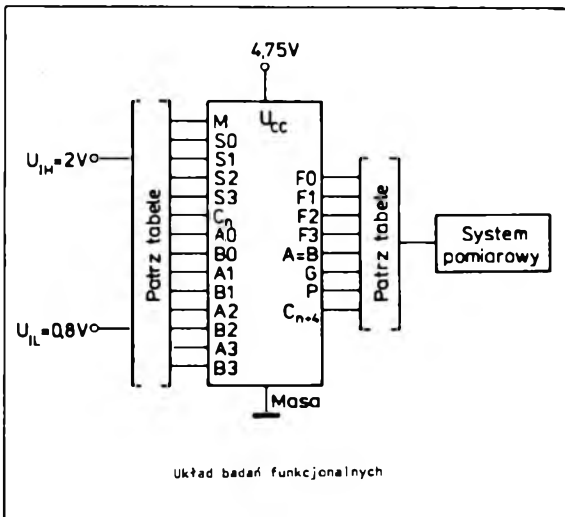
Układy pomiarowe
Badania funkcjonalne

Tabela badań funkcjonalnych

Tabela badań operacji arytmetycznych. Poziomy logiczne na wejściach wyboru: $M = L$, $S0 = S3 = H$, $S1 = S2 = L$

Wejścia				Wyjścia												
A				B				C_n	F				C_{n+4}	G P		$A = B$
H	H	H	H	H	H	H	H	L	H	H	H	H	L	H	H	H
L	L	L	L	H	H	H	H	L	L	L	L	L	L	H	L	L
L	H	L	L	H	H	H	H	H	H	H	H	H	H	H	L	L
H	H	H	H	L	L	L	L	L	L	L	L	L	L	H	L	L
H	L	L	L	H	H	H	L	L	L	L	L	L	H	L	L	H
L	L	L	L	H	H	L	H	L	H	H	L	L	H	L	L	L
L	L	L	L	H	L	L	H	L	L	L	L	L	H	L	L	L
H	H	L	L	L	L	L	L	L	L	H	L	H	H	L	L	H
H	L	H	L	L	L	L	L	L	L	L	L	L	H	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L	L
L	L	L	L	L	L	L	L	L	L	L	L	L	L	H	L	L
L	L	L	L	L	L	L	L	H	L	L	L	L	L	L	L	L
L	L	L	L	H	H	H	H	L	L	L	L	L	L	H	H	L
L	L	L	H	H	H	H	H	H	L	L	L	L	L	H	H	L
L	L	L	H	H	L	L	L	L	L	L	L	L	L	H	L	L
L	L	L	H	H	L	L	H	L	L	L	L	L	L	H	L	L
L	L	L	H	L	L	L	H	L	L	L	H	L	L	H	L	L
L	L	L	H	L	L	L	H	L	L	L	H	H	L	H	L	L
L	L	L	H	L	L	L	H	L	L	L	H	H	L	H	L	L
L	L	L	H	L	L	L	H	L	L	L	H	H	L	H	L	L

Pomiary parametrów statycznych

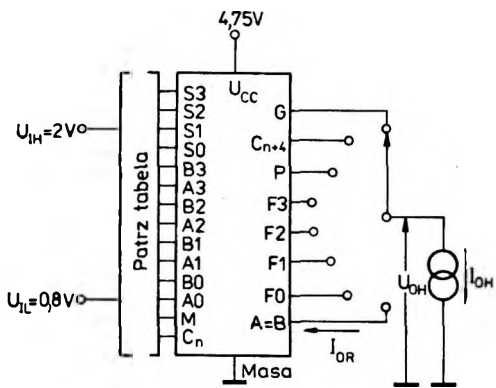


Układ badań funkcjonalnych

Tabela badań funkcji logicznych.
Wejście M w stanie wysokim

Wejścia				Wyjścia			
$S3$	$S2$	$S1$	$S0$	A_i^1	B_i^1	F_i^1	$A = B$
L	L	L	L	H	L	L	L
L	L	L	H	H	L	L	L
L	L	H	L	H	L	L	L
L	L	H	H	H	L	L	L
L	H	L	L	H	L	L	H
L	H	L	H	H	L	L	H
L	H	H	L	H	L	L	H
L	H	H	H	H	L	L	H
H	L	L	L	H	L	L	L
H	L	L	H	H	L	L	L
H	L	H	L	H	L	L	L
H	L	H	H	H	L	L	L
H	H	L	L	H	L	L	H
H	H	L	H	H	L	L	H
H	H	H	L	H	L	L	H
H	H	H	H	H	L	L	H

¹⁾ $i = 0, 1, 2, 3$.
L – stan niski (na wejściu oznacza $U_i = 0,8\text{ V}$)
H – stan wysoki (na wejściu oznacza $U_i = 2\text{ V}$)

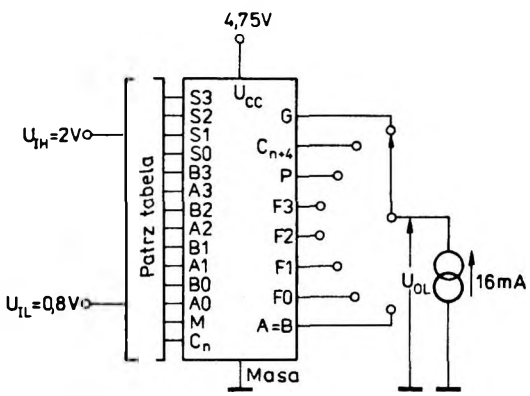


Układ pomiarowy A
Pomiary U_{OH} , I_{OR}

Tabela napięć wejściowych dla układu pomiarowego A

Wyjście badane	Do wejść* przyłożyć	
	$U_{IH} = 2\text{ V}$	$U_{IL} = 0,8\text{ V}$
G	S3, B3, A3	S2, S1, S0, B2, A2 B1, A1, B0, A0
Cn+4	S2, S3, B2, B3 A0, B0, A1, B1, A2	S1, S0, A3, Cn
P	S2, S3, A0, B0, A1 B1, A2, B2, A3, B3	—
A = B**	S0, S1, S2, S3, A0, A1, A2, A3, M	—

- * - Wejścia nie wyszczególnione w tabeli należy dotrzeć do masy.
- ** - Dla wyjścia A = B mierzony jest zmienny prąd wyjściowy przy napięciu wyjściowym $U_0 = 5,5\text{ V}$

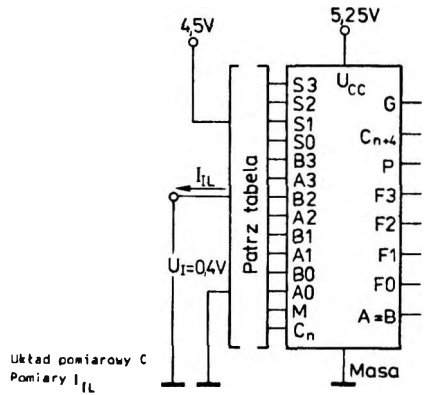


Układ pomiarowy B
Pomiary U_{OL}

Tabela napięć wejściowych dla układu pomiarowego B

Wyjście badane	Do wejść* przyłożyć	
	$U_{IH} = 2\text{ V}$	$U_{IL} = 0,8\text{ V}$
G	S0, S2, S3, A0, B0 A1, B1, A2, B2	S1, A3, B3
Cn+4	A0, B0, A1, A2, S3	S0, S1, S2, B1, B2, B3
P	A0, B0, A1, B1, A2, B2, A3, B3, S2	S3
F	S0, S1, S2, S3, M, Cn	A0, A1, A2, A3
A = B	S0, S1, S2, S3, A1, A2, A3, M, Cn	A0

- * - Wejścia nie wyszczególnione w tabeli należy dotrzeć do masy

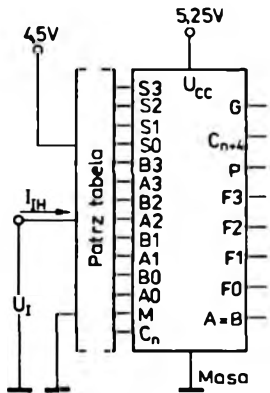


Układ pomiarowy C
Pomiary I_{IL}

Tabela napięć wejściowych dla układu pomiarowego C

Wejścia badane*	Do wejść przyłożyć	
	4,5 V	0 V
S0, S3, M każde A każde B	Wszystkie wejścia pozostałe	—
S1, S2	A0, A1, A2, A3	wejścia pozostałe
Cn	—	wszystkie wejścia pozostałe

- * - Na wejście badane przyłożyć $U_i = 0,4\text{ V}$



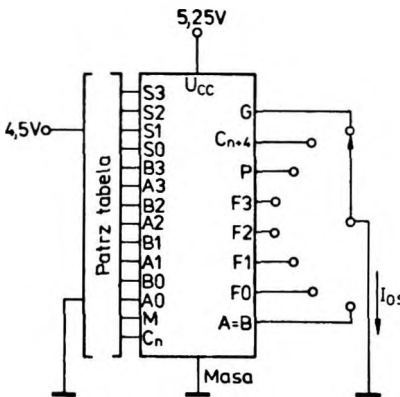
Układ pomiarowy D

Pomiary I_{IH}

Tabela napięć wejściowych dla układu pomiarowego D

Wejście badane*	Do wejść przyłożyć	
	4,5 V	0 V
S0, S3, M każde A każde B	—	wszystkie wejścia pozostałe
S1, S2	00, 01, 02, 03	wejścia pozostałe
Cn	wszystkie wejścia pozostałe	—

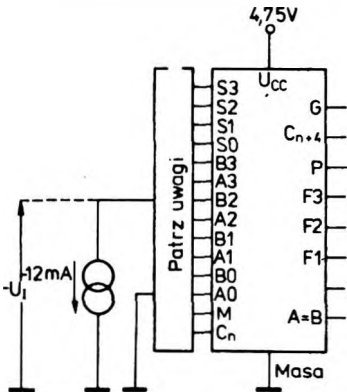
*-Przy pomiarach I_{IH} przyłożyć do wejścia badanego a) $U_I = 2,4 V$, b) $U_I = 5,5 V$



Układ pomiarowy E. Pomiary I_{OS}

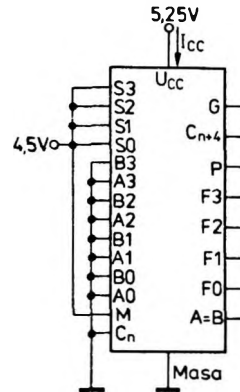
Tabela napięć wejściowych dla układu pomiarowego E

Wejście badane	Do wejść przyłożyć:	
	4,5 V	0 V
G	S3, A3, 03	pozostałe wejścia
Cn+4	—	wszystkie wejścia
P każde F	wszystkie wejścia	—



Uwagi: Każde wejście jest badane oddzielnie. W czasie pomiarów zapewnić $I_I = -12 mA$ z wejścia badanego, pozostałe wejścia dotychczas do masy.

Układ pomiarowy F. Pomiary $-I_I$



Układ pomiarowy G. Pomiary I_{CC}

Pomiary parametrów dynamicznych

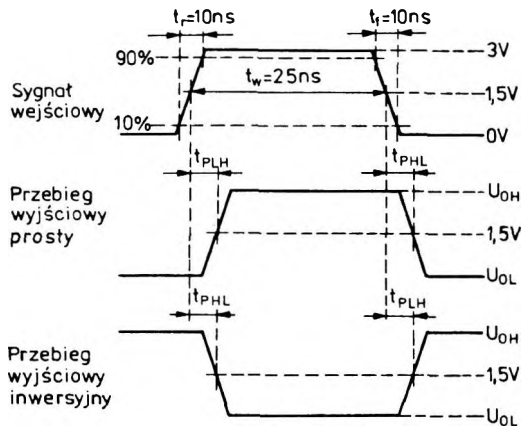
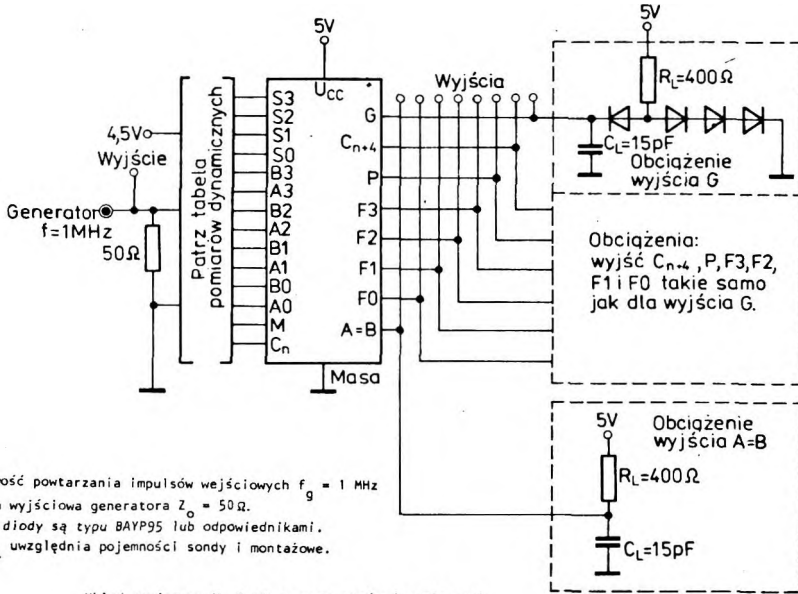


Tabela badań dynamicznych

Wejścia wyboru funkcji $S0 = S3 = 4,5 \text{ V}$, $S1 = S2 = M = 0$							
Parametr	Wejście badane	Napięcie wejściowe				Wyjścia badane	Rodzaj przebiegu wyjściowego
		Wejście o wskaźniku „i”		Wejścia pozostałe			
		4,5 V	0 V	4,5 V	0 V		
I_{PHL} I_{PLH}	C_n	—	—	wszystkie A	wszystkie B	C_{n+4} F	prosty
I_{PHL} I_{PLH}	A_i	—	B_i	B_j	A_j, C_n	C_{n+4}	odwrócony
	B_i	—	A_i				
I_{PHL} I_{PLH}	A_i	—	B_i	B_j	A_j, C_n	G	prosty
	B_i	—	A_i				
I_{PHL} I_{PLH}	A_i	B_i	—	—	A_j, B_j, C_n	P	prosty
	B_i	A_i	—				
I_{PHL} I_{PLH}	A_i	B_i	—	A_j, B_j	C_n	F	prosty
	B_i	A_i	—				
Wejścia wyboru funkcji $S0 = S3 = M = 0$, $S1 = S2 = 4,5 \text{ V}$							
I_{PHL} I_{PLH}	C_n			wszystkie A, B	—	C_{n+4} F	prosty
I_{PHL} I_{PLH}	A_i	B_i	—	—	A_j, B_j, C_n	C_{n+4}	odwrócony
	B_i	A_i	A_i				prosty
I_{PHL} I_{PLH}	A_i	B_i	—	—	A_j, B_j, C_n	G	prosty
	B_i	—	A_i				odwrócony
I_{PHL} I_{PLH}	A_i	—	B_i	A_i	B_j, C_n	F	prosty
	B_i	A_i	—				odwrócony
I_{PHL} I_{PLH}	A_i	—	B_i	A_j	B_j, C_n	$A = B$	odwrócony
	B_i	A_i	—				
Wejścia wyboru funkcji $S1 = S2 = M = 4,5 \text{ V}$, $S0 = S3 = 0$							
I_{PHL} I_{PLH}	A_i	B_i	—	—	A_j, B_j, C_n	F	odwrócony
	B_i	—	A_i				

Założenie: $0 < i < 3$, $0 < j < 3$, $i \neq j$.

3.4.10. Typowe zastosowania układów 64/74181

Układ 64/74181 jest przeznaczony do wykonywania szesnastu operacji arytmetycznych lub szesnastu funkcji logicznych. Typowe zastosowania tego układu to realizacja operacji dodawania, odejmowania i porównywania.

Dodawanie

W czasie wykonywania operacji arytmetycznych na wejście rodzaju pracy M należy wprowadzić poziom logiczny 0.

Aby wykonać operację dodawania na wejścia $S0$ i $S3$ należy wprowadzić stan 1, a na wejściach $S1$ i $S2$ ustalić poziom logiczny 0.

Na wejścia A_i wprowadzamy argument

$$A = \sum_{i=0}^{i=3} A_i \cdot 2^{i+n}$$

Na wejścia B_i wprowadzamy argument

$$B = \sum_{i=0}^{i=3} B_i \cdot 2^{i+n}$$

oraz na wejście przeniesienia C_n wprowadzamy argument $C_n \cdot 2^n$. W wyniku działania układu otrzymujemy na wyjściach F_i i C_{n+4} .

$$A + B = C_{n+4} \cdot 2^{n+4} + \sum_{i=0}^{i=3} F_i \cdot 2^{i+n}$$

Równania logiczne sygnałów C_n , P i G mają następującą postać:

$$C_{n+4} = C_n \cdot P + G.$$

gdzie:

$$P = (A0 + B0) \cdot (A1 + B1) \cdot (A2 + B2) \cdot (A3 + B3)$$

$$G = A3 B3 + (A3 + B3) \cdot A2 B2 + (A3 + B3) \times$$

$$\times (A2 + B2) A1 B1 + (A3 + B3) \cdot (A2 + B2) \times$$

$$\times (A1 + B1) \cdot A0 B0.$$

Odejmowanie

Aby przeprowadzić operację odejmowania należy ustalić na wejściach $S0$ i $S3$ stan 0, a na wejściach $S1$ i $S2$ stan 1. Operacja odejmowania jest realizowana przez dodanie odjemnej w postaci uzupełnienia do 1. Uzupełnienie jest wytworzone wewnątrz układu. Na wejścia A_i i B_i wprowadza się wartości argumentów

$$A = \sum_{i=0}^{i=3} A_i \cdot 2^{i+n}, \quad B = \sum_{i=0}^{i=3} B_i \cdot 2^{i+n}$$

oraz na wejście przeniesienia C_n wprowadza się pożyczkę $C_n \cdot 2^n$. Wewnątrz układu przekształca się odjemną do postaci

$$C_{R(B)} = \sum_{i=0}^{i=3} (1 - B_i) \cdot 2^{i+n}$$

W wyniku na wyjściach otrzymujemy F_i i C_n

$$A - B = A + C_{R(B)} + 2^n \text{ dla } C_n = 1$$

$$\text{lub } A - B - 2^n = A + C_{R(B)} \text{ dla } C_n = 0$$

Znak różnicy można określić na podstawie wartości logicznej wyjścia C_{n+4}

$$\text{dla } C_n = 1 \begin{cases} A - B \geq 0 \text{ jeśli } C_{n+4} = 1 \\ A - B < 0 \text{ jeśli } C_{n+4} = 0 \end{cases}$$

$$C_n = 0 \begin{cases} A - B > 0 \text{ jeśli } C_{n+4} = 1 \\ A - B \leq 0 \text{ jeśli } C_{n+4} = 0 \end{cases}$$

Porównywanie

Operację porównywania liczb dwójkowych można przeprowadzić ustalając na wejściach $S0$ i $S3$ stan 0 a na wejściach $S1$ i $S2$ stan 1.

W wyniku operacji porównywania na wejściach $A = B$ i C_{n+4} otrzymujemy:

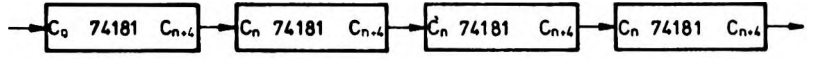
$$\text{dla } C_n = 0 \begin{cases} A < B \text{ jeśli } f(A = B) = 0 \text{ i } C_{n+4} = 0 \\ A = B \text{ jeśli } f(A = B) = 1 \text{ i } C_{n+4} = 0 \\ A > B \text{ jeśli } f(A = B) = 0 \text{ i } C_{n+4} = 1 \end{cases}$$

$$C_n = 1 \begin{cases} A < B \text{ jeśli } f(A = B) = 0 \text{ i } C_{n+4} = 0 \\ A = B \text{ jeśli } f(A = B) = 1 \text{ i } C_{n+4} = 1 \\ A > B \text{ jeśli } f(A = B) = 0 \text{ i } C_{n+4} = 1 \end{cases}$$

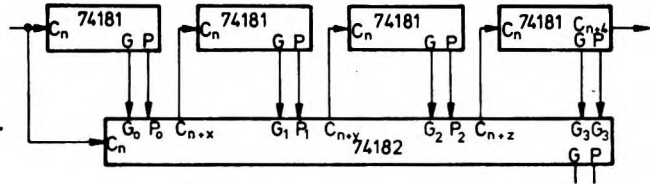
Wykonywanie operacji arytmetycznych na argumentach dłuższych niż czterobitowe

W wielu zastosowaniach układu 64/74181, w których dokonuje się operacji arytmetycznych na argumentach dłuższych niż czterobitowe, stosuje się szeregowo łączenie tych układów (rys. 3.116). Bezpośrednie łączenie układów 64/74181 powoduje wydłużenie czasu realizacji operacji arytmetycznych, ponieważ sumują się czasy propagacji sygnałów przeniesienia.

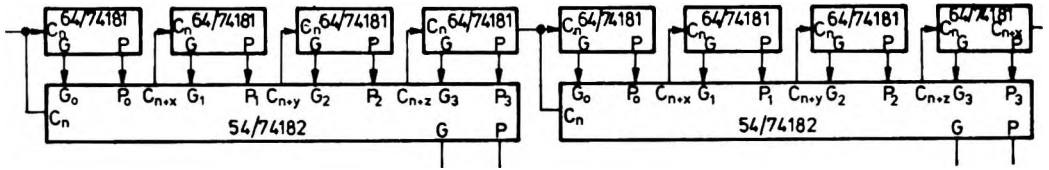
Rys. 3.116
Szeregowa generacja
przeniesień
w 16-bitowym
układzie arytmetycznym



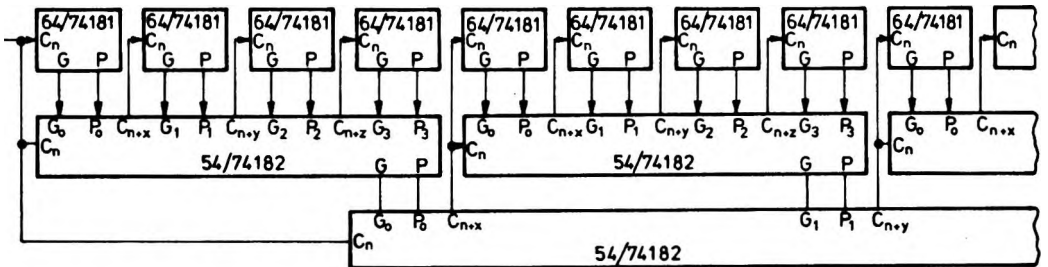
Rys. 3.117
Dwupoziomowa generacja
przeniesień w 16-bitowym
układzie arytmetycznym



Rys. 3.118. Dwupoziomowa generacja przeniesień w 32-bitowym układzie arytmetycznym



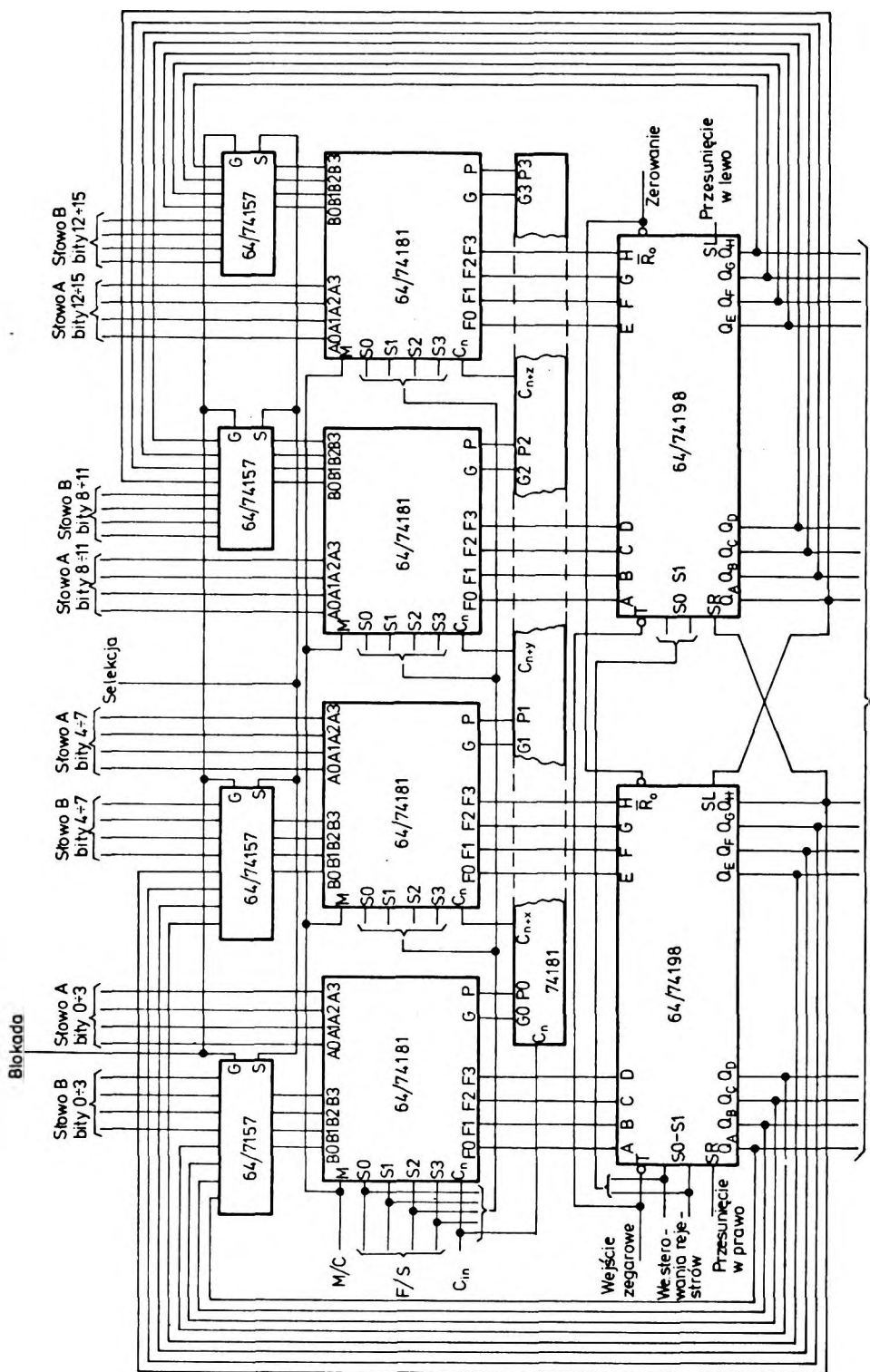
Rys. 3.119. Trzypoziomowa generacja przeniesień w 64-bitowym układzie arytmetycznym



Aby uniknąć tej wady stosuje się układ 54/74182 (*look ahead carry generators*), który na podstawie stanów wyjść P i G wytwarza przeniesienia do kolejnych układów 64/74181. Typowe konfiguracje połączeń układów 64/74181 i 54/74182 przedstawiono na rys. 3.117, 3.118 i 3.119. Korzyści w postaci skrócenia czasu operacji sumowania wynikające z zastosowania tych konfiguracji uwidoczniło w tabl. 3.5.

Szesnastobitowy akumulator równoległy z układem generacji przeniesień

Na rysunku 3.120 przedstawiono schemat logiczny akumulatora równoległego 16-bitowego. Podstawowymi operacjami wykonywanymi przez przedstawionego akumulatora są operacje sumowania, odejmowania i przesunięcia.



Rys. 3.120. Szesznastobitowy akumulator równoległy z układem generacji przeniesień

Tablica 3-5. Tabela czasów wykonywania operacji dodawania dla różnych konfiguracji połączenia układów 64/74181 i 54/74182

Liczba bitów	Całkowity czas sumowania (ns)	Czas sumowania na bit (ns)	Układy	
			64/74181	54/74182
4	21	5,2	1	—
8	36	4,5	2	—
12	48	4,0	3	—
12	36	3,0	3	1
16	60	3,7	4	—
16	36	2,2	4	1
32	110	3,4	8	—
32	86	2,7	8	1
32	62	1,9	8	2
48	160	3,3	12	—
48	136	2,8	12	1
48	112	2,3	12	2
48	88	1,8	12	3
48	64	1,3	12	4
64	210	3,3	16	—
64	162	2,5	16	2
64	138	2,2	16	3
64	101	1,6	16	4
64	64	1,0	16	5

Aby wykonać operację sumowania lub odejmowania należy wyzerować rejestry przesuwające i następnie przygotować je do równoległego zapisu danych. Następnie należy wprowadzić słowo B na wejścia jednostek arytmetyczno-logicznych. W tym celu na wejścia selekcyjne multiplexerów S wprowadza się stan 1, a na wejścia blokady G stan 0. Kolejną czynnością jest odpowiednie wystereowanie jednostek arytmetyczno-logicznych.

Podczas wykonywania operacji sumowania na wejścia sterujące rodzajem pracy podaje się stany $M = 0$, $S0 = S3 = 1$ i $S1 = S2 = 0$, natomiast podczas odejmowania na wejścia sterujące wprowadza się stany $M = 0$, $S0 = S3 = 0$, $S1 = S2 = 1$.

Jeżeli wynik odejmowania chcemy uzyskać w postaci negacji uzupełnień do dwóch, to na wejście C_n pierwszej jednostki arytmetyczno-logicznej wprowadzamy stan 0. Gdy na wejściu C_n jest stan 1, to otrzymuje się wynik odejmowania w postaci uzupełnienia do jedności. Po ustaleniu stanów wszystkich wejść sterujących poszczególne układy na wejścia A i B wprowadza się odpowiednie argumenty. Po upływie około 90 ns na wyjściach akumulatora ustali się wynik zadanej operacji arytmetycznej.