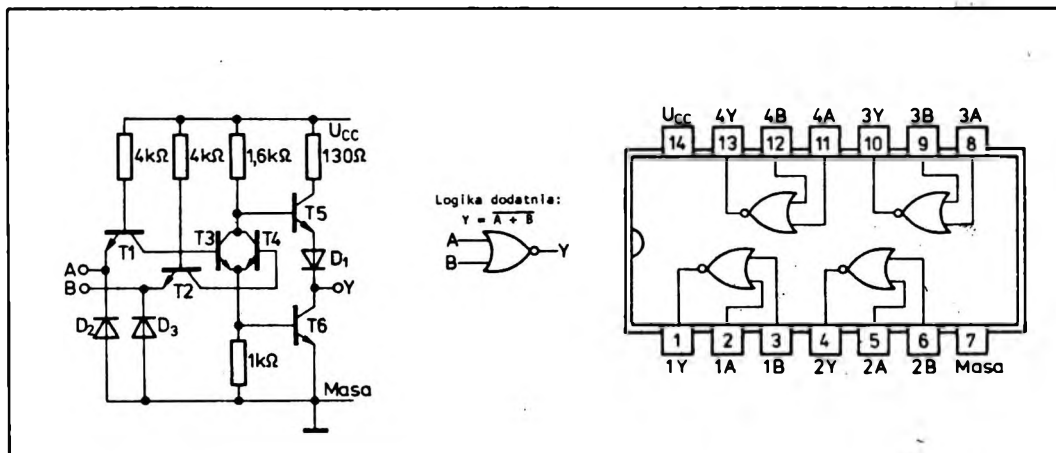


21.4.1. Czterokrotne dwuwejściowe bramki LUB-NIE UCA6402N, UCY7402N



Monolityczny układ scalony UCA6402N lub UCY7402N zawiera cztery dwuwejściowe bramki realizujące funkcję negacji sumy zmiennych wejściowych. Każda bramka ma dwa stopnie wejściowe (tranzystory $T1$ i $T2$) sterujące połączonymi równolegle tranzystorami $T3$ i $T4$. Stopień wyjściowy z tranzystorami $T3$ i $T6$ w standardowym układzie przeciwsobnym zapewnia małą rezystancję wyjściową w obu stanach logicznych.

W stanie niskim na obu wejściach przewodzą z nasyceniem tranzystory $T1$ i $T2$, a tranzystory $T3$ i $T4$ są odcięte. W tym stanie tranzystor $T5$ pracuje jako wódnik emiterowy przy jednoczesnym odcięciu tranzystora $T6$. Na wyjściu wystąpi stan wysoki (1).

Jeżeli natomiast na co najmniej jednym z wejść wystąpi stan wysoki, to złącze emiter-baza odpowiedniego tranzystora wejściowego będzie spolaryzowane zaporo. Od źródła zasilania U_{CC} przez rezystor $4\text{ k}\Omega$ i złącze baza-kolektor tego tranzystora (obszar pracy inwersyjnej) popłynie prąd do bazy tranzystora $T3$ lub $T4$ wywołując jego nasycenie. Przewodzenie tylko jednego z tranzystorów $T3$ lub $T4$ powoduje przewodzenie z nasyceniem tranzystora $T6$ i jednoczesne odcięcie tranzystora $T5$. Na wyjściu wystąpi stan niski (0).

Układy UCA6402N i UCY7402N są produkowane w obudowach plastikowych A49B(CE70).

Wartości dopuszczalne parametrów

Parametry Nazwa	Symbol	Wartość		Jednostki
		min	max	
Napięcie zasilania	U_{CC}		7	V
Napięcie wejściowe	U_I		5,5	V
Ujemny prąd wejściowy	$-I_I$		12	mA
Zakres temperatury przechowywania	t_{110}	-55	125	°C

Zalecane warunki pracy

Parametry		Wartość			Jednostki	
Nazwa	Symbol	min	nom	max		
Napięcie zasilania		U_{CC}	4,75	5,0	5,25	V
Obciążalność	w stanie niskim	N_L	10			s.o.l.
	w stanie wysokim	N_H	20			
Obciążenie wnoszone przez wejście			1			
Zakres temperatury otoczenia	UCA6402N	t_{amb}	-40	85		°C
	UCY7402N		0	70		

Parametry statyczne

(Jeżeli nie podano inaczej — w pełnym zakresie temperatury otoczenia)

Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy	
Nazwa	Symbol	min	typ ¹⁾ max				
Napięcie wejściowe w stanie niskim	U_{IL}		0,8	V			
Napięcie wejściowe w stanie wysokim	U_{IH}	2		V			
Ujemne napięcie wejściowe	$-U_I$		1,5	V	$U_{CC} = 4,75 \text{ V}$ $I_I = -12 \text{ mA}$ $t_{amb} = 25^\circ\text{C}$	G	
Prąd wejściowy w stanie niskim	I_{IL}		-1,6	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0,4 \text{ V}$	C	
Prąd wejściowy w stanie wysokim	I_{IH}		40	μA	$U_{CC} = 5,25 \text{ V}$; $U_I = 2,4 \text{ V}$	D	
			1	mA	$U_{CC} = 5,25 \text{ V}$; $U_I = 5,5 \text{ V}$		
Napięcie wyjściowe w stanie niskim	U_{OL}	0,2	0,4	V	$I_{OL} = 16 \text{ mA}$ $U_{CC} = 4,75 \text{ V}$	A	
Prąd wyjściowy w stanie niskim	I_{OL}		16	mA	$U_{OL} \leq 0,4 \text{ V}$ $U_I = 2 \text{ V}$		
Napięcie wyjściowe w stanie wysokim	U_{OH}	2,4	3,4	V	$I_{OH} = -800 \mu\text{A}$ $U_{CC} = 4,75 \text{ V}$	B	
Prąd wyjściowy w stanie wysokim	I_{OH}		-800	μA	$U_{OH} \geq 2,4 \text{ V}$ $U_I = 0,8 \text{ V}$		
Zwarciovyy prąd wyjściowy ²⁾	I_{OS}	-18	-55	mA	$U_{CC} = 5,25 \text{ V}$ $U_I = 0 \text{ V}$	E	
Prąd zasilania w stanie	niskim	I_{CCL}	18	33	mA	$U_I = 5 \text{ V}$	F
	wysokim		I_{CCH}	6		12	

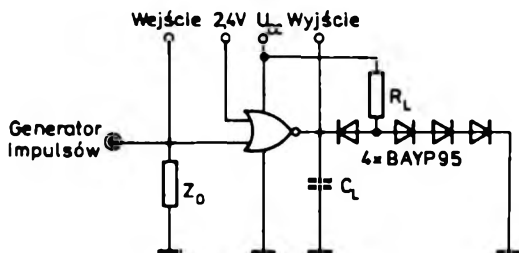
¹⁾ Wartości typowe podane są przy $U_{CC} = 5 \text{ V}$, $t_{amb} = 25^\circ\text{C}$
²⁾ Jednocześnie może być zwarte nie więcej niż jedno wyjście

Parametry dynamiczne przy $U_{CC} = 5\text{ V}$, $t_{amb} = 25^\circ\text{C}$

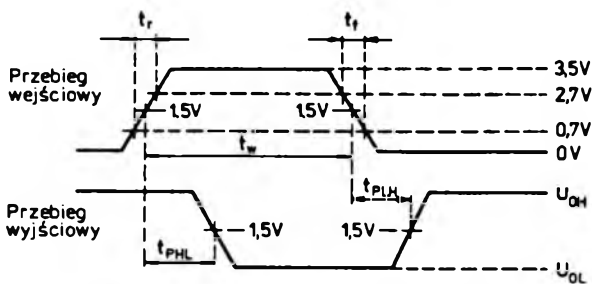
Parametry		Wartość		Jednostki	Warunki pomiaru	Układ pomiarowy
Nazwa	Symbol	typ	max			
Czas propagacji sygnału do stanu niskiego na wyjściu	t_{PHL}	8	15	ns	$R_L = 400\ \Omega$ $C_L = 15\ \text{pF}$	H
Czas propagacji sygnału do stanu wysokiego na wyjściu	t_{PLH}	12	22			

2.1.4.2. Układy pomiarowe bramek LUB-NIE

Pomiary parametrów dynamicznych



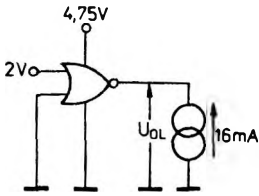
Układ pomiarowy H. Pomiar parametrów dynamicznych



Przebiegi określające pomiary parametrów dynamicznych

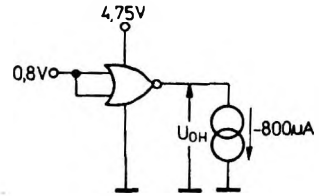
- Uwagi:
1. Parametry impulsów wejściowych: amplituda 3,5 V, poziom podstawy 0 V, czas trwania $t_w = 500\text{ ns}$, częstotliwość 1 MHz, czas narastania $t_r = 10\text{ ns}$, czas opadania $t_f = 5\text{ ns}$.
 2. Impedancja wyjściowa generatora $Z_0 = 50\ \Omega$.
 3. Wartość C_L uwzględnia pojemność sondy i pojemność montażu.
 4. Każda bramka jest mierzona oddzielnie.

Pomiary parametrów statycznych

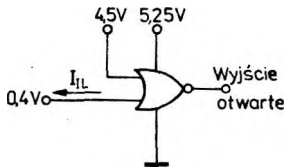


Pomiary wykonuje się dla $U_i = 2\text{ V}$ na każdym wejściu oddzielnie.

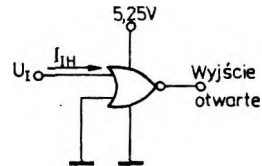
Układ pomiarowy A. Pomiar U_{OL}



Układ pomiarowy B. Pomiar U_{OH}



Układ pomiarowy C. Pomiar I_{IL}



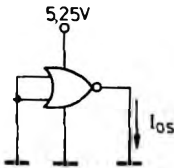
Każde wejście jest mierzone oddzielnie.

Pomiary I_{IH} wykonuje się przy:

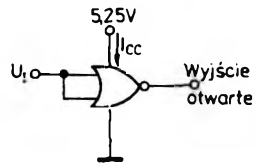
a) $U_i = 2,4\text{ V}$

b) $U_i = 5,5\text{ V}$

Układ pomiarowy D. Pomiary I_{IH} .



Układ pomiarowy E. Pomiar I_{OS}

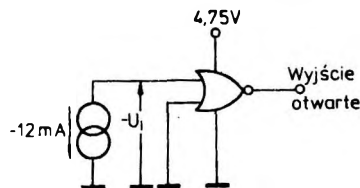


Wszystkie bramki są mierzone jednocześnie.

Przy pomiarach I_{CCL} przyłożyć na wejścia $U_i = 5\text{ V}$

Przy pomiarach I_{CCH} przyłożyć na wejścia $U_i = 0\text{ V}$

Układ pomiarowy F. Pomiar I_{CC}



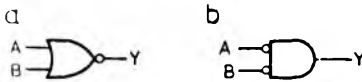
Każde wejście jest mierzone oddzielnie.

Układ pomiarowy G. Pomiar $-U_i$

2.1.4.3. Typowe zastosowania bramek LUB-NIE

Przykłady realizacji funkcji logicznych

Bramki LUB-NIE spełniają funkcję negacji sumy zmiennych wejściowych. Symbol graficzny, zapis algebraiczny i tabelę wartości tej funkcji przedstawiono na rys. 2.70.



Logika dodatnia: $Y = \overline{A+B} = \overline{A} \cdot \overline{B}$

Wejścia		Wyjście
A	B	Y
0	0	1
1	0	0
0	1	0
1	1	0

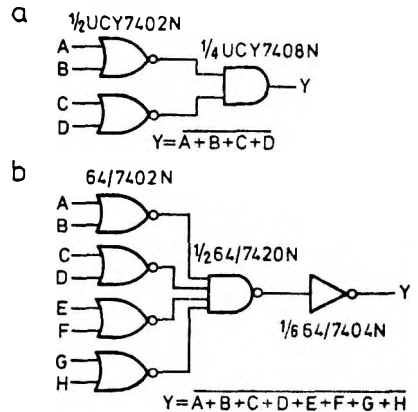
Rys. 2.70. Dwuwejściowa bramka LUB-NIE (negacja sumy)

a — symbole graficzne, b — tabela wartości

Funkcja LUB-NIE przyjmuje wartość 1 tylko wtedy, gdy wszystkie zmienne przyjmują wartość 0. Jeżeli jedna lub więcej zmiennych przyjmuje wartość 1, to wartość funkcji wynosi 0. Cztery bramki realizujące funkcję LUB-NIE dwu zmiennych zawiera układ scalony UCA6402N lub UC 7402N. Dla spełnienia funkcji LUB-NIE więcej niż dwóch zmiennych można zastosować układy przedstawione na rys. 2.71.

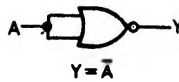
Jeżeli oba wejścia bramki LUB-NIE zostaną połączone razem (rys. 2.72), to taki element realizuje tylko funkcję negacji. Wprowadzenie negacji na wyjście bramki LUB-NIE (rys. 2.73) powoduje, że nowy układ realizuje funkcję LUB (sumy logicznej). Jeżeli w układzie pokazanym na rys. 2.73b zastosujemy ośmiowiejściową bramkę I-NIE 64/7430N i osiem dwuwejściowych bramek LUB-NIE, to otrzymamy układ o 16 wyjściach spełniających funkcję LUB. Jeżeli natomiast do wejść bramki LUB-NIE dołączymy inwertery lub bramki I-NIE (rys. 2.74), to otrzymany układ będzie spełniał funkcję iloczynu logicznego. W układzie tym można zastosować także dwie ośmiowiejściowe bramki I-NIE (64/7430N) uzyskując układ o 16 wejściach, spełniający rolę bramki I.

Przykłady realizacji funkcji I-LUB, WYŁĄCZNIK-NIE-LUB, i WYŁĄCZNIK-NIE-LUB-NIE z zastosowaniem bramek LUB-NIE przedstawiono na rysunkach 2.75 do 2.77.

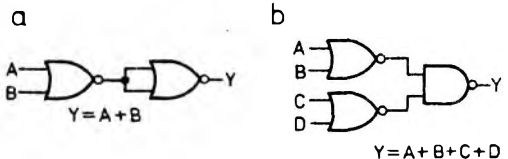


Rys. 2.71. Układy realizujące funkcję LUB-NIE

a — układ czterowejściowy, b — układ ośmiowejściowy

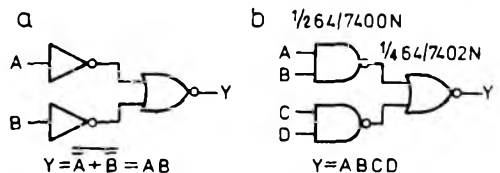


Rys. 2.72. Bramka LUB-NIE spełniająca funkcję NIE (negacji)



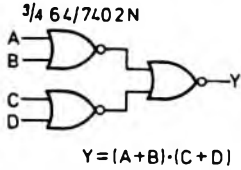
Rys. 2.73. Układy spełniające funkcję LUB (sumy logicznej)

a — układ dwuwejściowy, b — układ czterowejściowy

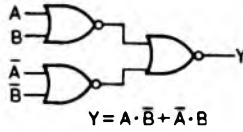


Rys. 2.74. Układy realizujące funkcję I (iloczynu logicznego)

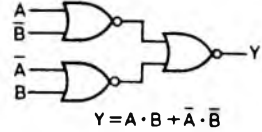
a — układ dwuwejściowy, b — układ czterowejściowy



Rys. 2.75. Układ realizujący funkcję LUB-I (iloczynu sum)



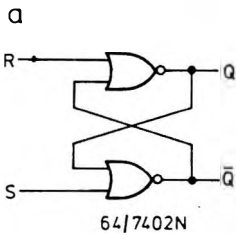
Rys. 2.76. Układ realizujący funkcję WYŁĄCZNIE-LUB (EXCLUSIVE-OR)



Rys. 2.77. Układ realizujący funkcję WYŁĄCZNIE-LUB-NIE (EXCLUSIVE-NOR)

Przerzutnik RS

Asynchroniczny przerzutnik RS zrealizowany na dwóch bramkach LUB-NIE pokazano na rys. 2.78. Działanie przerzutnika opisuje tabela stanów przedstawiona na rys. 2.78b. Przerzutnik może być stosowany jako element pamięciowy, zwłaszcza w układach, w których informacja jest wprowadzana za pomocą elementów stykowych.



b

Tabela stanów

Wejścia		Wyjścia	
R	S	Q	\bar{Q}
0	0	Poprzednio istniejący stan	
0	1	1	0
1	0	0	1
1	1	0*	0*

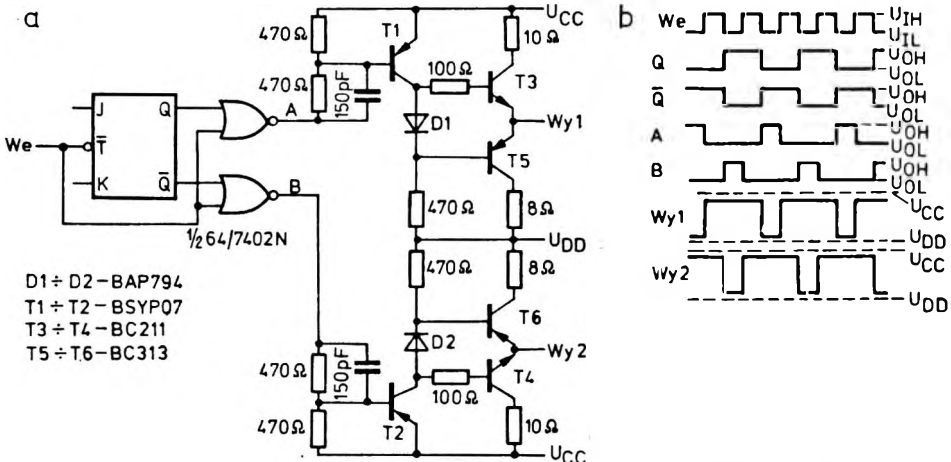
*Stan niedozwolony

Układ formowania dwufazowych impulsów zegarowych

Do sterowania rejestrów MOS-LSI wymagane są przebiegi impulsowe w ściśle określonych względem siebie fazach. Na rysunku 2.79 przedstawiono układ wytwarzający dwufazowe impulsy zegarowe przeznaczone do sterowania rejestrów MOS-LSI. Działanie układu ilustruje rys. 2.79b. Ujemne impulsy wyjściowe powstają w wyniku koincydencji stanu logicznego 0 na obu wejściach bramki LUB-NIE. Aby zapewnić amplitudę impulsów wyjściowych, konieczną do sterowania rejestrów MOS-LSI, zastosowano układy symetrycznych wtórników emiterowych, złożone z elementów dyskretnych.

Rys. 2.78 Przerzutnik RS zbudowany z dwóch bramek LUB-NIE

a — schemat ideowy, b — tabela stanów



Rys. 2.79. Generator dwufazowych impulsów zegarowych do sterowania układów MOS

a — schemat ideowy, b — przebiegi w charakterystycznych punktach układu